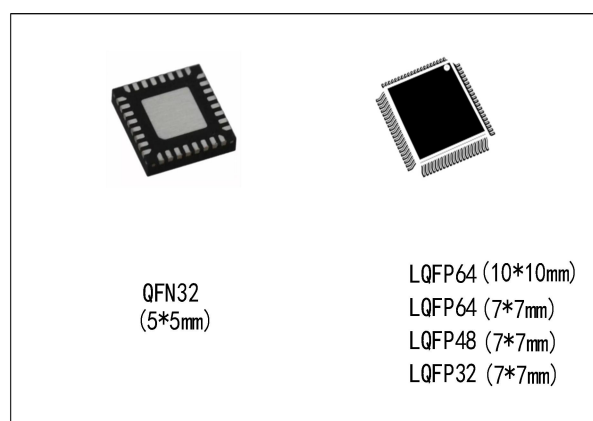


32 位基于 ARM 内核的带 64KB 存储器的微控制器
CAN、LCD 控制器、9 个定时器，1 个 ADC，11 个通讯接口
运算放大器,比较器以及 7 位的 LDAC

功能

- **内核：ARM 32 位的 Cortex™-M0 MCU**
 - 通用最高 96MHz 工作频率
- **存储器**
 - 最大 64K 字节的闪存存储器
 - 最大 16K 字节的 SRAM
- **时钟、复位和电源管理**
 - 1.8~5.5V 供电和 I/O 引脚
 - 上电/断电复位(POR/PDR)、可编程电压检测器 (PVD)
 - 内嵌经出厂调校的 32MHz 的 RC 振荡器
 - 内嵌经出厂调校的 32KHz 的 RC 振荡器
 - 支持 4~25MHz 外部高速晶体振荡器
 - 支持 32.768kHz 外部低速晶体振荡器
 - 产生 CPU 时钟的 PLL
- **低功耗**
 - 睡眠、深度睡眠和待机模式
- **1 个 12 位的模数转换器，1 μ s 转换时间 (多达 29 个输入通道)**
 - 转换范围：0 至 VDDA
 - 独立编程的采样时间
- **DMA:6 通道 DMA 控制器**
 - 支持的外设：定时器、ADC、CAN、I2C、SPI 和 UART
 - 外设到存储器、存储器到外设、存储器到存储器传输
- **多达 52 个快速 I/O 端口**
 - 多功能的数字/模拟复用 IO
 - 所有 I/O 口都可以映像到外部中断



- **调试模式**
 - 串行调试接口(SWD)
- **多达 9 个定时器**
 - 1 个 16 位带死区控制和紧急刹车,用于电机控制的高级控制定时器 1
 - 1 个 16 位无死区控制和紧急刹车,用于辅助电机控制的高级控制定时器 8
 - 3 个 16 位通用定时器,可产生单通道互补 PWM 输出
 - 2 个 16 位的基本定时器
 - 1 个 16 位低功耗定时器
 - 1 个看门狗定时器(独立的)
- **多达 11 个通信接口**
 - 2 个 I2C 接口
 - 2 个 SPI 接口
 - 6 个 UART 接口(UART0 支持 IrDA 接口和调制控制)
 - 1 个 CAN(支持 2.0A 和 2.0B 主动模式)

- 液晶显示控制器 LCD 接口
 - 44 个 LCD 复用功能引脚
 - 支持 1/2、1/4、1/6、1/8 扫描占比
 - 支持 1/3 偏置电压
 - 支持最大 84、160、228、288 像素的多种像素规格
 - 16*8*44 位的大容量显存
- 4 路运算放大器
- 4 路比较器
- 7 位分辨率的低精度数模转换器 LDAC
- ALU 模块
 - 乘法器
 - 除法器
- IAP 功能
- RTC 实时时钟
- CRC 计算单元，96 位的芯片唯一代码
- 支持蜂鸣器功能

表 1-1 器件列表

参考	基本型号
PT32S038x6	PT32S038K6, PT32S038C6, PT32S038R6
PT32S038x8	PT32S038K8, PT32S038C8, PT32S038R8

目录

功能.....	1
目录.....	3
1 介绍.....	5
2 规格说明.....	6
2.1 器件一览.....	7
2.2 概述.....	8
2.2.1 ARM®的 Cortex™-M0 核心并内嵌闪存和 SRAM.....	8
2.2.2 内置闪存存储器.....	8
2.2.3 内置 SRAM.....	8
2.2.4 嵌套的向量式中断控制器(NVIC).....	8
2.2.5 时钟和启动.....	9
2.2.6 IAP 模式.....	9
2.2.7 IVTS 功能.....	9
2.2.8 供电方案.....	10
2.2.9 供电监控器.....	10
2.2.10 电源调节器.....	10
2.2.11 低功耗模式.....	10
2.2.12 定时器和看门狗.....	11
2.2.13 实时时钟(RTC).....	13
2.2.14 CRC(循环冗余校验)计算单元.....	13
2.2.15 外部中断控制器(EXTI).....	13
2.2.16 I2C 总线.....	13
2.2.17 通用异步收发器(UART).....	13
2.2.18 串行外设接口(SPI).....	14
2.2.19 控制器区域网络(CAN).....	14
2.2.20 通用输入/输出接口(GPIO).....	14
2.2.21 模拟/数字转换(ADC).....	14
2.2.22 DMA.....	14
2.2.23 通用计算模块(ALU).....	15
2.2.24 蜂鸣器(BEEP).....	15
2.2.25 比较器(CMP).....	15
2.2.26 运算放大器(OPA).....	15
2.2.27 LDAC.....	15
2.2.28 液晶显示控制器(LCD).....	16
2.2.29 串行 SWD 调试口(SW-DP).....	16
3 引脚定义.....	17
4 存储器映像.....	24
5 电气特性.....	25
5.1 测试条件.....	25
5.1.1 最大值和最小值.....	25
5.1.2 典型数值.....	25
5.1.3 典型曲线.....	25

5.1.4	引脚输入电压.....	25
5.1.5	供电方案.....	26
5.1.6	电流消耗测量.....	27
5.2	绝对最大额定值.....	28
5.3	工作条件.....	29
5.3.1	通用工作条件.....	29
5.3.2	极限工作条件.....	29
5.3.3	上电和掉电时的工作条件.....	29
5.3.4	内嵌复位和电源控制模块特性.....	30
5.3.5	内置的参考电压.....	31
5.3.6	供电电流特性.....	32
5.3.7	外部时钟源特性.....	36
5.3.8	内部时钟源特性.....	40
5.3.9	PLL 特性.....	41
5.3.10	存储器特性.....	42
5.3.11	绝对最大值(电气敏感性).....	43
5.3.12	I/O 端口特性.....	44
5.3.13	NRST 引脚特性.....	46
5.3.14	TIM 定时器特性.....	47
5.3.15	通信接口.....	48
5.3.16	ADC 特性.....	53
5.3.17	比较器特性.....	56
5.3.18	OPA(运算放大器)特性.....	56
5.3.19	LDAC 特性.....	57
5.3.20	LCD 特性.....	58
6	封装特性.....	59
6.1	LQFP64(10×10mm)封装特性.....	59
6.2	LQFP64(7×7mm)封装特性.....	60
6.3	LQFP48 封装特性.....	61
6.4	LQFP32 封装特性.....	62
6.5	QFN32 封装特性.....	63
7	订货代码.....	64
7.1	订货代码信息图示.....	64
7.2	订货代码.....	65
8	版本历史.....	66

1 介绍

本文给出了 PT32S038x 产品的订购信息和器件的电气特性以及机械特性。

有关完整的 PT32S038x 系列的详细信息，请参考第“[2.2 节](#)”描述。

有关详细的 PT32S038x 系列的电气特性，请参考第“[5 节](#)”描述。

PT32S038x 数据手册，必须结合《PT32S038x 参考手册》一起阅读，参考手册可在 PT 官网下载：

www.pai-ic.com

有关 Cortex™-M0 核心的相关信息，请参考《Cortex-M0 技术参考手册》，可以在 ARM 公司的网站

下载：<https://developer.arm.com/documentation/ddi0432/c>

2 规格说明

PT32S038x 系列使用高性能，低功耗的 Cortex™-M0 32 位内核，通用工作频率最大 96MHz。内置高速存储器(多达 64KB 的 Flash 和最大 16KB 的 SRAM)，多功能复用的 I/O 端口和连接到 APB 总线的丰富外设。

所有型号的器件都包含 1 个 12 位的 ADC，1 个 LCD、4 个高性能 OPA，4 个高速 CMP，1 个 7 位的 LDAC，多达 9 个具备丰富功能的定时器。还包含了多种标准的通信接口，包括 1 个 CAN 接口，2 个 SPI 接口，2 个 I2C 接口和多达 6 个的 UART 接口。

PT32S038x 系列产品支持 1.8V 至 5.5V 工作电压，包含 -40° C 至 +85° C 的温度范围，一系列的省电模式以满足低功耗应用的需求。

PT32S038x 系列产品提供包括从 32 到 64 引脚的不同封装形式；根据不同的封装形式，器件中的外设配置不尽相同。下面的表格中将罗列该系列产品中所有外设的基本介绍，这些丰富的外设配置，使得 PT32S038x 系列产品适合于多种应用场合：

- 工业应用：
 - 电机控制、医疗保健、家用和专业电器
 - 住宅、楼宇和城市自动化、变频器、打印机等等
- 消费电子产品：
 - 滑板车、平衡车等
 - 智能家居
 - 游戏外设、无人机、无线耳机等等

2.1 器件一览

表 2.1.1 PT32S038x 产品功能和外设配置

外设		PT32S038									
		K6U6	K8U6	K6T6	K8T6	C6T6	C8T6	R6R6	R8R6	R6T6	R8T6
Flash(KB)		32	64	32	64	32	64	32	64	32	64
RAM(KB)		8	16	8	16	8	16	8	16	8	16
定时器	高级定时器(16bit)	2 个 (TIM1、TIM8)									
	通用定时器(16bit)	3 个 (TIM5、TIM6、TIM7)									
	基本定时器(16bit)	2 个 (TIM2、TIM3)									
	低功耗定时器(16bit)	1 个 (TIM4)									
	IWDG	1 个									
通讯接口	UART	5 个				6 个					
	SPI	2 个									
	I2C	2 个									
	CAN	1 个									
GPIO		26				38			52		
ADC(12 位, 1M 采样率)通道数		15ext+3int ⁽¹⁾				18ext+3int ⁽¹⁾			26ext+3int ⁽¹⁾		
LDAC(7 位)		1									
LCD COM × SEG(MAX)		1 个 2×17、4×15、6×13、8×11				1 个 2×28、4×26、 6×24、8×22			1 个 2×42、4×40、6×38、8×36		
CMP(比较器)		3 个						4 个			
OPA(运算放大器)		2 个						4 个			
RTC		1 个									
BEEP		1 个									
通用最大工作频率		96MHz									
极限最大工作频率		184MHz									
工作电压		1.8~5.5V									
工作温度		-40 ~ 85℃									
封装		QFN32(5*5) 脚间距 0.5mm		LQFP32(7*7) 脚间距 0.8mm		LQFP48(7*7) 脚间距 0.5mm		LQFP64(7*7) 脚间距 0.4mm		LQFP64(10*10) 脚间距 0.5mm	

1. ext 为外部通道, int 为内部通道

2.2 概述

2.2.1 ARM®的 Cortex™-M0 核心并内嵌闪存和 SRAM

ARM®的 Cortex®-M0 处理器是最新一代的嵌入式 ARM 处理器，它为实现 MCU 的需要提供了低成本的平台、缩减的引脚数目、微小的系统功耗，同时提供卓越的计算性能和先进的中断系统响应。

ARM®的 Cortex®-M0 是 32 位的 RISC 处理器，提供额外的代码效率，在通常 8 和 16 位系统的存储空间上发挥了 ARM 内核的高性能。

本产品拥有内置的 ARM 核心，因此它与所有的 ARM 工具和软件兼容。

2.2.2 内置闪存存储器

最大 64KB 的内置闪存存储器，用于存放程序和数据。

2.2.3 内置 SRAM

最大 16KB 的内置 SRAM，内核能以 0 等待周期访问(读/写)。

2.2.4 嵌套的向量式中断控制器(NVIC)

PT32S038x 系列产品内置嵌套的向量式中断控制器，能够处理多达 32 个可屏蔽中断通道(不包括 16 个 Cortex™-M0 的中断线)和 4 个可编程的优先级设置。

- 紧耦合的 NVIC 能够达到低延迟的中断响应处理
- 中断向量入口地址直接进入内核
- 紧耦合的 NVIC 接口
- 允许中断的早期处理
- 处理晚到的较高优先级中断
- 支持中断尾部链接功能
- 自动保存处理器状态
- 中断返回时自动恢复，无需额外指令开销

该模块以最小的中断延迟提供灵活的中断管理功能。

2.2.5 时钟和启动

系统时钟的选择是在启动后进行。复位时，内部 32MHz 的 RC 振荡器 HSI 被选为默认的系统时钟，当系统复位结束并且启动完成、可以选择外部 HSE 时钟或者 PLL 时钟来作为系统的主时钟。时钟安全机制为系统时钟提供了强鲁棒性，当检测 HSE 或由 HSE 经 PLL 生成的系统时钟失效时，这些失效时钟将被隔离，系统将自动地切换到内部 32MHz 的 HSI，如果使能了相应的失效事件中断，软件可以接收到相应的中断。

多个预分频器用于配置 AHB 和高速 APB 的频率。

2.2.6 IAP 模式

MCU 提供了一套 IAP(在应用编程)的方案，这套方案支持用户在存储空间维持多个 APP，并通过简单的方式，以将程序指针从主程序区，跳转到各个 APP 地址执行 APP 程序。

2.2.7 IVTS 功能

传统的设计里，由于 M0 内核不支持中断重定向，因此中断向量表被固定存储于 Flash 当中，由于 Flash 需要访问时间，因此在一些需要高速中断响应的应用场合，中断响应的速度将受到限制。

MCU 提供了一种 IVTS 机制，即“Interrupt Vectortable Move To SRAM”，该功能用于将中断向量表移动至 SRAM 中，移动之后，Flash 空间原来的中断向量表不会被删除，但内核将从 SRAM 中的中断向量表取址，以此摆脱 Flash 速度的限制。

2.2.8 供电方案

VSS, VDD= 1.8~5.5V: VDD 引脚为 I/O 引脚和内部电源调节器供电。

VSS, VDDA=1.8~5.5V: VDDA 引脚为 ADC、LDAC、CMP、OPA、LCD 的模拟部分提供供电。

根据不同的外设需要 VDDA 最低电压可能存在不同, VDDA 必须分别连接到 VDD。

关于如何连接电源引脚的详细信息, 参见“供电方案”一节描述。

2.2.9 供电监控器

产品内部集成了上电复位(POR)/掉电复位(PDR)电路, 该电路始终处于工作状态, 保证系统在供电超过 1.8V 时工作; 当 VDD/VDDA 低于设定的阈值($V_{POR/PDR}$)时, 置器件于复位状态, 而不必使用外部复位电路。

器件中还有一个可编程电压监测器(PVD), 它监视 VDD/VDDA 供电并与编程设定的阈值比较, 当 VDD/VDDA 低于或高于阈值时产生中断或复位, 中断处理程序可以发出警告信息或将微控制器转入自定义的安全模式。PVD 功能需要通过程序开启。关于 $V_{POR/PDR}$ 和 V_{PVD} 的值参考“内嵌复位和电源控制模块特性”一节描述。

2.2.10 电源调节器

调节器将外部电压转成内部数字逻辑工作的电压, 该调压器在复位后始终处于工作状态。

2.2.11 低功耗模式

PT32S038x 系列产品支持 3 种低功耗模式, 可以在要求低功耗, 短启动时间和多种唤醒事件之间达到最佳的平衡。

- 睡眠状态:
在睡眠模式, 只有内核停止, 所有外设处于工作状态并可在发生中断/事件时唤醒内核。
- 深度睡眠状态:
在保持 SRAM 和寄存器内容不丢失的情况下, 除 LSI/LSE 外的所有时钟均已停止工作, 相关的片内电源以及外设被强制关闭
- 待机状态:
包括深度睡眠状态下关闭的外设, SRAM 也可以被停止工作, 根据设置的待机模式, 更多的外设支持被强制关闭

注意: 上电时, 如果要关闭 LSI, 则应当保证至少 10mS 的延时, 否则将导致低功耗异常

2.2.12 定时器和看门狗

PT32S038x 系列产品包含了 2 个高级控制定时器、2 个基本定时器、3 个通用定时器、1 个低功耗定时器、以及 1 个独立看门狗定时器和一个系统滴答定时器。

下表比较了高级控制定时器、基本定时器和低功耗定时器的功能：

表 2.2.1 定时器功能比较

定时器	分辨率	计数器方向	预分频系数	捕获/比较通道	互补输出	编码器接口
TIM1	16 位	向上、向下、向上/向下(中央计数)	1~65536 间的任意整数	4	有	有
TIM8	16 位	向上、向下、向上/向下(中央计数)	1~65536 间的任意整数	4	无	有
TIM5 TIM6 TIM7	16 位	向上、向下、向上/向下	1~65536 间的任意整数	1	有	有
TIM2 TIM3	16 位	向上、向下	1~65536 间的任意整数	无	无	无
TIM4	16 位	向下	1~65536 间的任意整数	无	无	无

2.2.12.1 基本定时器(TIM2、TIM3)

PT32S038x 系列产品中，内置了 2 个基本定时器(TIM2、TIM3)。每个定时器都有一个 16 位的自动加载的向上递增/向下递减计数器、一个 16 位的预分频器。

在调试模式下，计数器可以被冻结。

2.2.12.2 低功耗定时器(TIM4)

低功耗定时器基于一个 16 位的向下递减计数器和一个 16 位的预分频器，它由独立的 32KHz 的 LSI/LSE 提供时钟。

LSI/LSE 独立于主时钟，所以它可以运行于深度睡眠状态或待机状态。它可以在系统处于低功耗模式时提供精确的唤醒时机，或作为一个自由定时器为应用程序提供超时管理。

在调试模式下，TIM4 计数器可以被冻结。

2.2.12.3 通用定时器(TIMx)

PT32S038x 系列产品中，内置了多达 3 个通用定时器(TIM5、TIM6、TIM7)，这些定时器集成了一路独立的通道(CH1)和一路互补通道(CH1N)，这些通道可用于：

- 输入捕获
- 输出比较
- 产生 PWM(边缘或中心对齐模式)
- 单脉冲输出

可选的多个事件可用于产生 DMA 请求或者 ADC 触发信号。

在调试模式下，计数器可以被冻结。

2.2.12.4 高级控制定时器(TIM1)

高级控制定时器(TIM1)集成了 CH1~CH4 共计 4 路独立的通道, 每路独立的通道还绑定了一路带死区插入功能的互补 PWM 输出。

这四个独立的通道(CH1~CH4)可以用于:

- 输入捕获
- 输出比较
- 产生 PWM(边缘或中心对齐模式)
- 单脉冲输出

配置为 16 位标准定时器时, 它与普通定时器 TIMx 具有相同的功能, 内部结构也相同。配置为 16 位 PWM 发生器时, 它具有全调制能力(0~100%)。

在调试模式下, 计数器可以被冻结, 同时 PWM 输出被禁止, 从而切断由这些输出所控制的开关。

高级控制定时器内部的特殊事件可以与其他定时器协同操作, 提供同步或事件链接功能。可选的多个事件还可用于产生 DMA 请求或者 ADC 触发信号。

2.2.12.5 高级控制定时器(TIM8)

高级控制定时器(TIM8)集成了 CH1~CH4 共计 4 路独立的通道。

这四个独立的通道(CH1~CH4)可以用于:

- 输入捕获
- 输出比较
- 产生 PWM(边缘或中心对齐模式)
- 单脉冲输出

配置为 16 位标准定时器时, 它与普通定时器 TIMx 具有相同的功能。配置为 16 位 PWM 发生器时, 它具有全调制能力(0~100%)。

在调试模式下, 计数器可以被冻结, 同时 PWM 输出被禁止, 从而切断由这些输出所控制的开关。

高级控制定时器内部的特殊事件可以与其他定时器协同操作, 提供同步或事件链接功能, 可选的多个事件还可用于产生 DMA 请求或者 ADC 触发信号。

2.2.12.6 独立看门狗(IWDG)

独立的看门狗基于一个 32 位的向下递减计数器, 它由 32KHz 的 LSI/LSE 提供时钟。

LSI/LSE 独立于主时钟, 所以它可以运行于深度睡眠状态。

它可以用于在发生问题时复位整个系统, 或作为一个自由定时器为应用程序提供超时管理。

在调试模式下, IWDG 计数器可以被冻结。

2.2.12.7 系统时基定时器(SysTick)

这个定时器是专用于实时操作系统, 也可当成一个标准的递减计数器。它具有下述特性:

- 24 位的递减计数器
- 自动重加载功能
- 当计数器为 0 时能产生一个可屏蔽系统中断
- 可编程时钟源

2.2.13 实时时钟(RTC)

RTC 模块可使用 LSI 时钟或者 LSE 时钟。RTC 为独立于 MCU 部分的日历时钟，它提供了以下功能：

- 提供秒、分、时、日、星期、月、年等时间信息，闰年自动调整
- MCU 系统的其它复位均不影响 RTC 寄存器内容
- 提供定时中断，可选半秒、秒、分、小时、日、月中断
- 软件操作改写寄存器时提供安全保护机制
- 时标信号或中断可将 MCU 从低功耗模式下唤醒
- 提供相关 RTC 补偿机制，提高 RTC 时钟精度

2.2.14 CRC(循环冗余校验)计算单元

CRC(循环冗余校验)计算单元使用一个可编程的多项式发生器，从一个 16 位的数据字产生一个 CRC 码。

在众多的应用中，基于 CRC 的技术被用于验证数据传输或存储的一致性。CRC 计算单元可以用于实时地计算软件的签名，并与在链接和生成该软件时产生的签名对比。

2.2.15 外部中断控制器(EXTI)

每个 IO 引脚内部都集成了一个独立的“电平和边沿检测器”，用于产生中断/事件请求。每个中断线都可以独立地配置它的触发事件(上升沿、下降沿、高电平、低电平或双沿)，并能够单独地被屏蔽；有一个标志寄存器维持所有中断请求的状态。

2.2.16 I2C 总线

多达 2 个 I2C 总线接口，能够工作于多主模式或从模式，支持最大 1Mbps 速率的多种通讯模式。

I2C 接口支持 7 位寻址；协议兼容机制支持在从机状态时，仅需修改软件，就可以适应主机发来的不同的通讯速率。

所有 I2C 接口都可以使用 DMA 操作。

2.2.17 通用异步收发器(UART)

UART 接口通信速率可达 6Mbps。

最大 8 级的 FIFO 缓冲队列和 7 位至 9 位的可编程数据字长度，以提供灵活性和兼容性的平衡。

所有的 UART 接口均支持单线半双工通信，集成的红外串行协议调制器以支持“单线单工仅发送”的红外通讯模式。

所有 UART 接口都可以使用 DMA 操作。

2.2.18 串行外设接口(SPI)

最大 8 级的 FIFO 缓冲队列和 4~16 位可编程的数据帧格式选择，以提供灵活性和兼容性的平衡。
总共 16 位(8+8)的预分频器可以适应多种通讯速率需求。
所有 SPI 接口都可以使用 DMA 操作。

2.2.19 控制器区域网络(CAN)

CAN 接口兼容规范 2.0A 和 2.0B(主动)，位速率高达 1 兆位/秒。它可以接收和发送 11 位标识符的标准帧，也可以接收和发送 29 位标识符的扩展帧。具有 64 个字的接收 FIFO，最高支持 2 个滤波器和 2 个 MASK。

2.2.20 通用输入/输出接口(GPIO)

每个 GPIO 引脚都可以由软件配置成输出(推挽或开漏)、输入(带或不带上/下拉电阻)或复用的外设功能端口。
所有的 GPIO 引脚都可作为外部中断，多数 GPIO 引脚都与数字或模拟的复用外设共用。
除了具有模拟输入功能的端口，所有的 GPIO 引脚都有大电流通过能力。
通过分开的使能和失能操作控制寄存器，提供中断安全的 GPIO 操作。

2.2.21 模拟/数字转换(ADC)

产品内嵌 1 个 12 位的模拟/数字转换器(ADC)，该 ADC 拥有多达 29 个采样通道，允许 ADC 测量 26 个外部和 3 个内部信号源。
ADC 可以实现单次、连续或扫描模式，ADC 还可以使用 DMA 操作。
由定时器(TIMx)产生的特定事件，可以分别内部级联到 ADC 的触发，应用程序能使 ADC 转换与时钟同步。

2.2.22 DMA

DMA 模块支持 6 条通道用于实现外设和内存间、内存和内存间、外设和外设间的数据传输；DMA 通道传输时共用一个大小为 16 个字的 FIFO，同优先级通道之间的仲裁使用“Round-Robin”机制。
每个通道都有专门的硬件 DMA 请求逻辑，同时可以由软件触发每个通道，通过系统 AHB 总线完成传输数据；传输的长度、传输的源地址和目标地址均可通过软件单独配置。
DMA 可以用于主要的外设：定时器、ADC、CAN、I2C、SPI 和 UART。

2.2.23 通用计算模块(ALU)

PT32S038x 系列产品的通用计算模块包括：乘法器和除法器。

- 乘法器：用于 32-bit * 32-bit 乘法操作
- 除法器：用于 64-bit / 32-bit 除法操作

2.2.24 蜂鸣器(BEEP)

蜂鸣器模块工作在 LSI/LSE 时钟下，可经过先对 LSI/LSE 进行预分频后，再对经过预分频的信号进行 2 分频，4 分频或者 8 分频得到不同频率的方波信号并输出驱动蜂鸣器。

产品有 1 个具有 40mA 高灌电流的 I/O，引脚详见“输出驱动电流”一节描述。当蜂鸣器使用这个专用引脚时（高灌电流使能），即使不用外部三极管，也能驱动蜂鸣器工作。

2.2.25 比较器(CMP)

产品内嵌 4 个模拟比较器。比较器用于比较两路模拟输入信号，根据正负两端的输入信号来输出相应的比较结果。

2.2.26 运算放大器(OPA)

产品内嵌 4 路运放。

- 输入电压范围：轨到轨输入
- 开环增益 > 80dB
- 支持控制内部寄存器实现单位增益缓冲器、放大器、滤波器等应用
- 外部信号可以通过 OPA 放大后送给 ADC

2.2.27 LDAC

产品内部集成了 1 个 7bit 的数模转换器 LDAC，它可以输出到比较器 CMP 和运算放大器 OPA 内部。可提供 $1/127 * VDDA \sim VDDA$ 范围的电压给 CMP 和 OPA 正端输入使用。LDAC 具有以下特性：

1 个 LDAC 转换器：对应 1 个输出通道

7 位的数模转换分辨率

LDAC 参考：正端为 VDDA；负端为 VSS

低功耗模式下，仍可正常工作

2.2.28 液晶显示控制器(LCD)

产品内嵌了一款适用于单色无源液晶显示器(LCD)的数字驱动器。

LCD 提供最多 44 个驱动引脚，这些引脚可被灵活的配置为 COM 或者 SEG，用以驱动多种像素规格的 LCD。

2.2.29 串行 SWD 调试口(SW-DP)

内嵌 ARM 的两线串行调试端口(SW-DP)。

3 引脚定义

图 3-1 PT32S038x 系列 QFN32(5*5)封装引脚分布

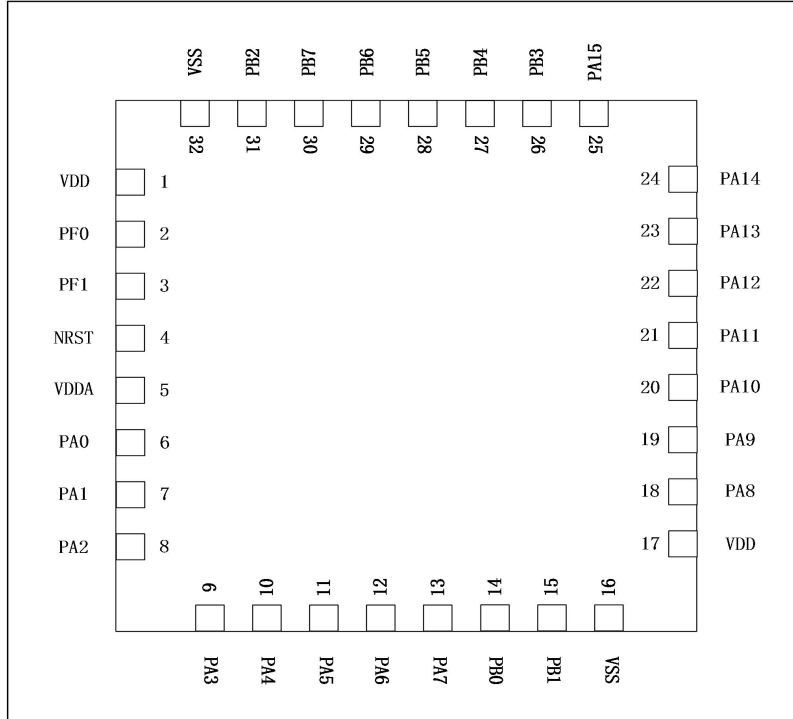


图 3-2 PT32S038x 系列 LQFP32(7*7)封装引脚分布

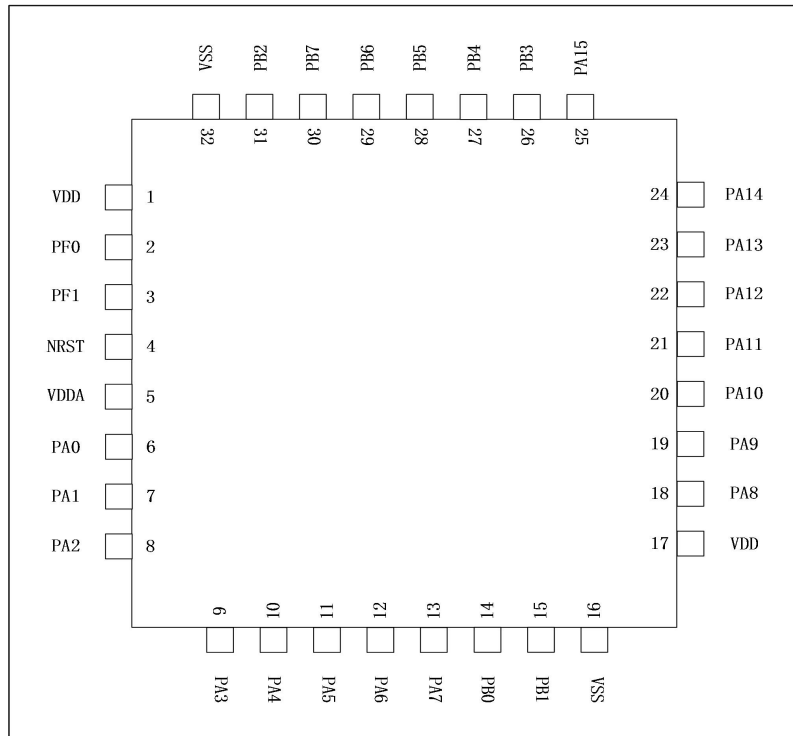


图 3-3 PT32S038x 系列 LQFP48(7*7)封装引脚分布

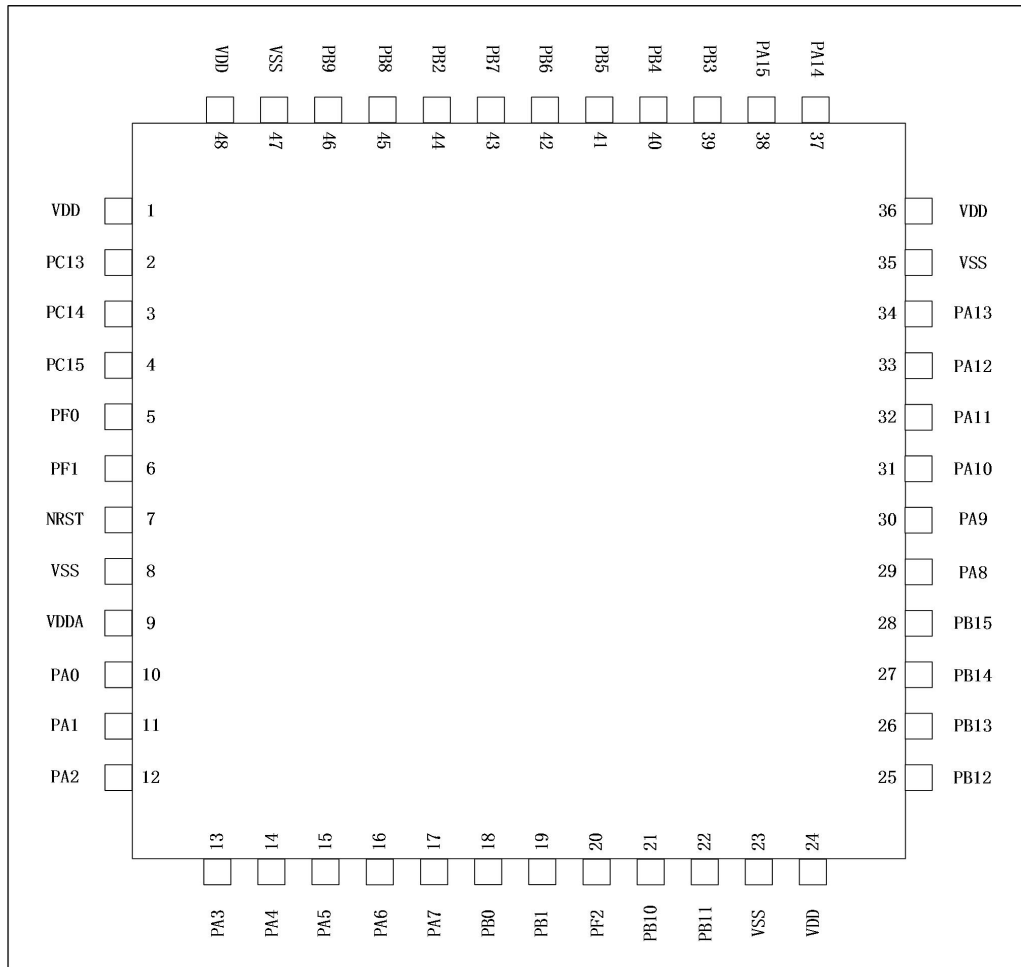


图 3-4 PT32S038x 系列 LQFP64(7*7)&(10*10)封装引脚分布

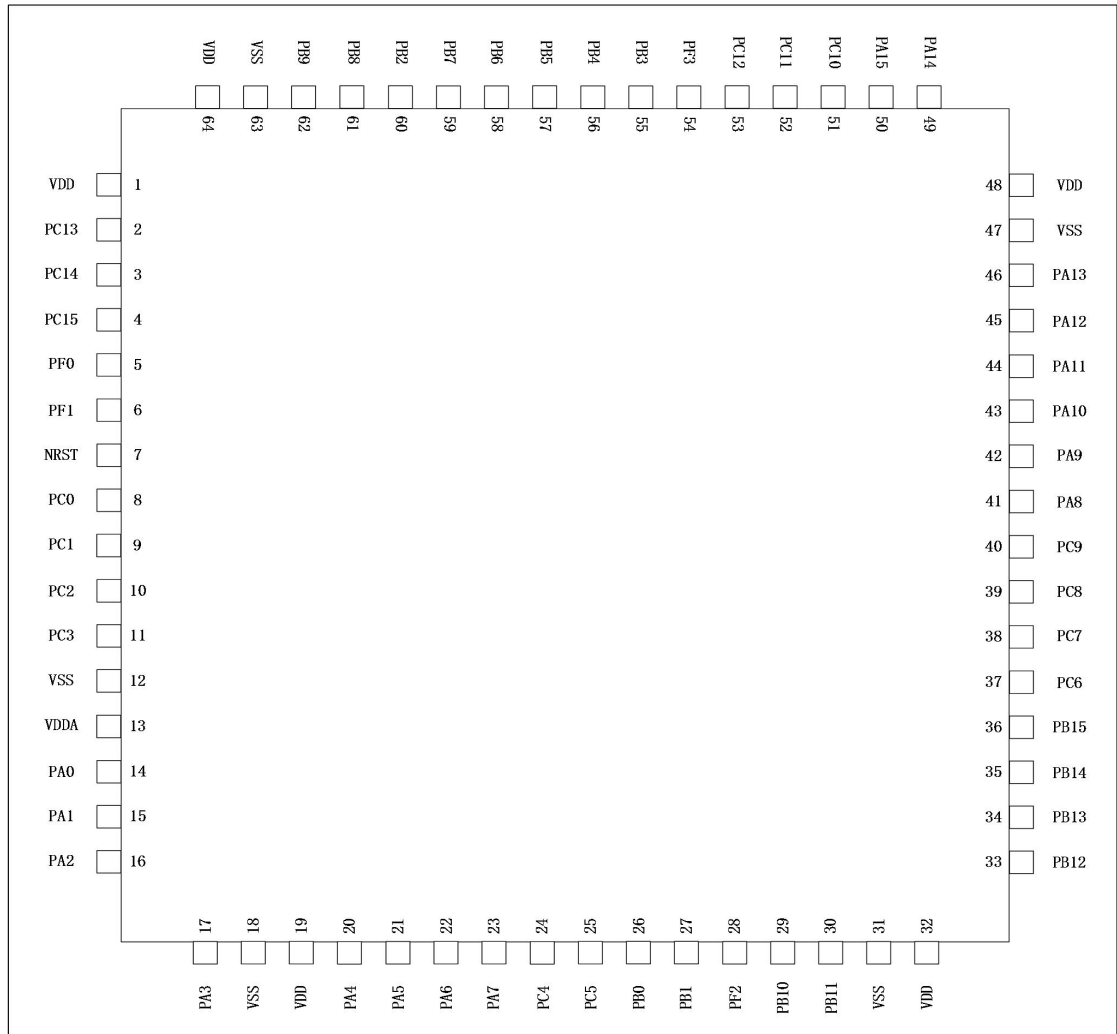


表 3.1 PT32S038x 系列引脚定义

引脚编号				管脚名称	类型 ⁽¹⁾	数字复用功能							模拟复用功能	
QFN32	LQFP32	LQFP48	LQFP64			功能 0	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6		
-	-	1	1	VDD	S									
-	-	2	2	PC13	I/O	RTC_BEACON								
-	-	3	3	PC14	I/O			OSC32_IN						
-	-	4	4	PC15	I/O			OSC32_OUT						
2	2	5	5	PF0	I/O	I2C0_SDA	I2C1_SDA	OSC_IN						
3	3	6	6	PF1	I/O	I2C0_SCL	I2C1_SCL	OSC_OUT						
4	4	7	7	NRST	I									
-	-	-	8	PC0	I/O					UART5_TX				LCD27 ADC_IN18 OPA3_P
-	-	-	9	PC1	I/O					UART5_RX				LCD26 ADC_IN19 OPA3_N
-	-	-	10	PC2	I/O		SPI1_MISO							LCD25 ADC_IN20 OPA3_OUT CMP3_P6
-	-	-	11	PC3	I/O		SPI1_MOSI							LCD24 ADC_IN21
-	-	8	12	VSS	S									
5	5	9	13	VDDA	S									
6	6	10	14	PA0	I/O	TIM1_CH1N				UART3_TX	TIM8_CH1			LCD23 ADC_IN0 V _{REF+} CMP1_P0 OPA1_P CMP0_P1
7	7	11	15	PA1	I/O	TIM1_CH2N	TIM5_CH1N			UART3_RX	TIM8_CH2			LCD22 ADC_IN1 ADC_INN CMP1_N OPA1_N CMP0_P2
8	8	12	16	PA2	I/O	TIM1_CH3N	TIM5_CH1	UART0_TX	UART1_TX		TIM8_CH3			LCD21 ADC_IN2 OPA1_OUT CMP1_P3

引脚编号				管脚名称	类型 (1)	数字复用功能						模拟复用功能	
QFN32	LQFP32	LQFP48	LQFP64			功能 0	功能 1	功能 2	功能 3	功能 4	功能 5		功能 6
9	9	13	17	PA3	I/O	TIM1_CH4N		UART0_RX	UART1_RX	TIM8_CH4			LCD20 ADC_IN3 OPA0_P CMP2_P1
-	-	-	18	VSS	S								
-	-	-	19	VDD	S								
10	10	14	20	PA4	I/O	UART5_TX	SPI0_CS	UART0_TX	UART1_TX				LCD19 ADC_IN4 OPA0_N CMP2_P2
11	11	15	21	PA5	I/O	UART5_RX	SPI0_SCK	UART0_RX	UART1_RX	TIM8_ETR			LCD18 ADC_IN5 OPA0_OUT CMP0_P6
12	12	16	22	PA6	I/O		SPI0_MISO		TIM8_CH1	TIM1_BKIN	TIM6_CH1		LCD17 ADC_IN6
13	13	17	23	PA7	I/O	ADC_ETR	SPI0_MOSI	TIM1_CH1	TIM8_CH2	TIM1_CH1N	TIM7_CH1		LCD16 ADC_IN7
-	-	-	24	PC4	I/O			UART2_TX					LCD15 ADC_IN22 CMP3_P0
-	-	-	25	PC5	I/O			UART2_RX					LCD14 ADC_IN23 CMP3_P1
14	14	18	26	PB0	I/O				TIM8_CH3	TIM1_CH2N			LCD13 ADC_IN12
15	15	19	27	PB1	I/O	IR_TXD		TIM1_CH3	TIM8_CH4	TIM1_CH3N			LCD12 ADC_IN8
-	-	20	28	PF2	I/O				TIM8_ETR		TIM5_CH1		LCD11
-	-	21	29	PB10	I/O	I2C0_SCL	I2C1_SCL	UART2_TX	SPI1_SCK	TIM8_CH3	TIM6_CH1		LCD10 CMP0_P3
-	-	22	30	PB11	I/O	I2C0_SDA	I2C1_SDA	UART2_RX		TIM8_CH4	TIM7_CH1		LCD9 CMP0_P4
16	16	23	31	VSS	S								
17	17	24	32	VDD	S								
-	-	25	33	PB12	I/O			SPI0_CS	SPI1_CS	TIM1_BKIN	TIM5_BKIN		LCD8
-	-	26	34	PB13	I/O		I2C1_SDA	SPI0_SCK	SPI1_SCK	TIM1_CH1N			LCD7
-	-	27	35	PB14	I/O			SPI0_MISO	SPI1_MISO	TIM1_CH2N	TIM5_CH1		LCD6
-	-	28	36	PB15	I/O			SPI0_MOSI	SPI1_MOSI	TIM1_CH3N	TIM5_CH1N		LCD5

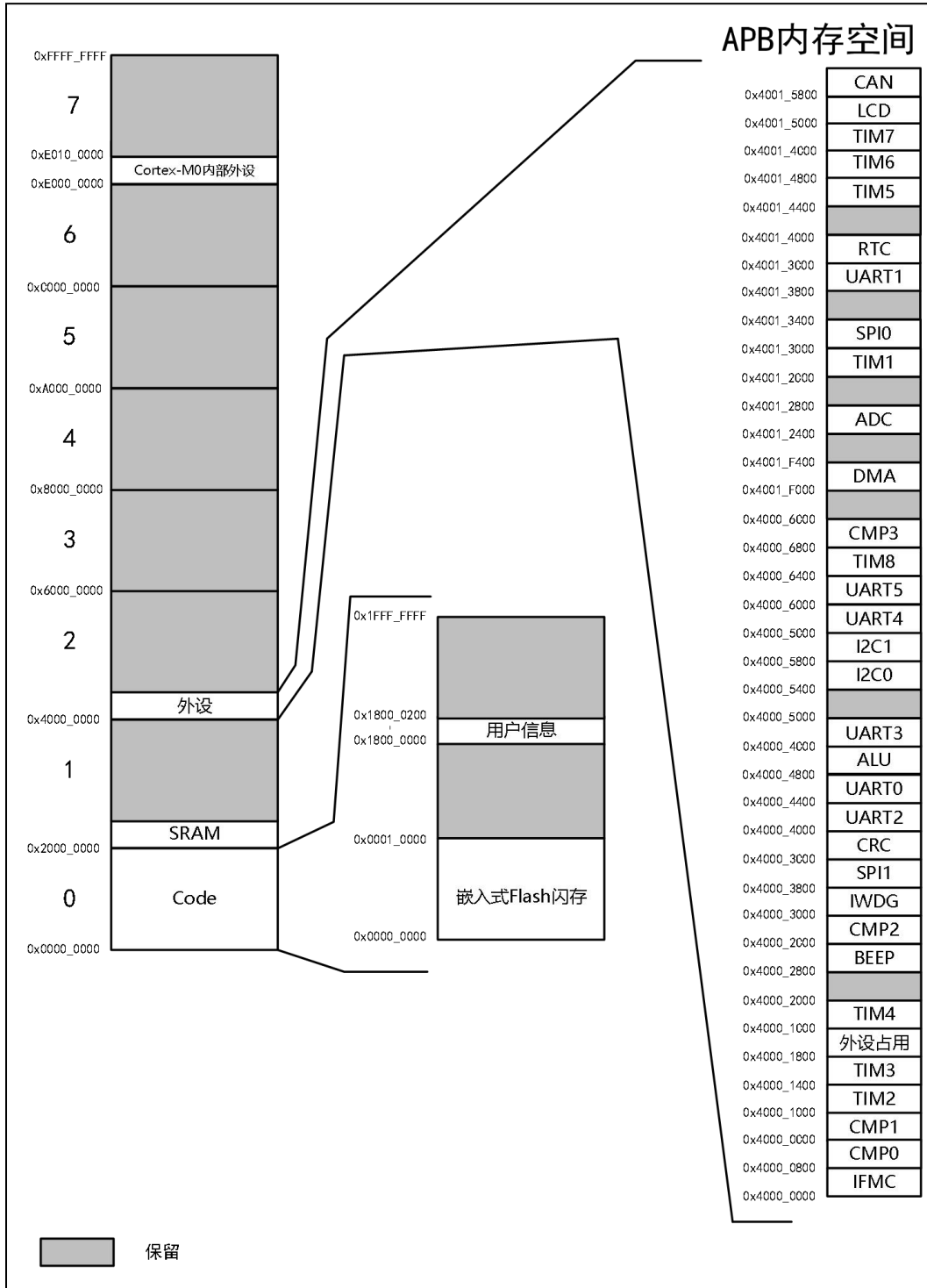
引脚编号				管脚名称	类型 ⁽¹⁾	数字复用功能						模拟复用功能	
QFN32	LQFP32	LQFP48	LQFP64			功能 0	功能 1	功能 2	功能 3	功能 4	功能 5		功能 6
-	-	-	37	PC6	I/O					TIM8_CH1			LCD4
-	-	-	38	PC7	I/O					TIM8_CH2			LCD3
-	-	-	39	PC8	I/O					TIM8_CH3			LCD2
-	-	-	40	PC9	I/O					TIM8_CH4			LCD1
18	18	29	41	PA8	I/O	MCO				TIM1_CH1		CMP2_OUT	LCD0
19	19	30	42	PA9	I/O	MCO	I2C1_SCL	UART0_TX	UART1_TX	TIM1_CH2	TIM5_BKIN	CMP0_OUT	LCD40
20	20	31	43	PA10	I/O		I2C1_SDA	UART0_RX	UART1_RX	TIM1_CH3	TIM7_BKIN	CMP1_OUT	LCD41 CMP0_P0
21	21	32	44	PA11	I/O	I2C0_SCL	I2C1_SCL		CAN_RX	TIM1_CH4			LCD42 ADC_IN16 CMP3_P2
22	22	33	45	PA12	I/O	I2C0_SDA	I2C1_SDA	TIM1_ETR	CAN_TX	TIM1_CH4N			LCD43 ADC_IN17 CMP3_N
23	23	34	46	PA13	I/O	IR_TXD	SWDIO ⁽²⁾	UART1_RX	UART0_RX				
-	-	35	47	VSS	S								
-	-	36	48	VDD	S								
24	24	37	49	PA14	I/O		SWCLK ⁽²⁾	UART0_TX	UART1_TX				
25	25	38	50	PA15	I/O		SPI1_CS	UART0_RX	UART1_RX	TIM8_ETR			CMP0_P5
-	-	-	51	PC10	I/O			UART2_TX	UART3_TX				LCD39 CMP3_P3 OPA2_P
-	-	-	52	PC11	I/O			UART2_RX	UART3_RX				LCD38 CMP3_P4 OPA2_N
-	-	-	53	PC12	I/O	UART4_TX							LCD37 ADC_IN25 OPA2_OUT CMP2_P6
-	-	-	54	PF3	I/O	UART4_RX			TIM8_ETR			CMP3_OUT	LCD36 ADC_IN24
26	26	39	55	PB3	I/O	UART4_TX	SPI1_SCK		TIM8_CH2	TIM1_BKIN			LCD35 LCDVH ADC_IN10 CMP0_N

引脚编号				管脚名称	类型 ⁽¹⁾	数字复用功能							模拟复用功能
QFN32	LQFP32	LQFP48	LQFP64			功能 0	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	
27	27	40	56	PB4	I/O	UART4_RX	SPI1_MISO		TIM8_CH1	TIM1_CH1	TIM7_BKIN	CMP0_OUT	LCD34 LCDV3 ADC_IN11
28	28	41	57	PB5	I/O		SPI1_MOSI		TIM8_CH2	TIM1_CH2	TIM6_BKIN		LCD33 LCDV2 ADC_IN13 CMP2_P0
29	29	42	58	PB6	I/O	I2C0_SCL	I2C1_SCL	UART0_TX	UART1_TX	TIM1_CH3	TIM6_CH1N		LCD32 LCDV1 ADC_IN14 CMP2_N
30	30	43	59	PB7	I/O	I2C0_SDA	I2C1_SDA	UART0_RX	UART1_RX	TIM1_CH4	TIM7_CH1N	CMP2_OUT	LCD31 ADC_IN15
31	31	44	60	PB2	I/O	MCO	BEEP1		TIM1_ETR			CMP1_OUT	LCD30 ADC_IN9
-	-	45	61	PB8	I/O	I2C0_SCL				CAN_RX	TIM6_CH1		LCD29 CMP2_P3
-	-	46	62	PB9		I2C0_SDA	IR_TXD	SPI1_CS		CAN_TX	TIM7_CH1		LCD28 CMP2_P4
32	32	47	63	VSS									
1	1	48	64	VDD									

1. I = 输入, O = 输出, S = 电源
2. 复位后, 该引脚功能默认为该数字复用功能

4 存储器映像

图 4-1 存储器图



5 电气特性

5.1 测试条件

除非特别说明，所有电压的都以 VSS 为基准。

5.1.1 最大值和最小值

除非特别说明，最小和最大数值是在环境温度 $T_A = 25^{\circ}\text{C}$ ， $V_{DD}=V_{DDA}= 3.3\text{V}$ 下执行的测试。

5.1.2 典型数值

除非特别说明，典型数据是基于 $T_A = 25^{\circ}\text{C}$ 和 $V_{DD}=V_{DDA}= 3.3\text{V}$ 。这些数据仅用于设计指导而未经测试。

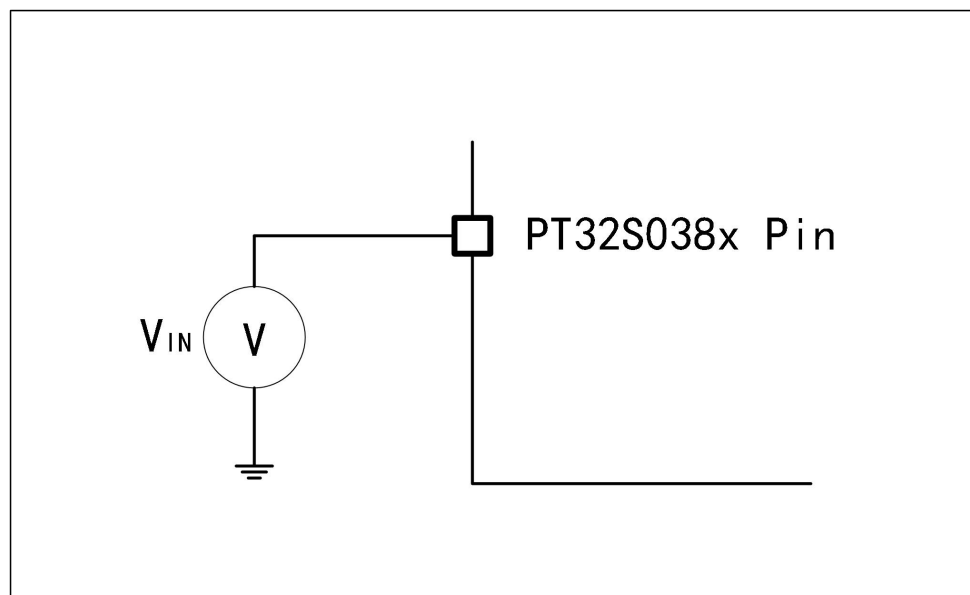
5.1.3 典型曲线

除非特别说明，典型曲线仅用于设计指导而未经测试。

5.1.4 引脚输入电压

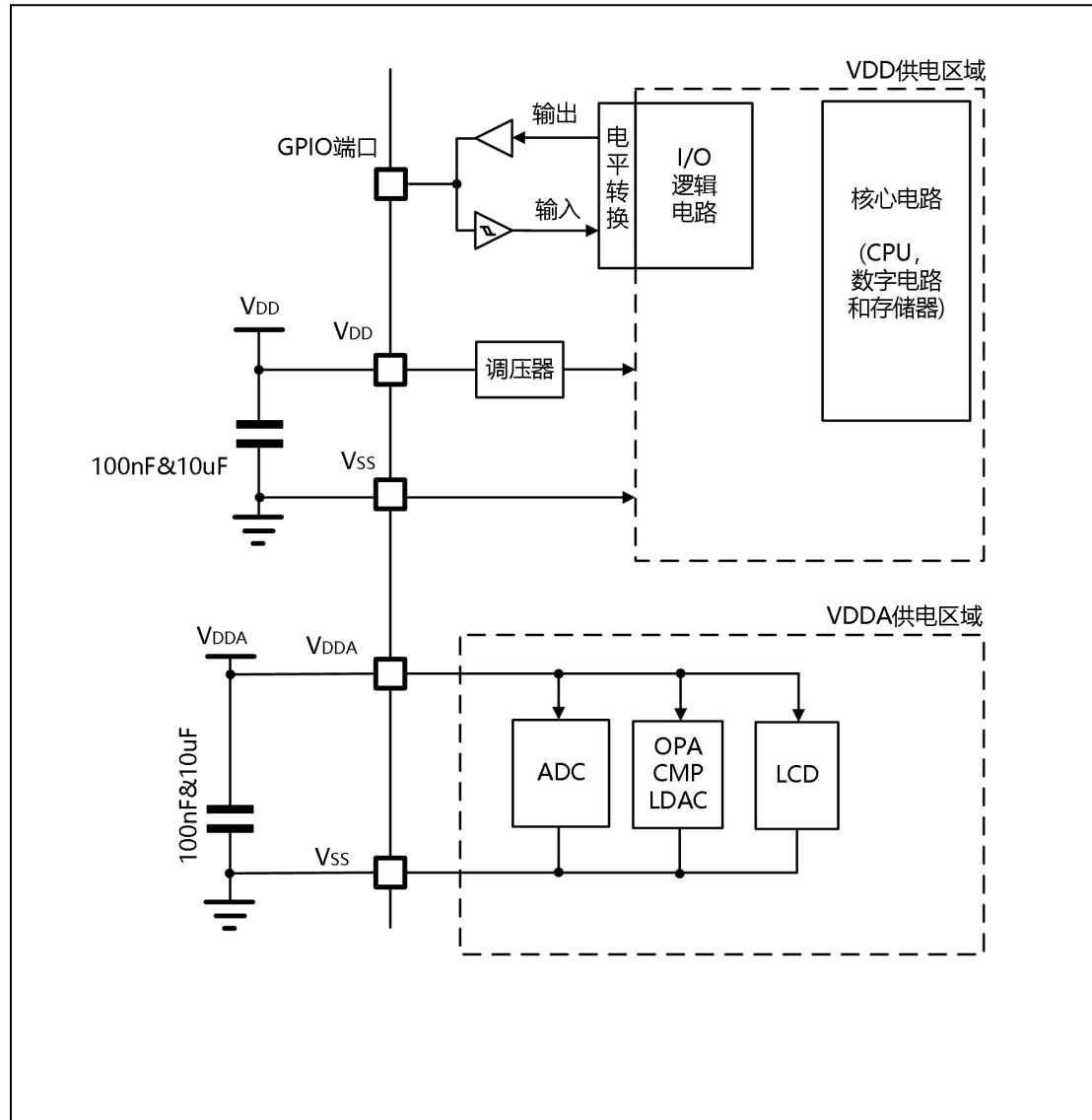
引脚上输入电压的测量方式示于下图。

图 5-1 引脚输入电压



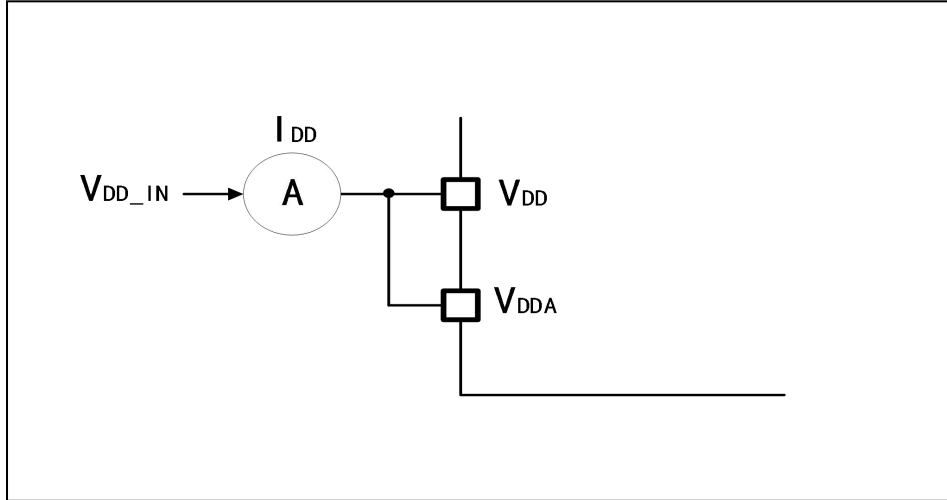
5.1.5 供电方案

图 5-2 供电方案



5.1.6 电流消耗测量

图 5-3 电流消耗测量



5.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表(表 5.2.1、表 5.2.2、表 5.2.3)中给出的值,可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷,并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 5.2.1 电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}^{(1)}$	外部主供电电压	-0.3	5.8	V
$V_{IN}^{(2)}$	在引脚上的输入电压	-0.3	5.8	
$ \Delta V_{DDX} $	不同供电引脚之间的电压差	-	50	mV
V_{ESD}	ESD 静电放电电压	详见绝对最大值(电气敏感性)一节		

1. 电源(V_{DD})和地(V_{SS})引脚必须始终连接到外部允许范围内的供电系统上。
2. $I_{INJ(PIN)}$ 绝对不可以超过它的极限(见表 5.2.2), 这需要确保 V_{IN} 不超过其最大值。如果不能保证, 也应当限制 $I_{INJ(PIN)}$ 在最大值以内; 当 $V_{IN}>V_{IN}$ 最大值时, 有一个正向注入电流; 当 $V_{IN}<V_{SS}$ 时, 有一个反向注入电流。

表 5.2.2 电流特性

符号	描述	最大值	单位
$I_{VDD}^{(1)}$	经过 VDD 电源线的总电流(供应电流)	50	mA
$I_{VSS}^{(1)}$	经过 VSS 地线的总电流(流出电流)	50	
I_{IO}	任意 I/O 和控制引脚上的输入灌电流	20	
	任意 I/O 和控制引脚上的输出电流	-10	
$I_{INJ(PIN)}^{(2)(3)}$	NRST 引脚的注入电流	± 5	
	HSE 的 OSC_IN 引脚的注入电流	± 5	
	LSE 的 OSC32_IN 引脚的注入电流	± 5	
$\Sigma I_{INJ(PIN)}^{(2)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	± 50	

1. 电源(V_{DD}/V_{DDA})和地(V_{SS})引脚必须始终连接到外部允许范围内的供电系统上。
2. $I_{INJ(PIN)}$ 绝对不可以超过它的极限(见表 5.2.2), 这需要确保 V_{IN} 不超过其最大值。如果不能保证, 也应当限制 $I_{INJ(PIN)}$ 在最大值以内; 当 $V_{IN}>V_{IN}$ 最大值时, 有一个正向注入电流; 当 $V_{IN}<V_{SS}$ 时, 有一个反向注入电流。
3. 反向注入电流会干扰器件的模拟性能。参考“ADC 特性”一节描述。
4. 当几个 I/O 口同时有注入电流时, $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

表 5.2.3 温度特性

符号	描述	数值	单位
T_{STG}	存储温度范围	-55~+150	°C
T_{Jmax}	最大结温度	+125	

5.3 工作条件

5.3.1 通用工作条件

表 5.3.1 通用工作条件

符号	描述	条件	最小值	典型值	最大值	单位
f_{SYS_CLK}	系统时钟	-	4	-	96	MHz
f_{HCLK}	内部 AHB 时钟	-	$f_{SYS_CLK}/32$	-	f_{SYS_CLK}	MHz
f_{PCLK}	内部 APB 时钟	-	$f_{HCLK}/32$	-	f_{HCLK}	MHz
V_{DD}	标准工作电压	-	1.8	3.3	5.5	V
V_{DDA}	模拟工作电压(未使用模拟外设)	必须与 VDD 相同	1.8	3.3	5.5	V
V_{DDA}	模拟工作电压(使用 ADC)		2.4	3.3	5.5	V
V_{DDA}	模拟工作电压(使用 LCD)		2	3.3	5.5	V
T_A	环境温度	最大功率耗散 ⁽¹⁾	-40		85	°C
T_J	结温度范围	-	-40		125	

1. 在较低的功率耗散的状态下，只要 T_J 不超过 $T_{J_最大}$ (参见表 5.2.3 温度特性)， T_A 可以扩展到这个范围

5.3.2 极限工作条件

表 5.3.2 极限工作条件

符号	描述	条件	最小值	典型值	最大值	单位
f_{SYS_CLK}	系统时钟	时钟源: HSE, 程序运行于 SRAM	4	-	184	MHz
		时钟源: HSE, 程序运行于 Flash	4	-	160	
		时钟源: HSI, 程序运行于 SRAM/Flash	4	-	112	

1. 在较低的功率耗散的状态下，只要 T_J 不超过 T_J 最大值(参见表 5.2.3 温度特性)， T_A 可以扩展到这个范围。

2. 极限参数为实验室条件下得到，不建议实际情况下使用。

5.3.3 上电和掉电时的工作条件

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 VDD 供电电压下测试得出。

表 5.3.3 上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单位
t_{VDD}	VDD 上升速度	-	0	∞	$\mu s/V$
	VDD 下降速度		100	∞	

5.3.4 内嵌复位和电源控制模块特性

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 VDD 供电电压下测试得出。

表 5.3.4 内嵌复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{PVD}	可编程的电源电压检测器的电平选择	PLS[2:0]=000(上升沿)	-	1.76	-	V
		PLS[2:0]=000(下降沿)	-	1.70	-	
		PLS[2:0]=001(上升沿)	-	2.06	-	
		PLS[2:0]=001(下降沿)	-	2.00	-	
		PLS[2:0]=010(上升沿)	-	2.3	-	
		PLS[2:0]=010(下降沿)	-	2.2	-	
		PLS[2:0]=011(上升沿)	-	2.6	-	
		PLS[2:0]=011(下降沿)	-	2.5	-	
		PLS[2:0]=100(上升沿)	-	2.85	-	
		PLS[2:0]=100(下降沿)	-	2.75	-	
		PLS[2:0]=101(上升沿)	-	3.1	-	
		PLS[2:0]=101(下降沿)	-	3.0	-	
		PLS[2:0]=110(上升沿)	-	3.6	-	
		PLS[2:0]=110(下降沿)	-	3.5	-	
		PLS[2:0]=111(上升沿)	-	4.2	-	
		PLS[2:0]=111(下降沿)	-	4.0	-	
V _{PVDhyst} ⁽¹⁾	PVD 迟滞	-	60	100	200	mV
V _{POR/PDR}	上电/掉电复位阈值	上升沿	-	1.76	-	V
		下降沿	-	1.70	-	
V _{PDRhyst} ⁽¹⁾	PDR 迟滞	-	-	60	-	mV
t _{rsttempo} ⁽¹⁾	复位持续时间	-	5	10	-	μs

1. 由设计保证, 不在生产中测试。

5.3.5 内置的参考电压

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 VDD 供电电压下测试得出。

表 5.3.5 内置的参考电压⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	精度	单位
BG1v2	内部参考电压源	-40°C < TA < +85°C	1.14	1.2	1.26	5%	V
BG1v0			0.995	1.0	1.005	0.5%	
T _{S_vrefint}	当读出内部参考电压时, ADC 的采样时间		2	-	5	/	μs

1. 由设计保证, 不在生产中测试。

5.3.6 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

电流消耗的测量方法说明，详见“电流消耗测量”一图。

本节中给出的所有运行模式下的电流消耗测量值，都是在执行一套精简的代码。

5.3.6.1 系统电流消耗

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上——VDD 或 VSS(无负载)。
- 所有的外设都处于关闭状态，除非特别说明。
- 存储器的访问时间满足参考手册中给出的最低要求。
- 当开启外设时： $f_{SYS_CLK} = f_{PCLK} = f_{HCLK}$ 。

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 VDD=5V 供电电压下测试得出。

表 5.3.6.1 运行模式下的最大电流消耗，代码运行在内部 Flash 中

符号	参数	条件	F _{HCLK}	典型值 ⁽¹⁾	单位
				T _A =25°C	
I _{DD}	运行模式下的供应电流	内部时钟 HSI ⁽²⁾ 关闭所有外设	120MHz	16.0	mA
			64MHz	9.5	
			48MHz	7.2	
			32MHz	5.0	
			16MHz	3.5	
		内部时钟 HSI ⁽²⁾ 使能所有外设	120MHz	18.0	
			64MHz	11.5	
			48MHz	9.2	
			32MHz	7.0	
			16MHz	5.5	
		外部时钟 HSE ⁽³⁾ 关闭所有外设	160MHz	23.0	
			96MHz	16.0	
			64MHz	12.0	
			48MHz	9.8	
			32MHz	7.8	
		外部时钟 HSE ⁽³⁾ 使能所有外设	160MHz	25.0	
			96MHz	18.0	
			64MHz	14.0	
			48MHz	11.8	
			32MHz	9.8	

1. 由综合评估得出，不在生产中测试。
2. 内部时钟为 32MHz，当 F_{HCLK_CLK}>32MHz 时启用 PLL。
3. 外部时钟为 16MHz，当 F_{HCLK_CLK}>16MHz 时启用 PLL。

表 5.3.6.2 运行模式下的最大电流消耗，代码运行在内部 RAM 中

符号	参数	条件	F _{HCLK}	典型值 ⁽¹⁾	单位
				T _A =25°C	
I _{DD}	运行模式下的供应电流	内部时钟 HSI ⁽²⁾ 关闭所有外设	120MHz	16.0	mA
			64MHz	9.2	
			48MHz	7.2	
			32MHz	5.0	
			16MHz	3.2	
		内部时钟 HSI ⁽²⁾ 使能所有外设	120MHz	16.8	
			64MHz	10.5	
			48MHz	8.7	
			32MHz	6.7	
			16MHz	5.0	
		外部时钟 HSE ⁽³⁾ 关闭所有外设	160MHz	22.0	
			96MHz	15.8	
			64MHz	11.8	
			48MHz	9.8	
			32MHz	7.8	
		外部时钟 HSE ⁽³⁾ 使能所有外设	160MHz	24.0	
			96MHz	16.8	
			64MHz	13.2	
			48MHz	11.4	
			32MHz	9.5	

1. 由综合评估得出，不在生产中测试。
2. 内部时钟为 32MHz，当 F_{HCLK_CLK}>32MHz 时启用 PLL。
3. 外部时钟为 16MHz，当 F_{HCLK_CLK}>16MHz 时启用 PLL。

表 5.3.6.3 低功耗模式下睡眠状态的最大电流消耗，代码运行在内部 RAM 或 Flash 中

符号	参数	条件	f _{HCLK}	典型值 ⁽¹⁾	单位
				T _A =25°C	
I _{DD}	睡眠模式下的供应电流	内部时钟 HSI ⁽²⁾ 关闭所有外设	120MHz	11.5	mA
			64MHz	6.7	
			48MHz	5.4	
			32MHz	3.8	
			16MHz	2.5	
		内部时钟 HSI ⁽²⁾ 使能所有外设	120MHz	13.9	
			64MHz	8.9	
			48MHz	7.5	
			32MHz	5.9	
			16MHz	4.6	
		外部时钟 HSE ⁽³⁾ 关闭所有外设	160MHz	17.5	
			96MHz	12.1	
			64MHz	9.4	
			48MHz	8.0	
			32MHz	6.6	
		外部时钟 HSE ⁽³⁾ 使能所有外设	160MHz	20.0	
			96MHz	14.4	
			64MHz	11.6	
			48MHz	10.2	
			32MHz	8.8	

1. 由综合评估得出，不在生产中测试。
2. 内部时钟为 32MHz，当 F_{HCLK_CLK}>32MHz 时启用 PLL。
3. 外部时钟为 16MHz，当 F_{HCLK_CLK}>16MHz 时启用 PLL。

表 5.3.6.4 低功耗模式下深度睡眠状态的典型电流消耗

符号	参数	条件	典型值 ⁽¹⁾	单位
			T _A =25°C	
I _{DD}	深度睡眠状态下的供应电流	LSI 开启, LSE 关闭	51.7	μA
		LSI 关闭, LSE 开启	52	
		LSI 关闭, LSE 关闭	51.2	

1. 由综合评估得出，不在生产中测试。

表 5.3.6.5 低功耗模式下待机状态的电流消耗

符号	参数	条件	典型值 ⁽¹⁾	单位
			T _A =25°C	
I _{DD}	待机状态下的供应电流	待机状态 0	7.2	μA
		待机状态 1	7.0	
		待机状态 2	6.3	
		待机状态 3	5.9	
		待机状态 4	4.7	
		待机状态 5	4.9	
		待机状态 6	4.6	
		待机状态 7	4.2	

1. 由综合评估得出，不在生产中测试。

5.3.7 外部时钟源特性

5.3.7.1 来自外部振荡源产生的高速外部用户时钟

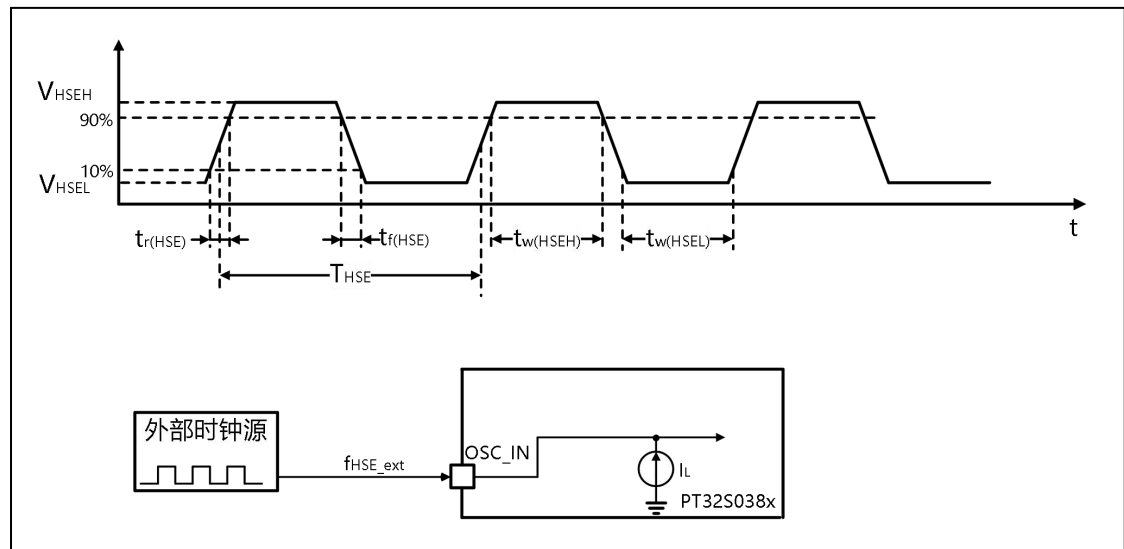
下表中给出的参数是使用一个高速的外部时钟源依据表(表 5.3.1 通用工作条件)列出的环境温度下和 VDD 供电电压下测试得出。

表 5.3.7.1 高速外部用户时钟特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSE_ext}	用户外部时钟频率		4	20	25	MHz
V_{HSEH}	OSC_IN 输入引脚高电平电压		$0.7V_{DD}$	-	V_{DD}	V
V_{HSEL}	OSC_IN 输入引脚低电平电压		V_{SS}	-	$0.3V_{DD}$	
$t_{w(HSEH)}$ $t_{w(HSEL)}$	OSC_IN 高或低的时间	-	16	-	-	ns
$t_{r(HSE)}$ $t_{f(HSE)}$	OSC_IN 上升或下降的时间		-	-	20	
$C_{in(HSE)}$	OSC_IN 输入容抗	-	-	5	-	pF
$DuCy(HSE)$	占空比	-	45	-	55	%
I_L	OSC_IN 输入漏电流	$V_{SS} \leq V_{IN} \leq V_{DD}$	-	-	± 1	μA

1. 由设计保证，不在生产中测试。

图 5-4 外部高速时钟源的交流时序图



5.3.7.2 使用一个晶体/陶瓷谐振器产生的高速外部时钟

高速外部时钟(HSE)可以使用一个 4~25MHz 的晶体/陶瓷谐振器构成的振荡器产生。

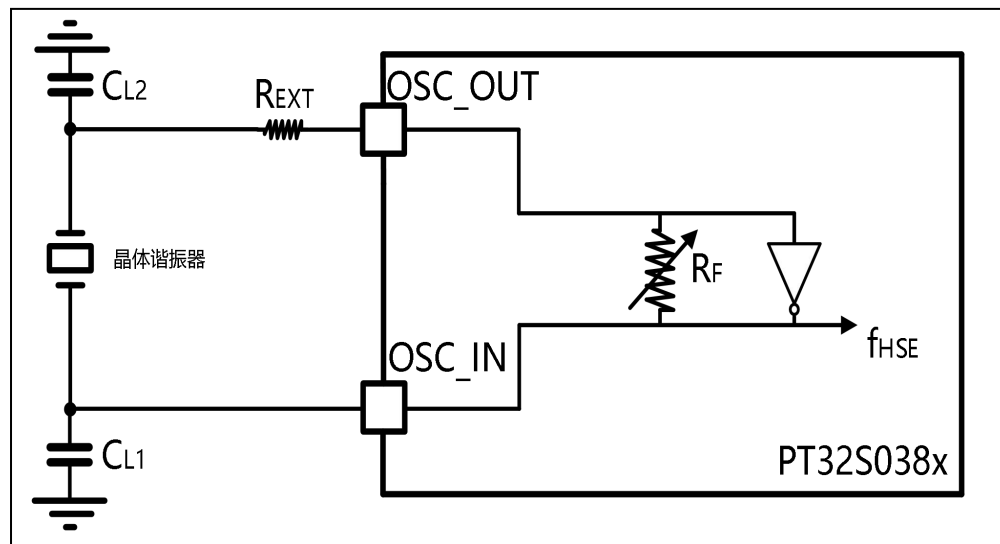
本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。PT32S038x 内部自带可调的反馈电阻（可参考《PT32S038x 参考手册》），用户可以根据所选晶体的实际情况选择相应反馈电阻。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

表 5.3.7.2 HSE4~25MHz 振荡器特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	典型值	最大值	单位
$f_{\text{OSC_IN}}$	振荡器频率	-	4	20	25	MHz
R_F	反馈电阻 ⁽³⁾⁽⁴⁾	-	-	200	1100	k Ω
i_2	HSE 驱动电流	-	-	-	2	mA
g_m	振荡器的跨导	-	6	-	-	mA/V
$t_{\text{su(HSE)}}$ ⁽⁵⁾	启动时间	V_{DD} 是稳定的	-	1.5	-	ms

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
2. 由设计保证，不在生产中测试。
3. 反馈电阻的设置可参考《PT32S038x 参考手册》。晶体制造商通常以 C_{L1} 和 C_{L2} 的串行组合给出负载电容的参数。在选择 C_{L1} 和 C_{L2} 时，还应当考虑 I/O 引脚电容 C_{I0} 和板级的寄生电容。
4. 相对较低的 R_F 电阻值，可以为在潮湿环境下使用时可能造成短路或阻值下降而提供保护，这种环境下产生的泄漏和偏置条件都发生了变化。如果 MCU 是应用在恶劣的潮湿条件时，设计时需要把这个参数考虑进去。
5. $t_{\text{su(HSE)}}$ 是从软件使能 HSE 开始测量，直至得到稳定的振荡这段时间。这个数值是在一个标准的晶体谐振器上测量得到，它可能因晶体制造商的不同而变化较大。

图 5-5 使用晶体谐振器的典型应用



1. R_{EXT} 数值由晶体的特性决定。典型值是 5 至 6 倍的 R_S 。

5.3.7.3 来自外部振荡源产生的低速外部用户时钟

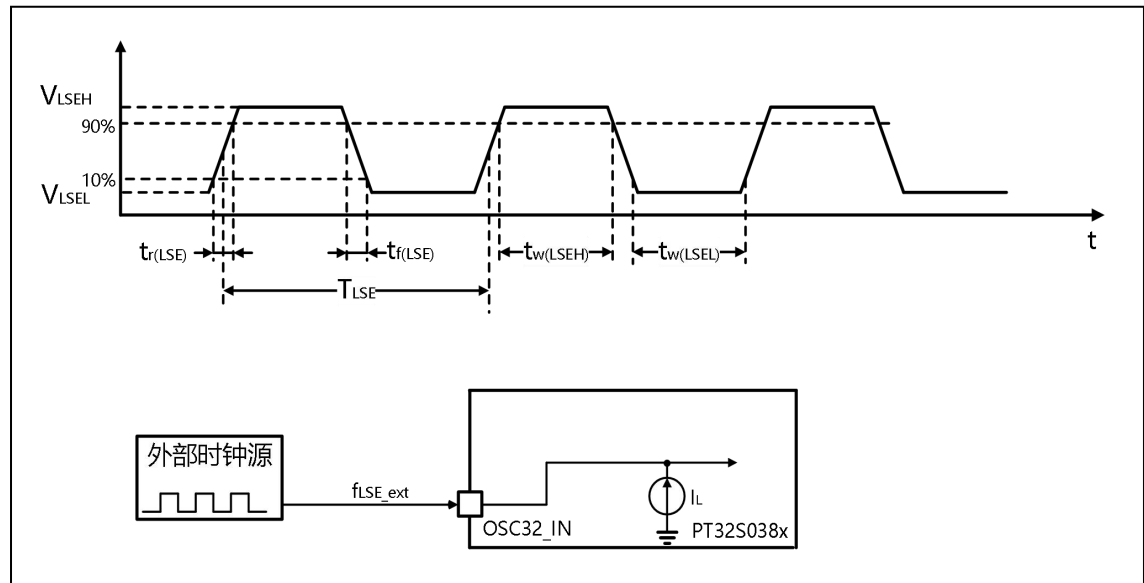
下表中给出的参数是使用一个低速的外部时钟源依据表(表 5.3.1 通用工作条件)列出的环境温度下和 VDD 供电电压下测试得出。

表 5.3.7.3 低速外部用户时钟特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{LSE_ext}	用户外部时钟频率		-	32.768	-	kHz
V_{LSEH}	OSC32_IN 输入引脚高电平电压		$0.7V_{DD}$	-	V_{DD}	V
V_{LSEL}	OSC32_IN 输入引脚低电平电压		V_{SS}	-	$0.3V_{DD}$	
$t_w(LSEH)$ $t_w(LSEL)$	OSC32_IN 高或低的时间	-	450	-	-	ns
$t_r(LSE)$ $t_f(LSE)$	OSC32_IN 上升或下降的时间		-	-	50	
$C_{in(LSE)}$	OSC32_IN 输入容抗	-	-	5	-	pF
DuCy(LSE)	占空比	-	40	-	60	%
I_L	OSC32_IN 输入漏电流	$V_{SS} \leq V_{IN} \leq V_{DD}$	-	-	± 1	μA

1. 由设计保证，不在生产中测试。

图 5-6 外部低速时钟源的交流时序图



5.3.7.4 使用一个晶体/陶瓷谐振器产生的低速外部时钟

低速外部时钟(LSE)可以使用一个 32.768KHz 的晶体/陶瓷谐振器构成的振荡器产生。

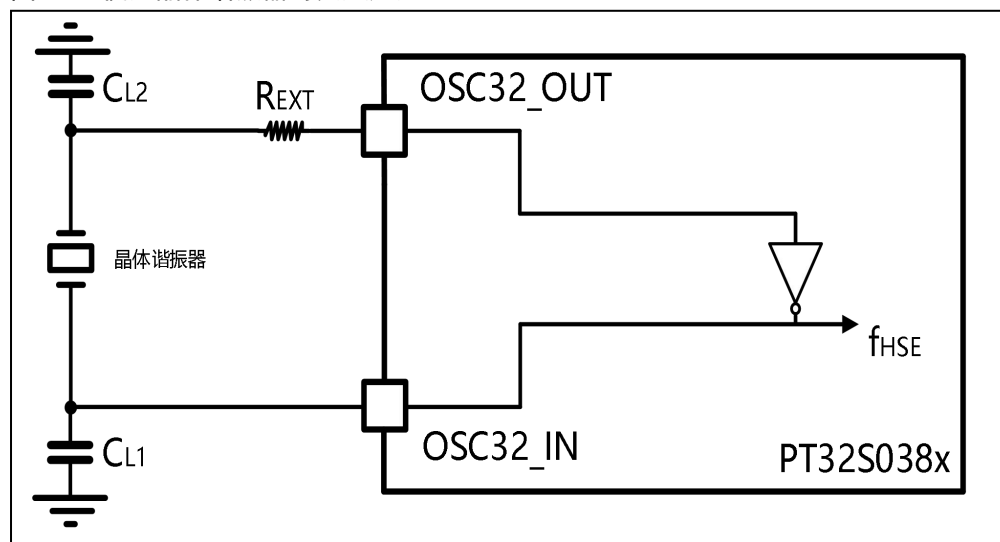
本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

表 5.3.7.4 LSE 32.768KHz 振荡器特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	典型值	最大值	单位
i_2	LSE 驱动电流	$V_{DD}=3.3V$, $V_{IN}=VSS$ 30pF 负载	-	-	1.4	μA
g_m	振荡器的跨导	启动	5	-	-	$\mu A/V$
$t_{su(LSE)}^{(3)}$	启动时间	V_{DD} 是稳定的	-	3	-	s

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
2. 由设计保证，不在生产中测试。
3. $t_{su(LSE)}$ 是从软件使能 LSE 开始测量，直至得到稳定的振荡这段时间。这个数值是在一个标准的晶体谐振器上测量得到，它可能因晶体制造商的不同而变化较大。

图 5-7 使用晶体谐振器的典型应用



1. R_{EXT} 数值由晶体的特性决定。典型值是 5 至 6 倍的 R_s 。

5.3.8 内部时钟源特性

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 VDD 供电电压下测试得出。

5.3.8.1 高速内部(HSI)RC 振荡器

表 5.3.8.1 HSI 振荡器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSI}	频率	-	-	32	-	MHz
ACC_{HSI}	HSI 振荡器精度	TA = -40°C~85°C	-1.5	-	1.5	%
		TA = 25°C	-1	-	1	
$t_{SU(HSI)}$	HSI 振荡器启动时间	-	-	5	-	μs
$I_{DD(HSI)}$	HSI 振荡器功耗	-	-	200	-	μA

1. 由设计保证, 不在生产中测试

5.3.8.2 低速内部(LSI)RC 振荡器

表 5.3.8.2 LSI 振荡器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{LSI}	频率	-	-	32	-	Khz
ACC_{LSI}	LSI 振荡器精度	TA = -40°C~85°C	-15	-	+15	%
		TA = 25°C	-10	-	+10	
$t_{SU(LSI)}$	LSI 振荡器启动时间	-	-	200	-	μs
$I_{DD(LSI)}$	LSI 振荡器功耗	-	-	0.3	-	μA

1. 由设计保证, 不在生产中测试

5.3.8.3 从低功耗模式唤醒的时间

下表列出的唤醒时间是在一个 32MHz 的 HSI RC 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源默认为 HSI，唤醒后使用的时钟由时钟配置寄存器(RCC_CFGR)的'SCWK'位决定：

- 'WKS'K'=0:系统时钟默认为 HSI 时钟
- 'WKS'K'=1:系统时钟默认为“睡眠之前”的时钟

所用时间是使用环境温度和供电电压符合(表 5.3.1 通用工作条件)的条件测量得到。

表 5.3.8.3 LSI 振荡器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
t _{WUSLEEP}	从睡眠状态唤醒	使用 HSI RC 时钟唤醒	-	1.2	-	μs
t _{WUDEEPSLEEP}	从深度睡眠状态唤醒	使用 LSI RC 时钟唤醒	-	43.2	-	μs

1. 由设计保证，不在生产中测试

5.3.9 PLL 特性

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 VDD 供电电压下测试得出。

表 5.3.9 PLL 特性⁽¹⁾

符号	参数	最小值	典型值	最大值	单位
f _{PLL_IN}	PLL 输入时钟	4	-	32	MHz
	PLL 输入时钟占空比	45	-	55	%
f _{PLL_OUT}	PLL 倍频输出时钟 ⁽²⁾	24	96	184	MHz
t _{LOCK}	PLL 锁相时间	-	100	-	μs

1. 由设计保证，不在生产中测试

2. 注意使用正确的倍频系数，以保证 f_{PLL_OUT} 处于允许范围

5.3.10 存储器特性

5.3.10.1 闪存存储器

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 VDD 供电电压下测试得出。

表 5.3.10.1 存储器特性

符号	参数	条件	最小值	典型值	最大值 ⁽¹⁾	单位
t_{prog}	32 位字的编程时间	-	160	-	200	μs
$t_{\text{ERASE_FLASH}}$	闪存页(512 字节)擦除时间	-	2	-	3	ms
T_{ME}	闪存整片擦除时间	-	30	-	40	
I_{DD}	供电电流	读模式, $f_{\text{HCLK_CLK}}=32\text{MHz}$ 0 个等待周期	-	1.5	2	mA
		写模式, $f_{\text{HCLK_CLK}}=32\text{MHz}$ 0 个等待周期	0.5	-	0.8	mA
		擦除模式, $f_{\text{HCLK_CLK}}=32\text{MHz}$ 0 个等待周期	0.5	-	0.8	mA
		普通唤醒	0.6	-	0.8	mA
		快速唤醒	4	-	6	mA
		深度睡眠模式		3	20	μA
V_{prog}	编程电压	-	VDD			V

1. 由设计保证, 不在生产中测试。

表 5.3.10.2 存储器寿命和数据保存期限

符号	参数	条件	最小值 ⁽¹⁾	典型值	最大值	单位
$N_{\text{END_FLASH}}$	寿命(擦写次数)	-	100k	-	-	次
t_{RET}	数据保存期限 ⁽¹⁾	$T_{\text{A}} = 25^{\circ}\text{C}$	100	-	-	年

1. 由综合评估得出, 不在生产中测试。

5.3.11 绝对最大值(电气敏感性)

基于三个不同的测试(ESD, LU), 使用特定的测量方法, 对芯片进行强度测试以决定它的电气敏感性方面的性能。

5.3.11.1 静电放电(ESD)

静电放电(一个正的脉冲然后间隔一秒钟后一个负的脉冲)施加到所有样品的所有引脚上, 样品大小与芯片上供电引脚数目相关(3片 x (n+1)供电引脚)。这个测试符合 JESD22-A114/C101 标准。

表 5.3.11.1 ESD 绝对最大值

符号	参数	条件	最大值 ⁽¹⁾	单位
V _{ESD(HBM)}	静电放电电压(人体模型)	JEDEC EIA/ JESD22 -A114	±4000	V
V _{ESD(CDM)}	静电放电电压(充电设备模型)	JEDEC EIA/ JESD22 -A114	±2000	

1. 由综合评估得出, 不在生产中测试。

5.3.11.2 静态闩锁

为了评估 MCU 的闩锁性能, 需要在 6 个样品上进行 2 闩锁测试:

- 为每个电源引脚, 提供超过极限的供电电压。
- 在每个输入、输出和可配置的 I/O 引脚上注入电流。

这个测试符合 JESD78F(2022)集成电路闩锁标准。

表 5.3.11.2 电气敏感性

符号	参数	条件	最大值	单位
LU	闩锁	TA = 105 °C 符合 JESD 78F	±200	mA

5.3.12 I/O 端口特性

5.3.12.1 通用输入特性

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 V_{DD} 供电电压下测试得出。所有的 I/O 端口都兼容 CMOS 和 TTL。

表 5.3.12.1 I/O 输入静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IL}	输入低电平电压	关施密特功能	-	$0.5 \cdot V_{DD}$	-	V
		开施密特功能	-	$0.3 \cdot V_{DD}$	-	
V_{IH}	输入高电平电压	关施密特功能	-	$0.5 \cdot V_{DD}$	-	
		开施密特功能	-	$0.5 \cdot V_{DD}$	-	
V_{hys}	标准 I/O 脚施密特触发器电压迟滞			$0.2 \cdot V_{DD}$		V
$I_{lkg}^{(1)}$	输入漏电流	$V_{SS} \leq V_{IN} \leq V_{DD}$	-	-	10	nA
$R_{PU}^{(2)}$	弱上拉等效电阻	$V_{IN} = V_{SS}$	-	50	-	K Ω
$R_{PD}^{(2)}$	弱下拉等效电阻	$V_{IN} = V_{DD}$	-	50	-	
C_{IO}	I/O 引脚的电容		-	3	5	pF

1. 如果在相邻引脚有反向电流倒灌，则漏电流可能高于最大值
2. 上拉或下拉电阻设计为真正的电阻串联可开关的 PMOS/NMOS 实现。

5.3.12.2 输出驱动电流

GPIO(通用输入/输出端口)可以输出高达 10mA 电流(拉电流)或者吸收高达 20mA 电流(灌电流)。在用户应用中，I/O 脚的数目必须保证驱动电流不能超过“绝对最大额定值”一节中描述的限制：

- 所有 I/O 端口从 V_{DD} 上获取的电流总和，加上 MCU 在 V_{DD} 上获取的最大运行电流，不能超过绝对最大额定值 I_{VDD} ，参考“绝对最大额定值”一节描述。
- 所有 I/O 端口吸收并从 V_{SS} 上流出的电流总和，加上 MCU 在 V_{SS} 上流出的最大运行电流，不能超过绝对最大额定值 I_{VSS} ，参考“绝对最大额定值”一节描述。

5.3.12.3 输出电压

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 V_{DD} 供电电压下测试得出。所有的 I/O 端口都是兼容 CMOS 和 TTL 的。

表 5.3.12.2 输出电压特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{OH}^{(1)}$	输出高电平电压	10mA 的拉电流, $V_{DD}=3.3V$	-	$V_{DD}-0.4$	-	V
		10mA 的拉电流, $V_{DD}=5.0V$	-	$V_{DD}-0.3$	-	
$V_{OL}^{(2)}$	输出低电平电压	20mA 的灌电流, $V_{DD}=3.3V$	-	0.4	-	
		20mA 的灌电流, $V_{DD}=5.0V$	-	0.3	-	

1. 芯片输出的电流 I_{IO} 必须始终遵循表 5.2.2 中给出的绝对最大额定值，同时 I_{IO} 的总和(所有 I/O 脚和控制脚)不能超过 I_{VDD}
2. 芯片吸收的电流 I_{IO} 必须始终遵循表 5.2.2 中给出的绝对最大额定值，同时 I_{IO} 的总和(所有 I/O 脚和控制脚)不能超过 I_{VSS}

5.3.12.4 输入输出交流特性

输入输出交流特性的定义和数值由下表给出。

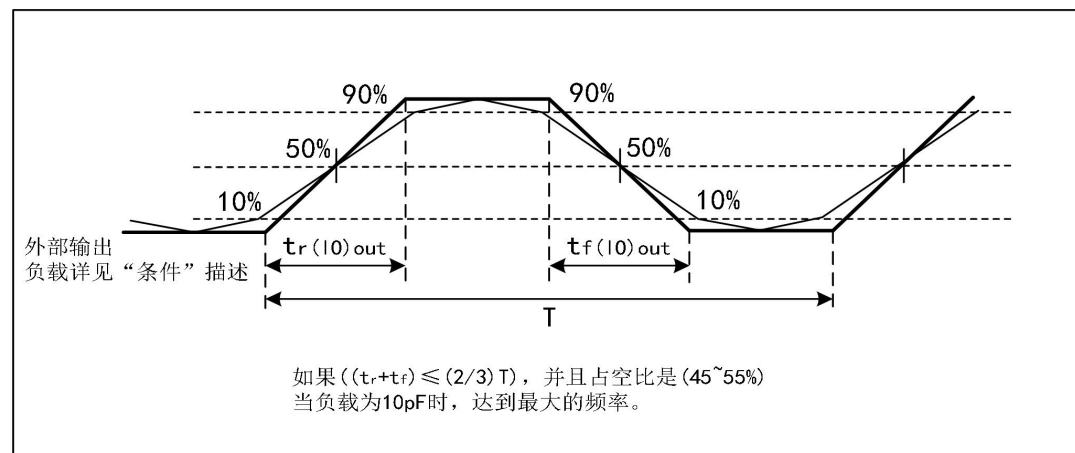
下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 5.3.12.3 输入输出交流特性

符号	参数	条件	最小值	最大值	单位
$f_{\max(\text{IO})\text{out}}^{(1)}$	最大频率	$C_L = 10\text{pF}$	-	50	MHz
$t_{f(\text{IO})\text{out}}$	输出高至低电平的下降时间	$C_L = 10\text{pF}$	-	2.4 ⁽²⁾	ns
$t_{r(\text{IO})\text{out}}$	输出低至高电平的上升时间	$C_L = 10\text{pF}$	-	2.8 ⁽²⁾	
t_{EXTIpw}	EXTI 控制器检测到外部信号的脉冲宽度	-	2000	-	ns

1. 最大频率在下图中定义。
2. 由设计保证，不在生产中测试。

图 5-8 输入输出交流特性定义



5.3.13 NRST 引脚特性

NRST 引脚输入驱动使用 CMOS 工艺，它的内部连接了一个不能断开的上拉电阻 R_{PU} ，参见“通用输入特性”一节描述。

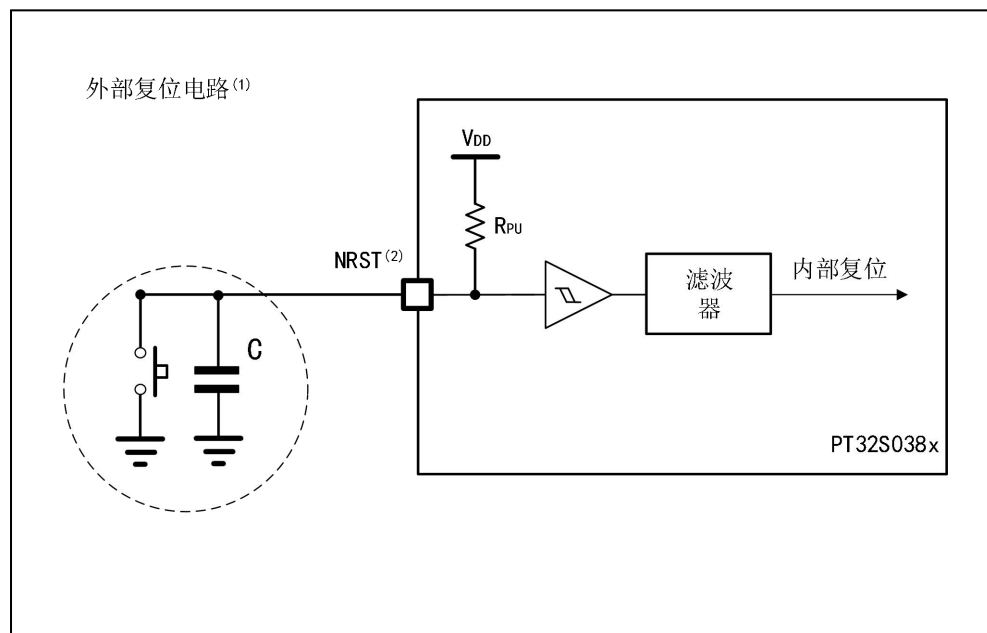
下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 5.3.13 NRST 引脚特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(NRST)}$	NRST 输入低电平电压		-	$0.3 \cdot V_{DD}$	-	V
$V_{IH(NRST)}$	NRST 输入高电平电压		-	$0.5 \cdot V_{DD}$	-	
$V_{hys(NRST)}$	NRST 斯密特触发器电压迟滞		-	$0.2 \cdot V_{DD}$	-	mV
R_{PU}	弱上拉等效电阻	$V_{IN} = V_{SS}$	-	50	-	K Ω
$V_F(NRST)$	NRST 输入滤波脉冲		1	2	4	μs

1. 由设计保证，不在生产中测试

图 5-9 必要的 NRST 引脚保护



1. 复位网络是为了防止寄生复位。
2. 用户必须保证 NRST 引脚的电位能够低于最大 $V_{IL(NRST)}$ 以下，否则 MCU 不能得到复位。
3. 即使 NRST 引脚被复用，也应该保证存在外部电容。

5.3.14 TIM 定时器特性

有关输入输出复用功能引脚(输出比较、输入捕获、外部时钟、PWM 输出)的特性详情, 参见第 5.3.12 节。

表 5.3.14.1 TIMx⁽¹⁾⁽²⁾特性

符号	参数	条件	最小值	最大值	单位
$t_{res(TIM)}$	定时器分辨时间	$f_{TIM_CLK}=96MHz^{(2)}$	10.417	-	ns
Re_{TIM}	定时器分辨率	-	-	16	位
$t_{COUNTER}$	当选择了内部时钟时, 16 位计数器时钟周期	$f_{TIM_CLK}=96MHz^{(2)}$	0.010417	682.6	μs
t_{MAX_COUNT}	最大可能的计数值/计数时间	-	-	65536*65536	t_{TIMx_CLK}
		$f_{TIM_CLK}=96MHz^{(2)}$	-	44.734	s

1. TIMx 是一个通用的名称, 根据不同型号的 MCU, 可能的有 TIM1~TIM8
2. TIM4 时钟源由 LSI/LSE 提供, 不在本表格的范畴当中

表 5.3.14.2 TIM4 特性

符号	参数	条件	最小值	最大值	单位
$t_{res(TIM)}$	定时器分辨时间	$f_{TIM4CLK}=32KHz$	30.52	-	μs
Re_{TIM}	定时器分辨率	-	-	16	位
$t_{COUNTER}$	当选择了内部时钟时, 16 位计数器时钟周期	$f_{TIM4CLK}=32KHz$	0.0305	2000	ms
t_{MAX_COUNT}	最大可能的计数值/计数时间	-	-	65536*65536	$t_{TIM4CLK}$
		$f_{TIM4CLK}=32KHz$	-	131072	s

5.3.15 通信接口

5.3.15.1 I2C 接口特性

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下、 $f_{PCLK} = 48\text{MHz}$ 和 V_{DD} 供电电压下测试得出。

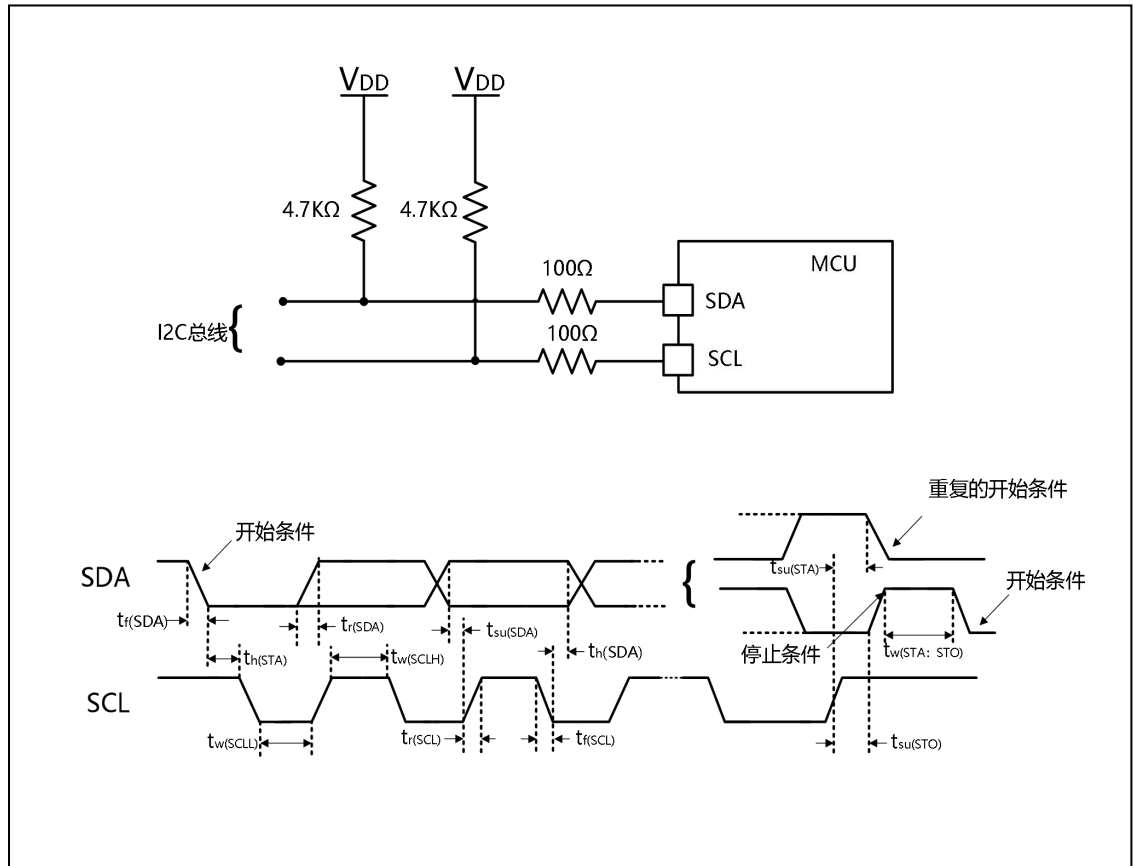
PT32S038x 产品的 I2C 接口符合标准 I2C 通信协议，I2C 接口特性列于表 5.3.15.1，有关输入输出复用功能引脚(SDA 和 SCL)的特性详情，参见第 5.3.11 节。

表 5.3.15.1 I2C 接口特性

符号	参数	标准 I2C ⁽¹⁾		快速 I2C ⁽¹⁾⁽²⁾		单位
		最小值	最大值	最小值	最大值	
$t_{w(SCLL)}$	SCL 时钟低时间	4.9	-	1.3	-	μs
$t_{w(SCLH)}$	SCL 时钟高时间	4.0	-	0.6	-	
$t_{su(SDA)}$	SDA 建立时间	-	4750	-	1125	ns
$t_h(SDA)$	SDA 数据保持时间	250	-	125	-	
$t_r(SDA)$	SDA 和 SCL 上升时间	-	1000	-	300	
$t_r(SCL)$						
$t_f(SDA)$	SDA 和 SCL 下降时间	-	300	-	300	
$t_f(SCL)$						
$t_h(STA)$	开始条件保持时间	5.4	-	1.4	-	μs
$t_{su(STA)}$	重复的开始条件建立时间	5.4	-	1.4	-	
$t_{su(STO)}$	停止条件建立时间	5.4	-	1.4	-	
$t_w(STO:STA)$	停止条件至开始条件的的时间(总线空闲)	30.4	-	26.4	-	
C_b	每条总线的容性负载	-	400	-	400	pF

1. 由设计保证，不在生产中测试。
2. 为达到标准模式 I2C 的最大频率， f_{PCLK} 必须大于 2MHz。为达到快速模式 I2C 的最大频率， f_{PCLK} 必须大于 8MHz。

图 5-10 I2C 总线交流波形和测量电路



1. 测量点设置于 CMOS 电平：0.3VDD 和 0.7VDD

表 5.3.15.2 SCL 频率($f_{PCLK} = 48\text{MHz}$, $V_{DD} = 3.3\text{V}$)⁽¹⁾

$f_{SCL}(\text{kHz})$	PSC[9:0]数值
	$R_p = 4.7\text{k}\Omega$
400	29
200	59
100	119
50	239

1. R_p = 外部上拉电阻, f_{SCL} = I2C 速度。

5.3.15.2 SPI 接口特性

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 V_{DD} 供电电压下测试得出。有关输入输出复用功能引脚(CS、SCK、MOSI、MISO)的特性详情, 参见”I/O 端口特性”一节。

表 5.3.15.3 SPI 接口特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
f_{SCK}	SPI 时钟频率	主模式	-	40	MHz
$1/t_{C(SCK)}$		从模式	-	40	
$t_{r(SCK)}$	SPI 时钟上升和下降时间	-		参考 $t_f(I/O)_{out}$ 和 $t_r(I/O)_{out}$	
$t_{f(SCK)}$					
$t_{su(CS)}^{(1)}$	CS 建立时间	主/从模式	$1/2f_{SCK}$	-	ns
$t_{h(CS)}^{(1)}$	CS 保持时间	主/从模式	$1/2f_{SCK}$	-	
$t_{w(SCKH)}^{(1)}$	SCK 高或低的时间	主模式, $f_{PCLK} = 48MHz$	41.6	-	
$t_{w(SCKL)}^{(1)}$		主模式, $f_{PCLK} = 48MHz$	83.3	-	
$t_{su(MI)}^{(1)}$	数据输入建立时间, 主模式	$f_{PCLK} = 48MHz$ 预分频系数=8, $f_{SCK}=6MHz$	-	83.3	
$t_{su(SI)}^{(1)}$	数据输入建立时间, 从模式		-	83.3	
$t_{h(MI)}^{(1)}$	数据输入保持时间, 主模式		-	83.3	
$t_{h(SI)}^{(1)}$	数据输入保持时间, 从模式		-	83.3	
$t_{a(SO)}^{(1)(2)}$	数据输出访问时间	从模式, $f_{PCLK} = 48MHz$ 预分频系数=8, $f_{SCK}=6MHz$	0	83.3	
$t_{v(SO)}^{(1)}$	数据输出有效时间	从模式(使能边沿之后)	0	83.3	
$t_{v(MO)}^{(1)}$	数据输出有效时间	主模式(使能边沿之后)	0	83.3	
$t_{h(SO)}^{(1)}$	数据输出保持时间	从模式(使能边沿之后) $f_{SCK}=6MHz$	-	83.3	
$t_{h(MO)}^{(1)}$		主模式(使能边沿之后) $f_{SCK}=6MHz$	-	83.3	

1. 由综合评估得出, 不在生产中测试
2. 最小值表示驱动输出的最小时间, 最大值表示正确获得数据的最大时间
3. 最小值表示关闭输出的最小时间, 最大值表示把数据线置于高阻态的最大时间。

图 5-11 SPI 时序图 - 从模式和 CPHA=0

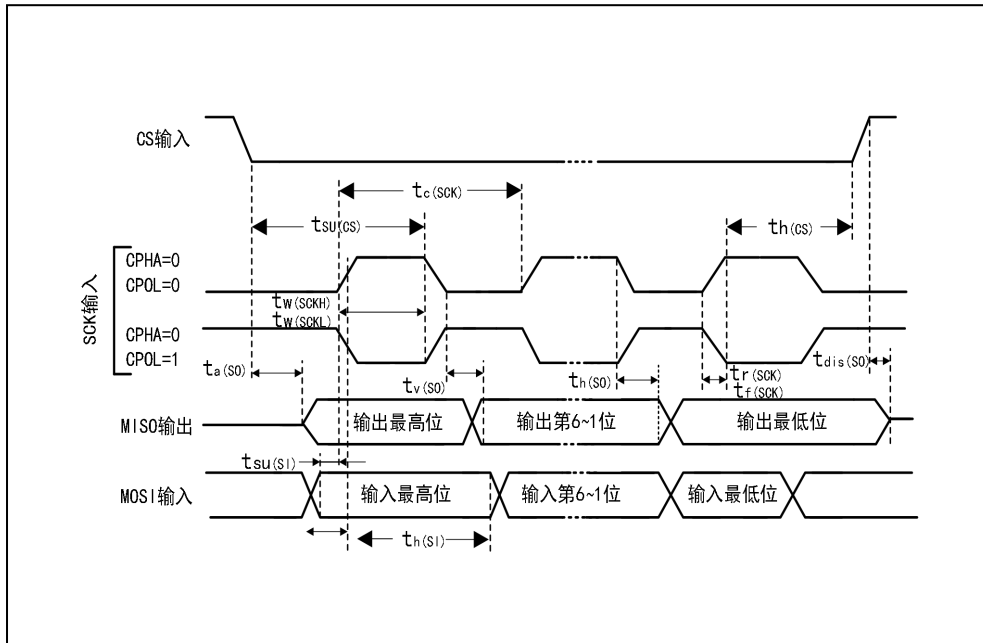
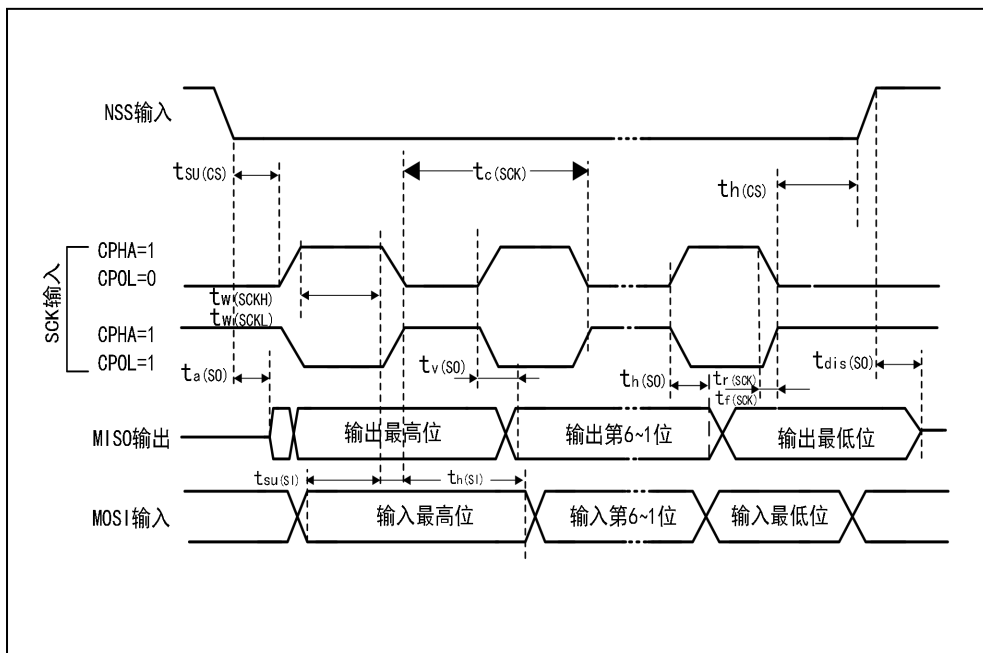
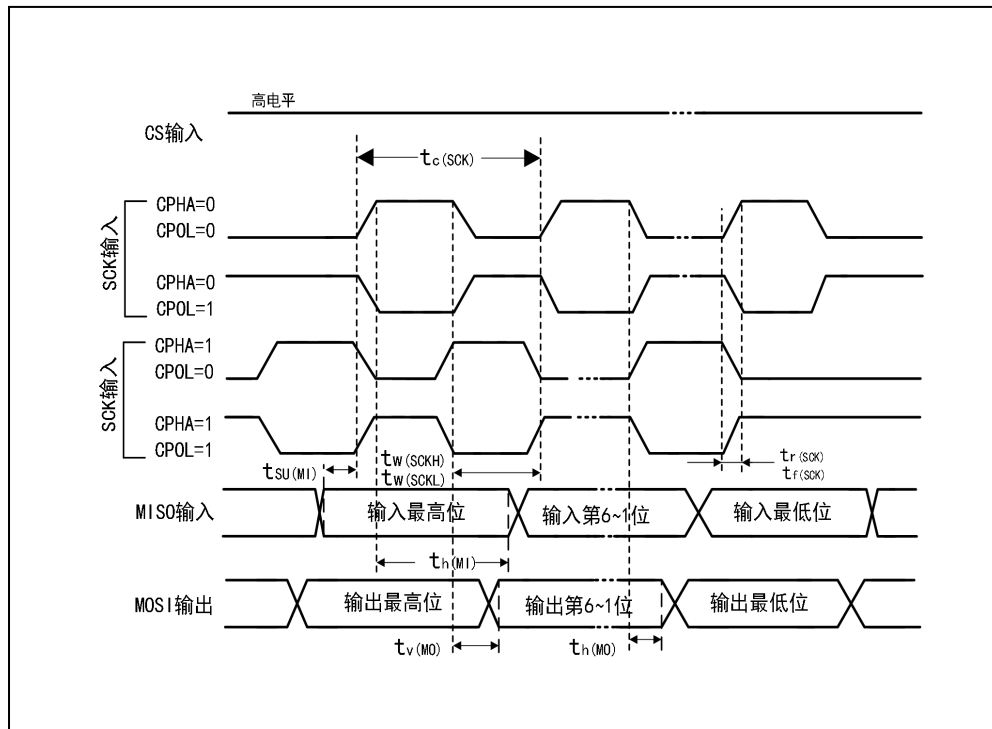


图 5-12 SPI 时序图 - 从模式和 CPHA=1⁽¹⁾



1. 测量点设置于 CMOS 电平：0.3VDD 和 0.7VDD

图 5-13 SPI 时序图 – 主模式⁽¹⁾



1. 测量点设置于 CMOS 电平：0.3VDD 和 0.7VDD

5.3.16 ADC 特性

下表中给出的参数是依据表(表 5.3.1 通用工作条件)列出的环境温度下和 VDD 供电电压下测试得出。

表 5.3.16 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{ADC}	ADC 工作电压	-	2.4	3.3	5.5	V
V _{REF+}	ADC 正参考电压	-	2.4	-	5.5	
I _{ADC}	ADC 工作电流	f _{ADC} = 24MHz	0.4	0.6	0.8	mA
f _{ADC}	ADC 时钟频率	-	-	24	-	MHz
f _S ⁽¹⁾	采样速率	-	-	-	1	MHz
f _{TRIG} ⁽¹⁾	外部触发频率	f _{ADC} = 24MHz	-	-	1	MHz
V _{AIN(2)}	转换电压范围	-	0(VSS)	-	VDD/V _{REF+}	V
R _{ADC} ⁽¹⁾	采样开关电阻	-	-	-	2	kΩ
C _{ADC} ⁽¹⁾	内部采样和保持电容	-	-	7	-	pF
t _{SAM} ⁽¹⁾	采样时间	f _{ADC} = 24MHz	0.17	0.25	10.67	μs
		-	4	6	256	1/f _{ADC}
t _{RDY} ⁽¹⁾	上电稳定时间	-	-	5	-	μs
t _{CONV} ⁽¹⁾	总的转换时间(包括采样时间)	f _{ADC} = 24MHz	1	-	-	μs
		-	24	-	-	1/f _{ADC}

1. 由设计保证, 不在生产中测试

表 5.3.16.1 ADC 精度⁽¹⁾⁽²⁾⁽³⁾⁽⁴⁾

符号	参数	条件	典型值	最大值	单位
EO	偏移误差	-	±4	-	LSB
EG	增益误差	-	±8	-	LSB
ED	微分线性误差	-	±2	-	LSB
EL	积分线性误差	-	±2	-	LSB

1. ADC 的直流精度数值是在经过内部校准后测量的

2. 最佳的性能可以在受限的 VDD、频率、V_{AREF+}和温度范围下实现

3. ADC 精度与反向注入电流的关系:

① 需要避免在任何标准的模拟输入引脚上注入反向电流, 因为这样会显著地降低另一个模拟输入引脚上正在进行的转换精度。建议在可能产生反向注入电流的标准模拟引脚上, (引脚与地之间)增加一个肖特基二极管。

② 如果正向的注入电流, 只要处于表 5.2.2 中给出的 I_{INJ(PIN)}和 Σ I_{INJ(PIN)}范围之内, 就不会影响 ADC 精度。

4. 由综合评估保证, 不在生产中测试。

图 5-14 ADC 精度特性

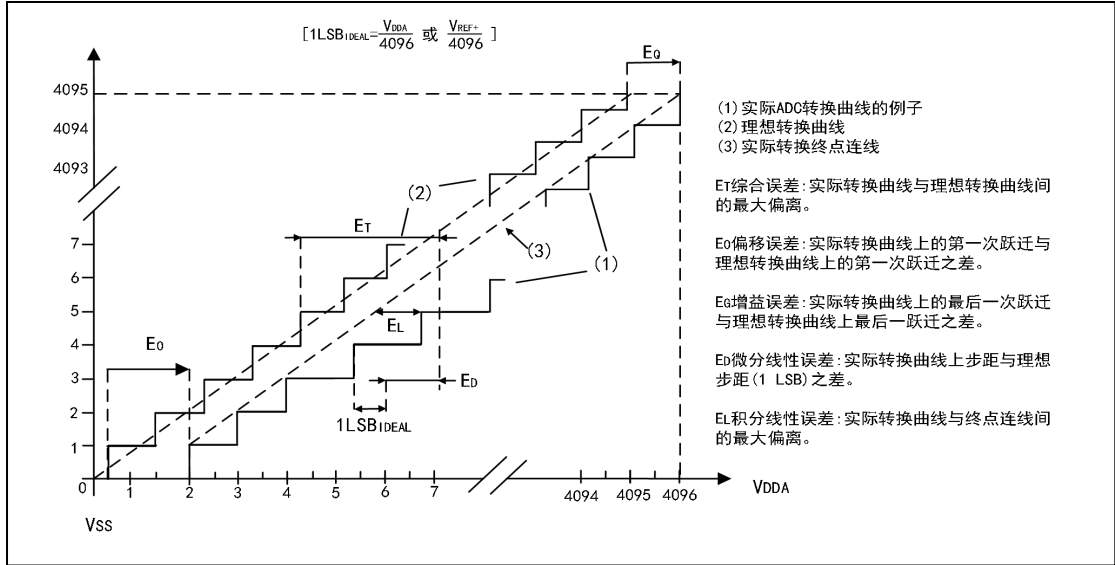
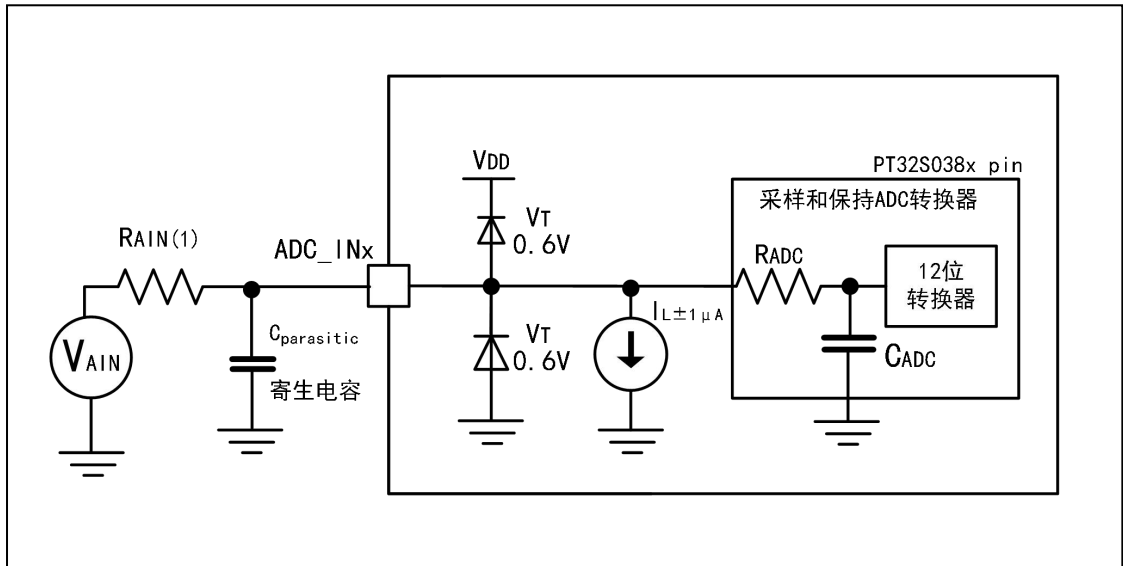


图 5-15 使用 ADC 典型的连接图



1. 有关 R_{AIN} 、 R_{ADC} 和 C_{ADC} 的数值, 参见表 5.3.15.1 ADC 特性
2. $C_{\text{parasitic}}$ 表示 PCB(与焊接和 PCB 布局质量相关)与焊盘上的寄生电容(大约 7pF)。较大的寄生电容数值将降低转换 的精度, 解决的办法是减小 f_{ADC} 。

5.3.16.1 PCB 设计建议

电源的去藕必须按照下图连接。图中的“ $0.1\mu\text{F}\sim 10\text{nF}$ ”电容必须是陶瓷电容(好的质量)，它们应该尽可能地靠近 MCU 芯片。

图 5-16 供电电源和参考电源去藕线路(V_{REF} 未与 V_{DDA} 相连)

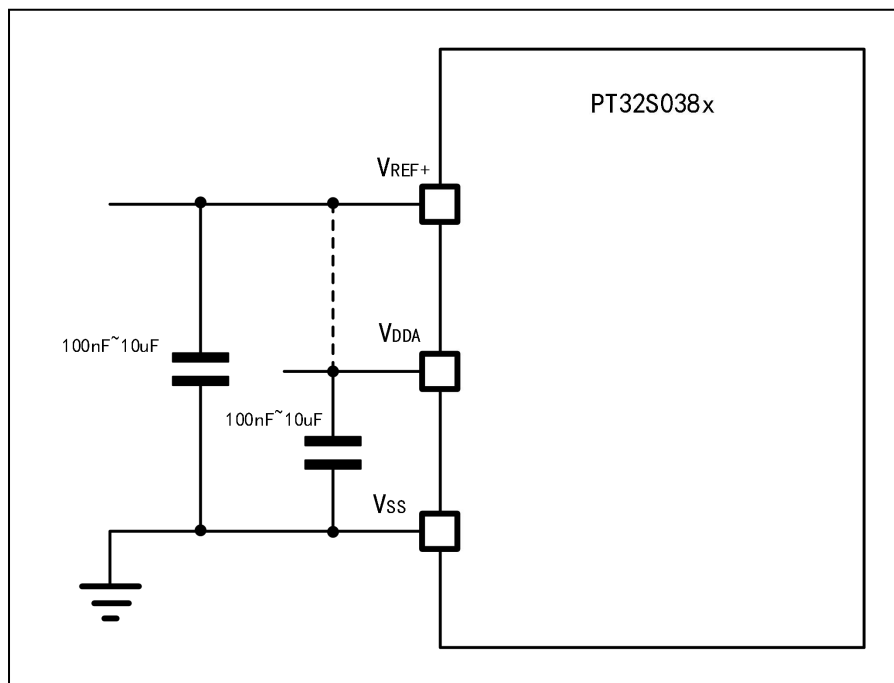
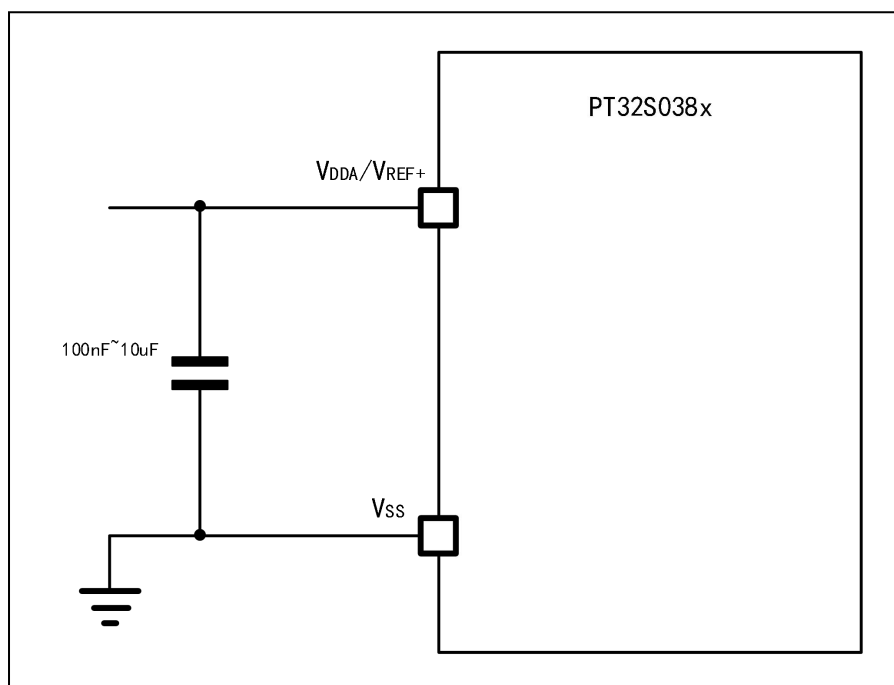


图 5-17 供电电源和参考电源去藕线路(V_{REF} 与 V_{DDA} 相连)



5.3.17 比较器特性

表 5.3.17 比较器特性

符号	参数	条件	最小值	典型值	最大值	单位	
TEMP	工作温度	-	-40	-	85	°C	
V _{IN}	输入电压	-	0	-	V _{DDA}	V	
I _{DDA}	工作电流	高速模式	-	35	50	uA	
		低功耗模式	-	5	8		
I _{DDQ}	待机电流	比较器禁止	-	-	0.1		
V _{IO}	输入失调电压		-5	-	+5	mV	
I _{BIAS}	输入偏置电流		-	250	-	nA	
V _{hys}	比较器迟滞	CMP_CR 寄存器 HYS 位置 0	-	0	-	mV	
		CMP_CR 寄存器 HYS 位置 1	-	90	-		
T _{delay}	传输延迟	高速模式	Overdrive±100mV	-	50	-	ns
		低功耗模式		-	50	-	µs
T _{start}	比较器启动到传播延迟的时间		-	-	10	µs	
CMRR	共模抑制比		-	60	-	dB	

5.3.18 OPA(运算放大器)特性

表 5.3.18 OPA 特性

符号	参数	条件	最小值	典型值	最大值	单位
TEMP	工作温度	-	-40	-	85	°C
V _{CM}	共模输入范围	-	0	-	V _{DDA}	V
V _{OUT}	输出电压		0.1	-	V _{DDA} -0.1	
I _{DDA}	工作电流	-	-	200	-	µA
I _{DDQ}	待机电流	OPA 禁止	-	-	0.1	
V _{IO}	输入失调电压		-4	-	+4	mV
I _{BIAS}	输入偏置电流		-	8	-	µA
I _{LOAD}	驱动电流		-	1000	-	µA
C _{LOAD}	负载电容		-	20	-	pF
PSRR	电源抑制比		-	80	-	dB
CMRR	共模抑制比		-	60	-	dB
AO	开环增益		-	80	-	dB
SR	压摆率		-	10	-	V/µs
GBW	增益带宽积		-	10	-	MHz
T _{WAKEUP}	从关闭状态唤醒的时间		-	-	10	µs

5.3.19 LDAC 特性

表 5.3.19 LDAC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{LDAC}	LDAC 工作电压	-	2	5	VDDA	V
I_{LDAC}	LDAC 工作电流	-	-	2	-	μA
V_{LDAC_OUT}	LDAC 输出电压	-	0.015	-	VDDA	V
$t_{SETTLING}$	设置时间(全范围: 7 位输入代码从最小值转变为最大值, LDAC_OUT 达到其终值的 $\pm 1LSB$)	-	-	100	1000	μs
t_{WAKEUP}	从关闭状态唤醒的时间	-	-	100	-	μs

5.3.20 LCD 特性

表 5.3.20 LCD 特性

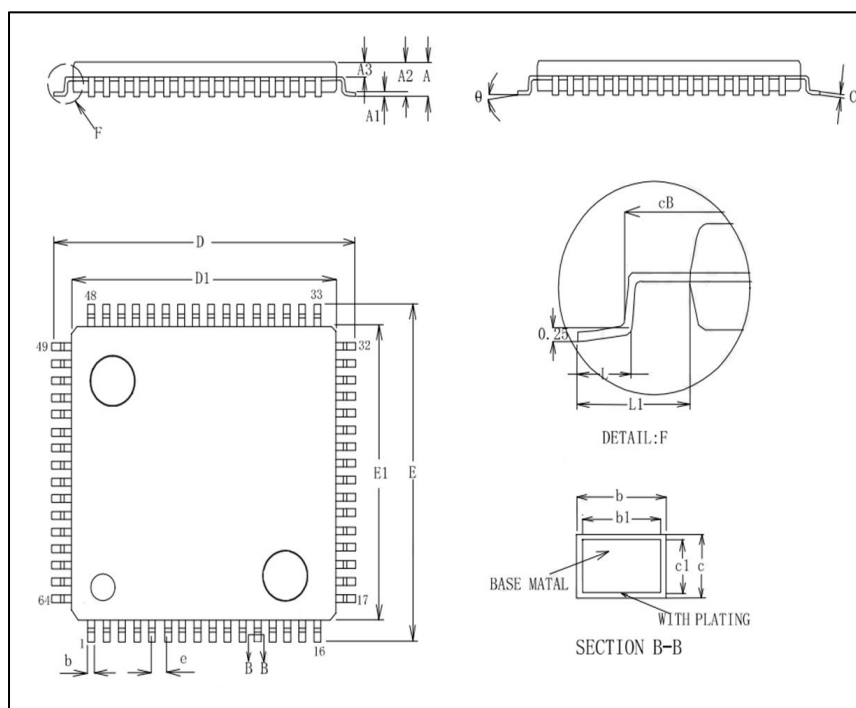
符号	参数	条件	最小值	典型值	最大值	单位	
TEMP	工作温度		-45	-	85	°C	
VIN	输入电压		2	-	VDDA	V	
IDDQ	待机电流		-	0.01	0.05	μA	
V _{LCD}	LCD 驱动电压 ⁽²⁾	R 型驱动电压, 内部电阻模式	-	-	VDDA	V	
		C 型驱动电压, 外部电容	-	-	VDDA		
		R 型驱动电压, 外部电阻模式	-	-	VDDA		
I _{LCD}	LCD 工作电流	R 型驱动电压, 外部电阻模式 V _{LCD} =3.3V	强驱动电流		75	80	μA
			弱驱动电流		12	15	
		C 型驱动电压		-	0.2	1	
		R 型驱动电压, 外部电阻模式		-	0.2	1	
F _{LCD}	LCD 工作频率		-	32	64	KHz	
C ₁	外部电容	C 型驱动电压, 外部电容	-	100	-	nF	
C ₂			-	100	-	nF	
C ₃			-	100	-	nF	
R1	外部电阻	R 型驱动电压, 外部电阻模式	-	10	-	KΩ	
R2			-	10	-	KΩ	
R3			-	10	-	KΩ	
R _x			-	30	-	KΩ	

1. 由设计保证, 不在生产中测试。
2. LCD 驱动电压可根据需要设置成 R 型、C 型或 R_Ext 型。具体设置方法请参考《PT32S038x 参考手册》。

6 封装特性

6.1 LQFP64(10×10mm)封装特性

图 6-1 LQFP64(10×10mm)



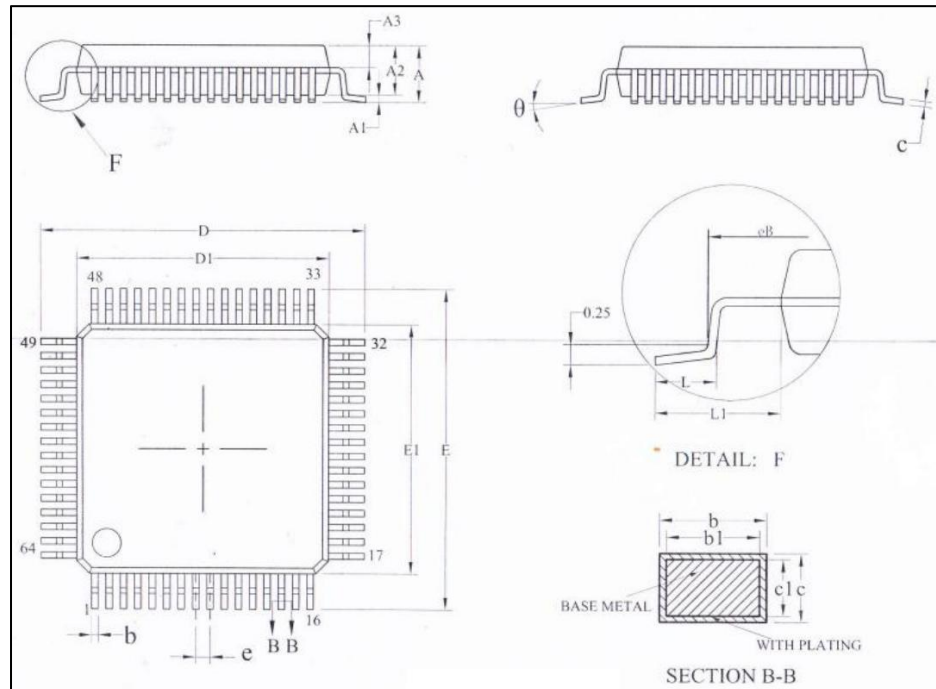
1. 图不是按照比例绘制。

表 6.1 LQFP64(10×10mm)间距封装机械数据

符号	毫米		
	最小值	典型值	最大值
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	-	0.24
b1	0.17	0.2	0.23
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
eB	11.05	-	11.25
e	0.50BSC		
L	0.45	0.6	0.75
L1	1.0REF		
θ	0°	-	8°

6.2 LQFP64(7×7mm)封装特性

图 6-2 LQFP64(7×7mm)



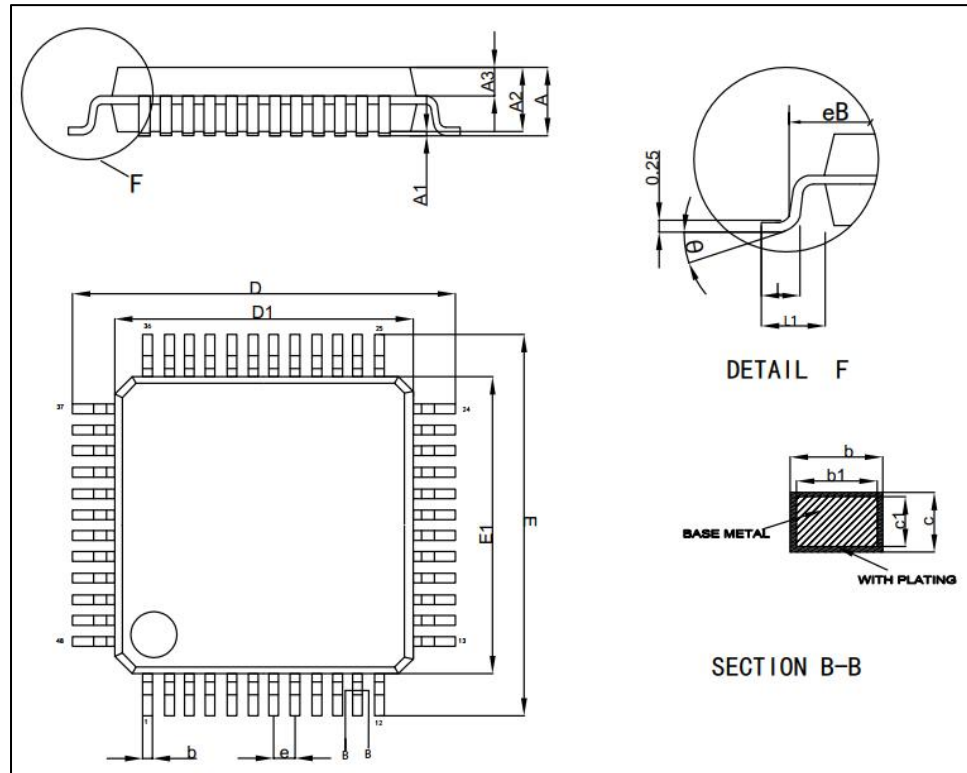
2. 图不是按照比例绘制。

表 6.2 LQFP64(7×7mm)间距封装机械数据

符号	毫米		
	最小值	典型值	最大值
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.16	-	0.24
b1	0.15	0.18	0.21
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	-	8.25
e	0.40BSC		
L	0.45	-	0.75
L1	1.0REF		
θ	0°	-	7°

6.3 LQFP48 封装特性

图 6-3 LQFP48(7*7mm)



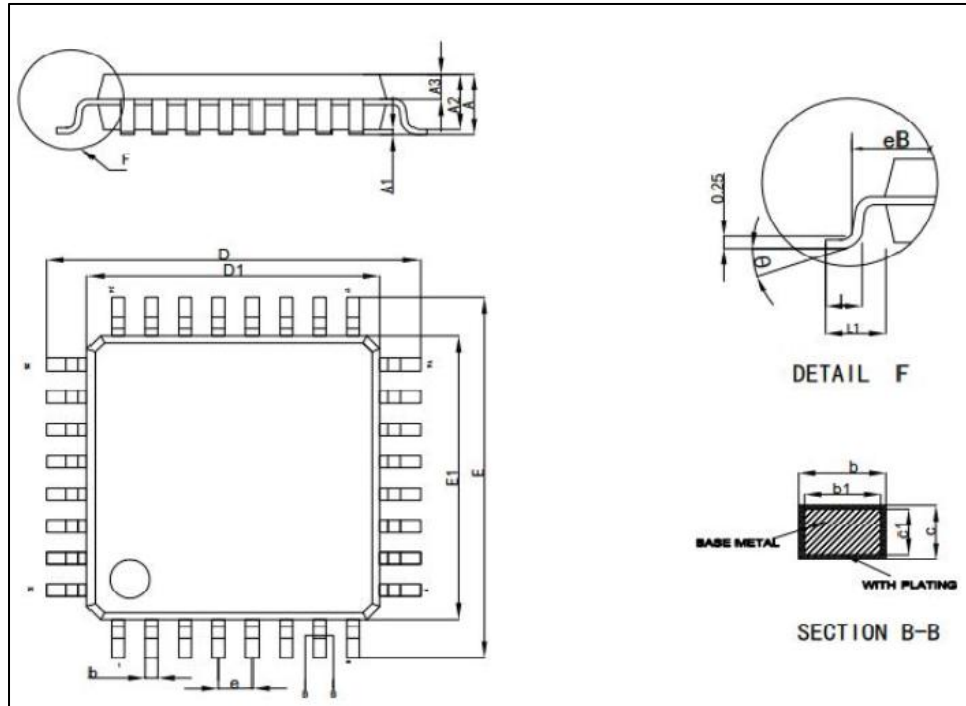
1. 图不是按照比例绘制。

表 6.3 LQFP48 间距封装机械数据

符号	毫米		
	最小值	典型值	最大值
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
A3	0.60	-	0.64
b	0.18	-	0.26
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	-	8.25
e	0.50BSC		
L	0.40	-	0.65
L1	1.0REF		
θ	0°	-	8°

6.4 LQFP32 封装特性

图 6-4 LQFP32(7*7mm)



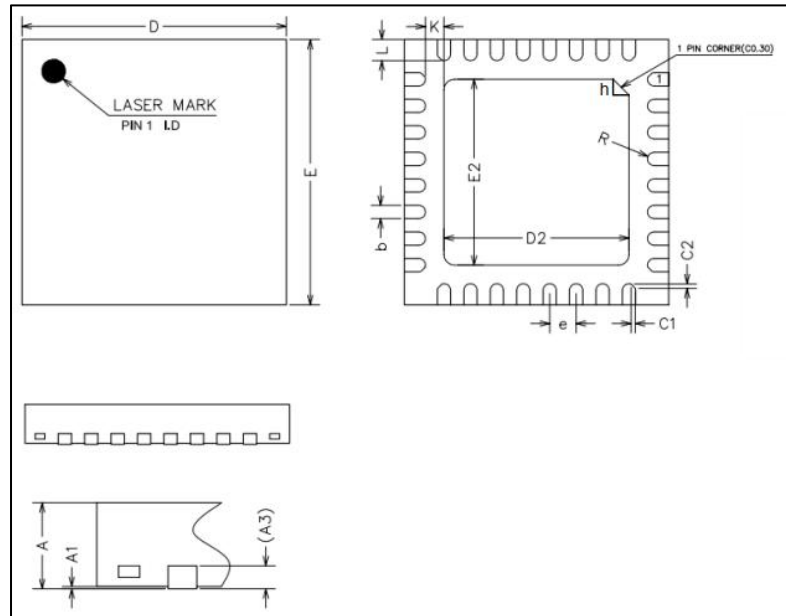
1. 图不是按照比例绘制。

表 6.4 LQFP32 间距封装机械数据

符号	毫米		
	最小值	典型值	最大值
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
A3	0.60	-	0.64
b	0.33	0.35	0.38
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	-	8.25
e	0.80BSC		
L	0.40	-	0.65
L1	1.0REF		
θ	0°	-	8°

6.5 QFN32 封装特性

图 6-5 QFN32



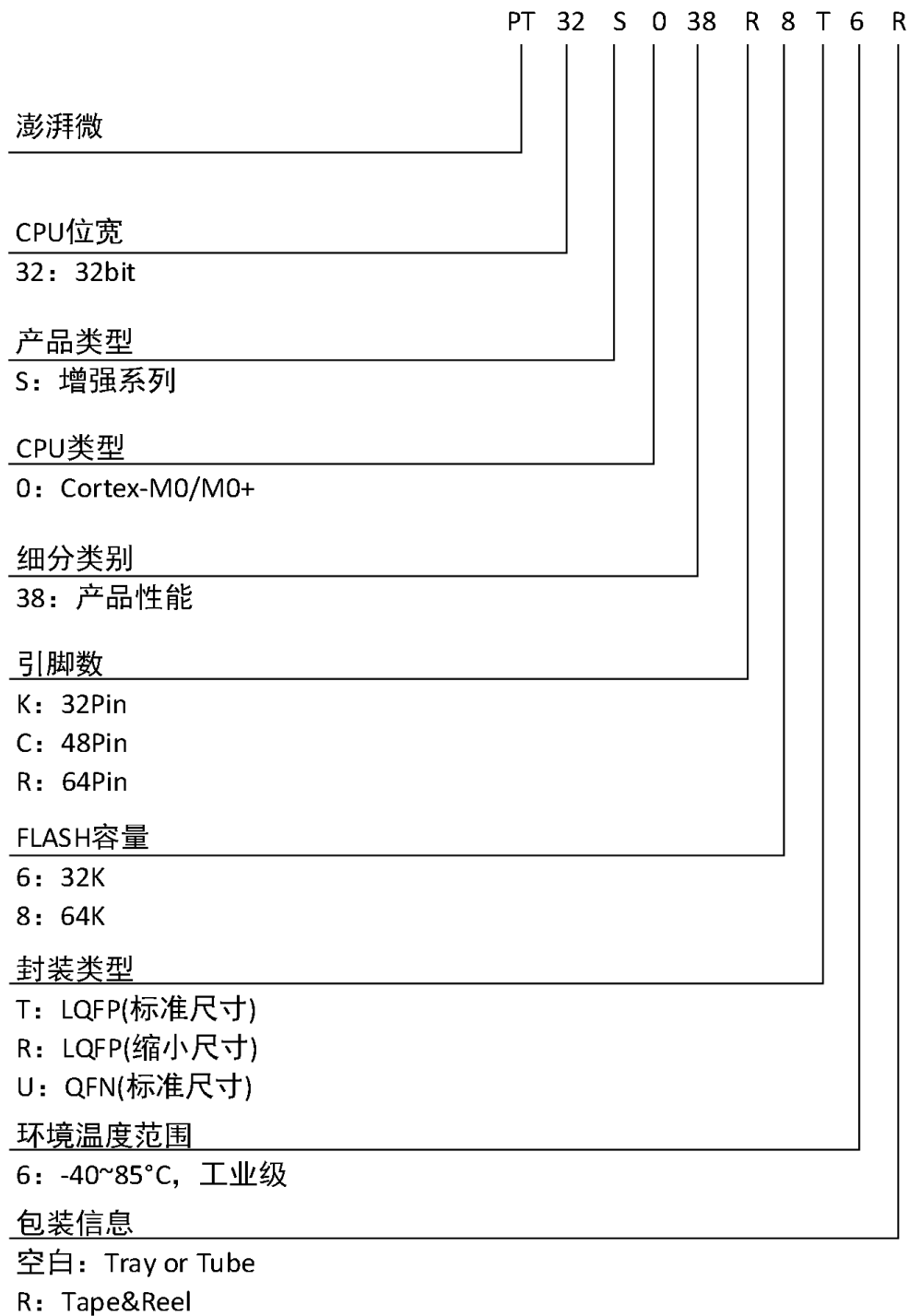
1. 图不是按照比例绘制。
2. 散热焊盘应当接地处理。

表 6.5 QFN32 间距封装机械数据

符号	毫米		
	最小值	典型值	最大值
A	0.70	0.75	0.80
A1	0	0.02	0.05
A3	0.20REF		
b	0.18	0.25	0.30
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D2	3.35	3.50	3.65
E2	3.35	3.50	3.65
e	0.40	0.50	0.60
K	0.20	-	-
L	0.35	0.40	0.45
R	0.09	-	-
C1	-	0.08	-
C2	-	0.08	-
h	0.35		

7 订货代码

7.1 订货代码信息图示



7.2 订货代码

Part Number	存储		内核	主频	封装包装		
	Flash (K)	RAM (K)	Cortex	MHz	封装	脚间距	包装
PT32S038K6U6	32	8	M0	96	QFN32(5×5)	0.5mm	Tray
PT32S038K8U6	64	16	M0	96	QFN32(5×5)	0.5mm	Tray
PT32S038C6T6	32	8	M0	96	LQFP32(7×7)	0.8mm	Tray
PT32S038C8T6	64	16	M0	96	LQFP32(7×7)	0.8mm	Tray
PT32S038C6T6	32	8	M0	96	LQFP48(7×7)	0.5mm	Tray
PT32S038C8T6	64	16	M0	96	LQFP48(7×7)	0.5mm	Tray
PT32S038R6R6	32	8	M0	96	LQFP64(7×7)	0.4mm	Tray
PT32S038R8R6	64	16	M0	96	LQFP64(7×7)	0.4mm	Tray
PT32S038R6T6	32	8	M0	96	LQFP64(10×10)	0.5mm	Tray
PT32S038R8T6	64	16	M0	96	LQFP64(10×10)	0.5mm	Tray

关于更多的选项列表(速度、封装等)和其他相关信息，请与邻近的 PT 销售处联络。

8 版本历史

表 8.1 文档版本历史

日期	版本	变更
2023-05-31	1.0	初始发行
2023-09-04	1.1	1. 修正部分数据参数 2. 添加 ADC 精度参数 3. 添加订货代码