3.相关文档

PT 官方：
《PDS0009 PT32x038x 数据手册》

ARM 官方：
《Cortex™-M0 技术参考手册》
下载地址：https://developer.arm.com/documentation/ddi0432/c
《Cortex-M0 设备通用用户指南》
下载地址：https://developer.arm.com/documentation/dui0497/a
《ARM 调试接口架构规范 V5》
下载地址：https://developer.arm.com/documentation/ihi0031/f
《ARM CoreSight 技术参考手册》
下载地址：https://developer.arm.com/documentation/ddi0486/b
《ARMv6-M 架构参考手册》
下载地址：https://developer.arm.com/documentation/ddi0419/e

开发工具官方：
《CMSIS-Core (Cortex-M) Version 5.5.0》
下载地址：https://www.keil.com/pack/doc/cmsis/Core/html/index.html

目录

3.相关文档.....1
目录.....2
文中的缩写.....16
寄存器描述表中使用的缩写列表.....16
1 存储器和总线架构.....17
1.1 系统构架.....17
1.1.1 系统总线.....18
1.1.2 AHB/APB 桥(APB).....18
1.2 存储器组织.....19
1.3 嵌入式 SRAM.....22
1.4 嵌入式存储器 FLASH.....22
1.5 启动配置.....22
2 CRC.....23
2.1 综述.....23
2.2 特性.....23
2.3 CRC 功能描述.....24
2.3.1 多项式.....24
2.3.2 种子(初始值).....25
2.3.3 反转功能.....25
2.4 寄存器描述.....26
2.4.1 CRC 控制寄存器(CRC_CR).....26
2.4.2 CRC 种子寄存器(CRC_SEED).....27
2.4.3 CRC 多项式寄存器(CRC_POLY).....27
2.4.4 CRC 数据输入寄存器(CRC_DIN).....28
2.4.5 CRC 数据输出寄存器(CRC_DOUT).....28
2.4.6 CRC 寄存器列表.....29
3 电源控制(PWR).....30
3.1 综述.....30
3.2 特性.....30
3.3 电源调节器.....31
3.3.1 电源调节器.....31
3.3.2 电源复位条件.....32
3.3.3 可编程的电源电压监测器(PVD).....32
3.4 低功耗模式.....33
3.4.1 进入低功耗模式.....34
3.4.2 睡眠状态.....34
3.4.3 深度睡眠状态.....34
3.4.4 待机状态.....35
3.4.5 唤醒方式.....36
3.4.6 睡眠唤醒时间.....37
3.5 寄存器描述.....38
3.5.1 电源电压监测器配置寄存器(PWR_PVDR).....38
3.5.2 待机模式控制寄存器 1(PWR_STBCR1).....39

www.pai-ic.com | pengpai microelectronics

3.5.3 待机模式控制寄存器 2(PWR_STBCR2)..... 40
3.5.4 待机模式状态寄存器(PWR_STBSR)..... 41
3.5.5 系统控制寄存器(SCR)..... 42
3.5.6 PWR 寄存器列表..... 42
4 复位和时钟控制(RCC)..... 43
4.1 综述..... 43
4.2 特性..... 43
4.3 复位功能描述..... 44
4.3.1 系统复位..... 44
4.3.2 电源复位..... 45
4.3.3 功能复位..... 45
4.4 时钟功能描述..... 47
4.4.1 HSE 时钟..... 48
4.4.2 LSE 时钟..... 50
4.4.3 集成的皮尔斯(Pierce)振荡电路..... 51
4.4.4 HSI 时钟..... 52
4.4.5 LSI 时钟..... 52
4.4.6 PLL 时钟..... 53
4.4.7 系统时钟(SYS_CLK)选择..... 54
4.4.8 时钟安全机制..... 54
4.4.9 低频外设时钟..... 54
4.4.10 时钟输出(MCO)..... 55
4.5 寄存器描述..... 56
4.5.1 外部高速时钟控制寄存器 1(RCC_HSECR1)..... 56
4.5.2 外部高速时钟控制寄存器 2(RCC_HSECR2)..... 58
4.5.3 内部高速时钟控制寄存器(RCC_HSICR)..... 59
4.5.4 内部低速时钟控制寄存器(RCC_LSICR)..... 59
4.5.5 时钟输出配置寄存器(RCC_MCOR)..... 60
4.5.6 外部低速时钟控制寄存器(RCC_LSECR)..... 61
4.5.7 PLL 配置寄存器 1(RCC_PLLCFGR1)..... 62
4.5.8 PLL 配置寄存器 2(RCC_PLLCFGR2)..... 63
4.5.9 时钟配置寄存器(RCC_CFGR)..... 64
4.5.10 复位状态寄存器(RCC_RSR)..... 66
4.5.11 高级软件复位控制寄存器(RCC_ASRCR)..... 67
4.5.12 复位控制寄存器(RCC_RCR)..... 68
4.5.13 寄存器列表..... 69
5 通用和复用功能 I/O(GPIO 和 AFIO)..... 70
5.1 综述..... 70
5.2 特性..... 70
5.3 GPIO/AFIO 功能描述..... 71
5.3.1 GPIO 输入配置..... 71
5.3.2 GPIO 输出配置..... 72
5.3.3 外部中断..... 72
5.3.4 AFIO 复用 IO 功能功能描述..... 73

www.pai-ic.com | pengpai microelectronics

5.3.5 外设复用下的 IO 状态 75
5.4 GPIO 寄存器描述 77
5.4.1 端口数据寄存器(GPIOx_DR) (x=A..C,F) 77
5.4.2 端口输出使能寄存器(GPIOx_OES) (x=A..C,F) 78
5.4.3 端口输出失能寄存器(GPIOx_OEC) (x=A..C,F) 78
5.4.4 输入上拉使能寄存器(GPIOx_PUS) (x=A..C,F) 79
5.4.5 输入上拉失能寄存器(GPIOx_PUC) (x=A..C,F) 79
5.4.6 输入下拉使能寄存器(GPIOx_PDS) (x=A..C,F) 80
5.4.7 输入下拉失能寄存器(GPIOx_PDC) (x=A..C,F) 80
5.4.8 输出开漏使能寄存器(GPIOx_ODS) (x=A..C,F) 81
5.4.9 输出开漏失能寄存器(GPIOx_ODC) (x=A..C,F) 81
5.4.10 输入施密特触发使能寄存器(GPIOx_CSS) (x=A..C,F) 82
5.4.11 输入施密特触发失能寄存器(GPIOx_CSC) (x=A..C,F) 82
5.4.12 端口置位寄存器(GPIOx_BSR) (x=A..C,F) 83
5.4.13 端口复位寄存器(GPIOx_BRR) (x=A..C,F) 83
5.4.14 寄存器列表 84
5.5 AFIO 寄存器描述 86
5.5.1 端口数字功能配置寄存器 0(AFIOx_AFS0) (x=A..C,F) 86
5.5.2 端口数字功能配置寄存器 1(AFIOx_AFS1) (x=A..C,F) 87
5.5.3 端口数字功能清除寄存器(AFIOx_AFC) (x=A..C,F) 88
5.5.4 端口模拟功能使能寄存器(AFIOx_ANAS) (x=A..C,F) 88
5.5.5 端口模拟功能失能寄存器(AFIOx_ANAC) (x=A..C,F) 89
5.5.6 寄存器列表 90
6 嵌套向量中断控制器(NVIC) 91
6.1 综述 91
6.2 特性 91
6.3 中断和异常向量 92
6.4 寄存器描述 94
6.4.1 系统中断使能寄存器(ISER) 94
6.4.2 系统中断禁止寄存器(ICER) 97
6.4.3 系统中断挂起设定寄存器(ISPR) 100
6.4.4 系统中断挂起清除寄存器(ICPR) 103
6.4.5 系统中断优先级寄存器 x(IPRx) 106
6.4.6 寄存器列表 107
7 外部中断控制器(EXTI) 108
7.1 综述 108
7.2 特性 108
7.3 EXTI 功能描述 109
7.3.1 有效的外部中断 109
7.3.2 外部中断唤醒低功耗模式 109
7.3.3 外部中断的配置 110
7.4 寄存器描述 111
7.4.1 外部中断请求开放寄存器(EXTIx_IES) (x=A..C,F) 111
7.4.2 外部中断请求禁止寄存器(EXTIx_IEC) (x=A..C,F) 111

www.pai-ic.com | pengpai microelectronics

7.4.3 外部中断类型配置寄存器(EXTIx_ITS) (x=A..C,F)....112
7.4.4 外部中断类型清除寄存器(EXTIx_ITC) (x=A..C,F)....112
7.4.5 外部中断双沿类型配置寄存器(EXTIx_ITDS) (x=A..C,F)....113
7.4.6 外部中断双沿类型清除寄存器(EXTIx_ITDC) (x=A..C,F)....113
7.4.7 外部中断极性配置寄存器(EXTIx_PTS) (x=A..C,F)....114
7.4.8 外部中断极性清除寄存器(EXTIx_PTC) (x=A..C,F)....114
7.4.9 外部中断标志寄存器(EXTIx_IF) (x=A..C,F)....115
7.4.10 寄存器列表....116
8 DMA 控制器(DMA)....118
8.1 综述....118
8.2 特性....118
8.3 功能描述....119
8.3.1 DMA 框图....119
8.3.2 DMA 传输....120
8.3.3 DMA 通道....124
8.3.4 源、目标和传输模式....124
8.3.5 DMA 通道关联外设....127
8.3.6 循环模式....128
8.3.7 单次传输和突发传输....128
8.3.8 DMA 通道配置流程....129
8.3.9 错误管理....129
8.3.10 DMA 中断....130
8.4 寄存器描述....131
8.4.1 DMA 通道 x 源基地址寄存器(DMA_CxSBAR)(x = 0...5)....131
8.4.2 DMA 通道 x 目标基地址寄存器(DMA_CxDBAR)(x = 0...5)....131
8.4.3 DMA 通道 x 数据项数寄存器(DMA_CxNDTR)(x = 0...5)....132
8.4.4 DMA 通道 x 控制寄存器(DMA_CxCR)(x = 0...5)....133
8.4.5 DMA 通道 x 当前源地址寄存器(DMA_CxCSAR)(x = 0...5)....135
8.4.6 DMA 通道 x 当前目标地址寄存器(DMA_CxCDAR)(x = 0...5)....135
8.4.7 DMA 通道 x 计数器寄存器(DMA_CxCNTR)(x = 0...5)....136
8.4.8 DMA 中断使能寄存器(DMA_IER)....137
8.4.9 DMA 中断清除寄存器(DMA_ICR)....139
8.4.10 DMA 状态寄存器(DMA_SR)....141
8.4.11 DMA 通道关联外设控制寄存器 1(DMA_CHAPCR1)....143
8.4.12 DMA 通道关联外设控制寄存器 2(DMA_CHAPCR2)....144
8.4.13 DMA 寄存器列表....145
9 模拟/数字转换(ADC)....147
9.1 综述....147
9.2 特性....147
9.3 功能描述....148
9.3.1 ADC 开关控制....149
9.3.2 ADC 时钟....149
9.3.3 通道选择....149
9.3.4 转换模式....150

www.pai-ic.com | pengpai microelectronics

9.3.5 扫描模式.....151
9.3.6 触发方式.....152
9.3.7 集成的硬件求平均电路.....153
9.3.8 ADC 中断.....153
9.3.9 DMA 请求.....154
9.3.10 时序图.....155
9.3.11 数据对齐.....155
9.3.12 可编程的采样时间.....156
9.3.13 ADC 采样转换时间.....156
9.4 寄存器描述.....157
9.4.1 ADC 控制寄存器 1(ADC_CR1).....157
9.4.2 ADC 控制寄存器 2(ADC_CR2).....160
9.4.3 ADC 状态寄存器(ADC_SR).....161
9.4.4 ADC 结果寄存器(ADC_DR).....162
9.4.5 ADC 扫描通道配置寄存器 1(ADC_SCHR1).....163
9.4.6 ADC 扫描通道配置寄存器 2(ADC_SCHR2).....164
9.4.7 ADC 扫描通道配置寄存器 3(ADC_SCHR3).....165
9.4.8 ADC 扫描通道配置寄存器 4(ADC_SCHR4).....166
9.4.9 ADC 扫描通道 x 数据寄存器(ADC_SCHDRx).....167
9.4.10 ADC 寄存器列表.....168
10 高级控制定时器(TIM1&TIM8).....169
10.1 综述.....169
10.2 特性.....169
10.3 TIMx 功能描述.....170
10.3.1 时基单元.....171
10.3.2 计数模式.....173
10.3.3 定时器中断.....178
10.3.4 中断重复计数器.....179
10.3.5 时钟选择.....180
10.3.6 数字滤波器.....183
10.3.7 输入捕获功能.....184
10.3.8 输出比较功能.....186
10.3.9 PWM 模式.....188
10.3.10 发生外部事件时清除 OCxREF 信号.....194
10.3.11 编码器接口模式.....195
10.3.12 定时器输入异或功能.....197
10.3.13 连接霍尔传感器.....197
10.3.14 TIMx 与外部触发同步.....199
10.3.15 定时器同步.....203
10.3.16 ADC 同步.....203
10.3.17 调试模式.....203
10.4 寄存器描述.....204
10.4.1 TIMx 状态寄存器(TIMx_SR)(x=1,8).....204
10.4.2 TIMx 控制寄存器 1(TIMx_CR1)(x=1,8).....206

www.pai-ic.com | pengpai microelectronics

10.4.3 TIMx 主从模式控制寄存器(TIMx_MSCR)(x=1,8)....208
10.4.4 TIMx 中断重复计数值寄存器(TIMx_ITARR)(x=1,8)....211
10.4.5 TIMx 中断重复计数器(TIMx_ITCNT)(x=1,8)....212
10.4.6 TIMx 预分频寄存器(TIMx_PSC)(x=1,8)....212
10.4.7 TIMx 计数器寄存器(TIMx_CNT)(x=1,8)....213
10.4.8 TIMx 控制寄存器 2(TIMx_CR2)(x=1,8)....214
10.4.9 TIMx 自动重装载寄存器(TIMx_ARR)(x=1,8)....215
10.4.10 TIMx 输出比较值寄存器 y(TIMx_OCRy) (x=1,8)(y=1..4)....215
10.4.11 TIMx 输入捕获配置寄存器 1(TIMx_CAPR1)(x=1,8)....216
10.4.12 TIMx 输入捕获配置寄存器 2(TIMx_CAPR2)(x=1,8)....218
10.4.13 TIMx 输入捕获值寄存器 y(TIMx_ICRy) (x=1,8)(y=1..4)....219
10.4.14 TIMx 输出比较配置寄存器(TIMx_OCMR)(x=1,8)....220
10.4.15 TIMx 刹车和死区寄存器(TIMx_BDTR)(x=1,8)....223
10.4.16 TIMx 控制寄存器 3(TIMx_CR3)(x=1,8)....224
10.4.17 TIMx DMA 控制寄存器(TIMx_TDCR)(x=1,8)....225
10.4.18 TIMx 触发 ADC 控制寄存器(TIMx_TACR)(x=1,8)....227
10.4.19 TIMx 刹车输入控制寄存器(TIMx_BKICR)(x=1)....229
10.4.20 寄存器列表....231
11 普通定时器(TIM5/6/7)....233
11.1 综述....233
11.2 特性....233
11.3 TIMx 功能描述....234
11.3.1 时基单元....235
11.3.2 计数模式....237
11.3.3 定时器中断....242
11.3.4 中断重复计数器....243
11.3.5 时钟选择....244
11.3.6 数字滤波器....246
11.3.7 输入捕获功能....247
11.3.8 输出比较功能....249
11.3.9 PWM 模式....251
11.3.10 定时器输入异或功能....257
11.3.11 TIMx 与外部触发同步....258
11.3.12 定时器同步....261
11.3.13 ADC 同步....265
11.3.14 调试模式....265
11.4 寄存器描述....266
11.4.1 TIMx 状态寄存器(TIMx_SR) (x=5,6,7)....266
11.4.2 TIMx 控制寄存器 1(TIMx_CR1) (x=5,6,7)....268
11.4.3 TIMx 主从模式控制寄存器(TIMx_MSCR) (x=5,6,7)....270
11.4.4 TIMx 中断重复计数值寄存器(TIMx_ITARR) (x=5,6,7)....271
11.4.5 TIMx 中断重复计数器(TIMx_ITCNT) (x=5,6,7)....272
11.4.6 TIMx 预分频寄存器(TIMx_PSC) (x=5,6,7)....272
11.4.7 TIMx 计数器寄存器(TIMx_CNT) (x=5,6,7)....273

www.pai-ic.com | pengpai microelectronics

11.4.8 TIMx 控制寄存器 2(TIMx_CR2) (x=5,6,7)....274
11.4.9 TIMx 自动重装载寄存器(TIMx_ARR) (x=5,6,7)....275
11.4.10 TIMx 输出比较值寄存器 1(TIMx_OCRy) (x=5,6,7)(y=1)....275
11.4.11 TIMx 输入捕获配置寄存器 1(TIMx_CAPR1) (x=5,6,7)....276
11.4.12 TIMx 输入捕获配置寄存器 2(TIMx_CAPR2) (x=5,6,7)....277
11.4.13 TIMx 输入捕获值寄存器 1(TIMx_ICRy) (x=5,6,7)(y=1)....278
11.4.14 TIMx 输出比较配置寄存器(TIMx_OCMR) (x=5,6,7)....279
11.4.15 TIMx 刹车和死区寄存器(TIMx_BDTR) (x=5,6,7)....281
11.4.16 TIMx 控制寄存器 3(TIMx_CR3) (x=5,6,7)....282
11.4.17 TIMx DMA 控制寄存器(TIMx_TDCR) (x=5,6,7)....283
11.4.18 TIMx 触发 ADC 控制寄存器(TIMx_TACR) (x=5,6,7)....284
11.4.19 TIMx 刹车输入控制寄存器(TIMx_BKICR)(x=5,6,7)....286
11.4.20 寄存器列表....288
12 基本定时器(TIM2&TIM3)....290
12.1 综述....290
12.2 特性....290
12.3 TIMx 功能描述....291
12.3.1 时基单元....291
12.3.2 计数模式....293
12.3.3 时钟源....297
12.3.4 计数重载中断....298
12.3.5 同步信号 TADC....298
12.3.6 调试模式....298
12.4 寄存器描述....299
12.4.1 TIMx 状态寄存器(TIMx_SR) (x=2,3)....299
12.4.2 TIMx 控制寄存器 1(TIMx_CR1) (x=2,3)....300
12.4.3 TIMx 预分频寄存器(TIMx_PSC) (x=2,3)....301
12.4.4 TIMx 计数器寄存器(TIMx_CNT) (x=2,3)....301
12.4.5 TIMx 控制寄存器 2(TIMx_CR2) (x=2,3)....302
12.4.6 TIMx 自动重装载寄存器(TIMx_ARR) (x=2,3)....303
12.4.7 TIMx 寄存器列表....304
13 低功耗定时器(TIM4)....305
13.1 综述....305
13.2 特性....305
13.3 TIM4 功能描述....306
13.3.1 时基单元....306
13.3.2 计数模式....308
13.3.3 时钟源....309
13.3.4 计数重载中断....310
13.3.5 调试模式....310
13.4 寄存器描述....311
13.4.1 TIM4 状态寄存器(TIM4_SR)....311
13.4.2 TIM4 控制寄存器 1(TIM4_CR1)....312
13.4.3 TIM4 预分频寄存器(TIM4_PSC)....313

www.pai-ic.com | pengpai microelectronics

13.4.4 TIM4 计数器寄存器(TIM4_CNT)....313
13.4.5 TIM4 控制寄存器 2(TIM4_CR2)....314
13.4.6 TIM4 自动重装载寄存器(TIM4_ARR)....315
13.4.7 TIM4 寄存器列表....315
14 独立看门狗(IWDG)....316
14.1 综述....316
14.2 特性....316
14.3 IWDG 功能描述....317
14.3.1 时基单元....317
14.3.2 喂狗与饿狗....318
14.3.3 看门狗寄存器保护机制....318
14.3.4 独立看门狗中断....319
14.3.5 调试模式....319
14.4 寄存器描述....320
14.4.1 IWDG 重装载寄存器(IWDG_RLR)....320
14.4.2 IWDG 计数器寄存器(IWDG_CNT)....320
14.4.3 IWDG 控制寄存器(IWDG_CR)....321
14.4.4 IWDG 键寄存器(IWDG_KR)....322
14.4.5 IWDG 状态寄存器(IWDG_SR)....322
14.4.6 IWDG 保护机制控制寄存器(IWDG_LOCK)....323
14.4.7 IWDG 寄存器列表....324
15 串行外设接口(SPI)....325
15.1 综述....325
15.2 特性....325
15.3 功能描述....326
15.3.1 SPI 通讯....328
15.3.2 状态标志....331
15.3.3 错误标志....332
15.3.4 配置 SPI 为主机模式....333
15.3.5 配置 SPI 为从机模式....334
15.3.6 连续和非连续传输....335
15.3.7 关闭 SPI....335
15.3.8 利用 DMA 的 SPI 通信....336
15.3.9 SPI 中断....337
15.4 寄存器描述....338
15.4.1 SPI 控制寄存器 1(SPIx_CR1) (x=0,1)....338
15.4.2 SPI 控制寄存器 2(SPIx_CR2) (x=0,1)....339
15.4.3 SPI 数据寄存器(SPIx_DR) (x=0,1)....340
15.4.4 SPI 状态寄存器 1(SPIx_SR1) (x=0,1)....341
15.4.5 SPI 波特率预分频寄存器(SPIx_BR) (x=0,1)....342
15.4.6 SPI 中断使能寄存器(SPIx_IE) (x=0,1)....343
15.4.7 SPI 状态寄存器 2(SPIx_SR2) (x=0,1)....344
15.4.8 SPI 中断标志清除寄存器(SPIx_IC) (x=0,1)....345
15.4.9 SPI DMA 控制寄存器(SPIx_DCR) (x=0,1)....346

15.4.10 SPI 片选信号控制寄存器(SPIx_CSS) (x=0,1)..... 347
15.4.11 SPI 发送 FIFO 复位寄存器(SPIx_TXFR) (x=0,1)..... 347
15.4.12 SPI 接收 FIFO 复位寄存器(SPIx_RXFR) (x=0,1)..... 348
15.4.13 SPI 寄存器列表..... 349
16 I2C 接口(I2C)..... 350
16.1 综述..... 350
16.2 特性..... 350
16.3 I2C 功能描述..... 351
16.3.1 I2C 通信..... 352
16.3.2 从机模式..... 356
16.3.3 主机模式..... 358
16.3.4 状态信息和中断请求..... 360
16.3.5 I2C 时序约束..... 361
16.4 寄存器描述..... 363
16.4.1 I2C 控制寄存器(I2Cx_CR) (x=0,1)..... 363
16.4.2 I2C 状态寄存器(I2Cx_SR) (x=0,1)..... 364
16.4.3 I2C 数据寄存器(I2Cx_DR) (x=0,1)..... 365
16.4.4 I2C 地址寄存器(I2Cx_OAR) (x=0,1)..... 365
16.4.5 I2C 控制清除寄存器(I2Cx_CCR) (x=0,1)..... 366
16.4.6 I2C 寄存器列表..... 367
17 通用异步收发器(UART)..... 368
17.1 综述..... 368
17.2 特性..... 368
17.3 UART 功能描述..... 369
17.3.1 UART 通讯..... 370
17.3.2 启用 UART 功能..... 373
17.3.3 状态和中断..... 374
17.3.4 错误标志与中断..... 376
17.3.5 单线半双工通信..... 377
17.3.6 红外通信功能..... 378
17.3.7 使用 DMA 进行连续通信..... 379
17.4 寄存器描述..... 380
17.4.1 UART 数据寄存器(UARTx_DR) (x=0..5)..... 380
17.4.2 UART 控制寄存器(UARTx_CR) (0..5)..... 381
17.4.3 UART 波特率寄存器(UARTx_BRR) (x=0..5)..... 383
17.4.4 UART 中断控制寄存器(UARTx_IE) (x=0..5)..... 384
17.4.5 UART 状态寄存器(UARTx_SR) (x=0..5)..... 386
17.4.6 UART 超时控制寄存器(UARTx_TO) (x=0..5)..... 387
17.4.7 UART 发送 FIFO 复位寄存器(UARTx_TXFR) (x=0..5)..... 388
17.4.8 UART 接收 FIFO 复位寄存器(UARTx_RXFR) (x=0..5)..... 388
17.4.9 UART0 红外调制控制寄存器(UART0_IMCR)..... 389
17.4.10 UART0 红外占空比控制寄存器(UART0_IMDCR)..... 390
17.4.11 UART 寄存器列表..... 391
18 蜂鸣器(BEEP)..... 393

www.pai-ic.com | pengpai microelectronics

18.1 综述.....393
18.2 特性.....393
18.3 功能描述.....394
18.3.1 BEEP 配置.....394
18.3.2 BEEP 时序图.....395
18.4 寄存器描述.....396
18.4.1 BEEP 驱动控制寄存器(BEEP_HCR).....396
18.4.2 BEEP 控制寄存器(BEEP_CR).....397
18.4.3 BEEP 寄存器列表.....397
19 运算放大器(OPA).....398
19.1 综述.....398
19.2 特性.....398
19.3 功能描述.....399
19.3.1 OPA 输出内部连接到 ADC 和 CMP.....399
19.3.2 OPA 开关控制.....400
19.4 寄存器描述.....401
19.4.1 OPA 控制寄存器(OPA_CR).....401
19.4.2 OPA 寄存器列表.....401
20 比较器(CMP).....402
20.1 综述.....402
20.2 特性.....402
20.3 功能描述.....403
20.3.1 CMP 引脚和内部信号.....404
20.3.2 电源模式.....404
20.3.3 初始化延时.....405
20.3.4 CMP 滤波器.....406
20.3.5 迟滞.....407
20.3.6 CMP 中断.....407
20.3.7 睡眠唤醒.....408
20.3.8 输出同步.....408
20.4 寄存器描述.....409
20.4.1 CMP 控制寄存器 1(CMPx_CR1) (x=0..3).....409
20.4.2 CMP 中断使能寄存器(CMPx_IE) (x=0..3).....411
20.4.3 CMP 状态寄存器(CMPx_SR) (x=0..3).....412
20.4.4 CMP 控制寄存器 2(CMPx_CR2) (x=0..3).....413
20.4.5 CMP 寄存器列表.....414
21 7 位数字/模拟转换器(LDAC).....415
21.1 综述.....415
21.2 特性.....415
21.3 功能描述.....416
21.3.1 LDAC 使能.....416
21.3.2 LDAC 转换.....417
21.4 寄存器描述.....418
21.4.1 LDAC 控制寄存器(LDAC_CR).....418

www.pai-ic.com | pengpai microelectronics

21.4.2 LDAC 寄存器列表.....418
22 通用计算模块(ALU).....419
22.1 综述.....419
22.2 特性.....419
22.3 ALU 功能描述.....420
22.3.1 Q 格式数据类型.....420
22.3.2 运算模式.....421
22.3.3 状态和中断.....422
22.4 寄存器描述.....423
22.4.1 ALU 控制寄存器(ALU_CR).....423
22.4.2 ALU 中断使能寄存器(ALU_IE).....424
22.4.3 ALU 状态寄存器(ALU_SR).....425
22.4.4 ALU 操作数 X 寄存器(ALU_OPDXR).....426
22.4.5 ALU 操作数 Y 寄存器(ALU_OPDYR).....426
22.4.6 ALU 操作数 Z 寄存器(ALU_OPDZR).....427
22.4.7 ALU 结果高 32 位寄存器(ALU_DHR).....427
22.4.8 ALU 结果低 32 位寄存器(ALU_DLR).....428
22.4.9 ALU 除法余数寄存器(ALU_DRR).....428
22.4.10 寄存器列表.....429
23 液晶显示控制器(LCD).....430
23.1 综述.....430
23.2 特性.....430
23.3 功能描述.....431
23.3.1 LCD 占空比(Duty).....432
23.3.2 LCD 偏置(Bias).....432
23.3.3 LCD 时钟源.....432
23.3.4 LCD 帧率发生器.....433
23.3.5 LCD 驱动器.....435
23.3.6 驱动电压控制器.....440
23.3.7 LCD 显示控制器.....444
23.3.8 LCD 显存.....449
23.3.9 LCD 低功耗模式.....452
23.4 LCD 寄存器描述.....453
23.4.1 LCD 控制寄存器(LCD_CR).....453
23.4.2 LCD 灰度控制寄存器(LCD_GCR).....455
23.4.3 LCD 预分频寄存器(LCD_PSC).....456
23.4.4 LCD 闪烁周期控制寄存器(LCD_BTCR).....456
23.4.5 LCD 闪烁点亮时间控制寄存器(LCD_BON).....457
23.4.6 LCD 引脚控制寄存器 1(LCD_PCR1).....457
23.4.7 LCD 引脚控制寄存器 2(LCD_PCR2).....458
23.4.8 LCD 引脚驱动器控制寄存器 1(LCD_PDCR1).....458
23.4.9 LCD 引脚驱动器控制寄存器 2(LCD_PDCR2).....459
23.4.10 LCD 页面显示时间寄存器(LCD_PDTR).....459
23.4.11 LCD 轮显页数寄存器(LCD_SDPR).....460

www.pai-ic.com | pengpai microelectronics

23.4.12 LCD 当前页数寄存器(LCD_PNR).....460
23.4.13 LCD 显存(LCD_PxLy) (x=0..15)(y=0..43).....461
23.4.14 LCD 寄存器列表.....462
24 实时时钟(RTC).....463
24.1 综述.....463
24.2 特性.....463
24.3 功能描述.....464
24.3.1 RTC 锁.....465
24.3.2 时钟源.....466
24.3.3 时标信号.....466
24.3.4 时间格式.....466
24.3.5 配置 RTC 寄存器.....466
24.3.6 日历寄存器组.....467
24.3.7 闹钟寄存器组.....468
24.3.8 RTC 中断.....469
24.3.9 RTC 补偿机制.....469
24.4 寄存器描述.....470
24.4.1 RTC 控制寄存器(RTC_CR).....470
24.4.2 RTC 状态寄存器 1(RTC_SR1).....471
24.4.3 RTC 锁寄存器(RTC_LOCK).....472
24.4.4 RTC 日历秒钟寄存器(RTC_CSEC).....473
24.4.5 RTC 日历分钟寄存器(RTC_CMIN).....474
24.4.6 RTC 日历时钟寄存器(RTC_CHOUR).....475
24.4.7 RTC 日历日期寄存器(RTC_CDAY).....476
24.4.8 RTC 日历星期寄存器(RTC_CWEEK).....477
24.4.9 RTC 日历月份寄存器(RTC_CMON).....478
24.4.10 RTC 日历年份寄存器(RTC_CYEAR).....479
24.4.11 RTC 中断使能寄存器(RTC_IE).....480
24.4.12 RTC 状态寄存器 2(RTC_SR2).....481
24.4.13 RTC 闹钟秒钟寄存器(RTC_ASEC).....482
24.4.14 RTC 闹钟分钟寄存器(RTC_AMIN).....483
24.4.15 RTC 闹钟时钟寄存器(RTC_AHOUR).....484
24.4.16 RTC 闹钟星期寄存器(RTC_AWEEK).....485
24.4.17 RTC 补偿值寄存器(RTC_TRIM).....485
24.4.18 RTC 寄存器列表.....486
25 控制器局域网(CAN).....487
25.1 综述.....487
25.2 特性.....487
25.3 CAN 功能描述.....488
25.3.1 CAN 总体描述.....489
25.3.2 CAN 的通信.....490
25.3.3 CAN 工作模式.....491
25.3.4 CAN 测试模式.....493
25.3.5 发送报文.....495

25.3.6 接收报文.....496
25.3.7 报文过滤器.....499
25.3.8 位时序.....501
25.3.9 出错管理.....503
25.4 CAN 寄存器描述.....506
25.4.1 CAN 控制和状态寄存器组.....506
25.4.2 CAN 邮箱标准帧报文寄存器组.....519
25.4.3 CAN 邮箱扩展帧报文寄存器组.....522
25.4.4 CAN 过滤器寄存器组.....526
25.4.5 CAN 寄存器列表.....527
26 片内闪存控制器(IFMC).....529
26.1 综述.....529
26.2 特性.....529
26.3 功能描述.....530
26.3.1 闪存模块组织.....530
26.3.2 读操作.....533
26.3.3 IFMC 安全机制.....533
26.3.4 IFMC 写入和擦除操作.....534
26.3.5 配置区操作.....536
26.3.6 IVTS 功能.....539
26.3.7 状态和中断.....540
26.4 寄存器描述.....542
26.4.1 IFMC 控制寄存器(IFMC_CR).....542
26.4.2 IFMC 状态寄存器(IFMC_SR).....543
26.4.3 IFMC 中断控制寄存器(IFMC_IE).....544
26.4.4 IFMC 地址寄存器(IFMC_AR).....545
26.4.5 IFMC 数据寄存器(IFMC_DR).....545
26.4.6 IFMC 预分频寄存器(IFMC_PSC).....546
26.4.7 IFMC BOOT 状态寄存器(IFMC_BSR).....547
26.4.8 IFMC IAP 地址寄存器(IFMC_IAPAR).....548
26.4.9 IFMC IVTS 地址寄存器(IFMC_IVTSAR).....548
26.4.10 IFMC 读保护状态寄存器(IFMC_RPSR).....549
26.4.11 寄存器列表.....550
27 器件电子签名(ID).....551
27.1 综述.....551
27.2 特性.....551
27.3 寄存器描述.....552
27.3.1 用户定义 ID 寄存器(ID_UDID).....552
27.3.2 产品唯一身份标识 ID 寄存器 1(ID_UID1).....552
27.3.3 产品唯一身份标识 ID 寄存器 2(ID_UID2).....553
27.3.4 产品唯一身份标识 ID 寄存器 3(ID_UID3).....553
27.3.5 芯片配置 ID 寄存器(ID_CID).....554
27.3.6 ID 寄存器列表.....554
28 调试支持(DBG).....555

www.pai-ic.com | pengpai microelectronics

28.1 综述.....555
28.2 ARM 参考文献.....556
28.3 引脚分布和 SW 端口引脚.....556
28.3.1 灵活的 SW 端口引脚分配.....556
28.3.2 内部上拉和下拉.....556
28.4 SW 调试端口.....557
28.4.1 SW 协议介绍.....557
28.4.2 SW 协议序列.....557
28.4.3 SW-DP 状态机.....558
28.4.4 DP 和 AP 读/写访问.....558
28.4.5 SW-DP 寄存器.....559
28.4.6 SW-AP 寄存器.....560
28.5 内核调试.....561
28.6 BPU(Break Point Unit).....561
28.6.1 BPU 功能.....561
28.7 DWT(数据观察点触发 data watchpoint trigger).....562
28.7.1 DWT 功能.....562
28.7.2 DWT 程序计数器采样寄存器.....562
28.8 MCU 调试模块.....562

www.pai-ic.com | pengpai microelectronics

文中的缩写

寄存器描述表中使用的缩写列表

在对寄存器的描述中使用了下列缩写：

RW	read / write，软件能读写此位。
R	read-only，软件只能读此位。
W	write-only，软件只能写此位，读此位将返回复位值。
Rw1	read/clear，软件可以读此位，也可以通过写'1'清除此位，写'0'对此位无影响。
Rw0	read/clear，软件可以读此位，也可以通过写'0'清除此位，写'1'对此位无影响。
Res	Reserved，保留位，必须保持默认值不变
B	Byte
b	bit
UD	复位值 、User Define(用户定义)
MD	复位值 、Manufacturers Define(制造商定义)

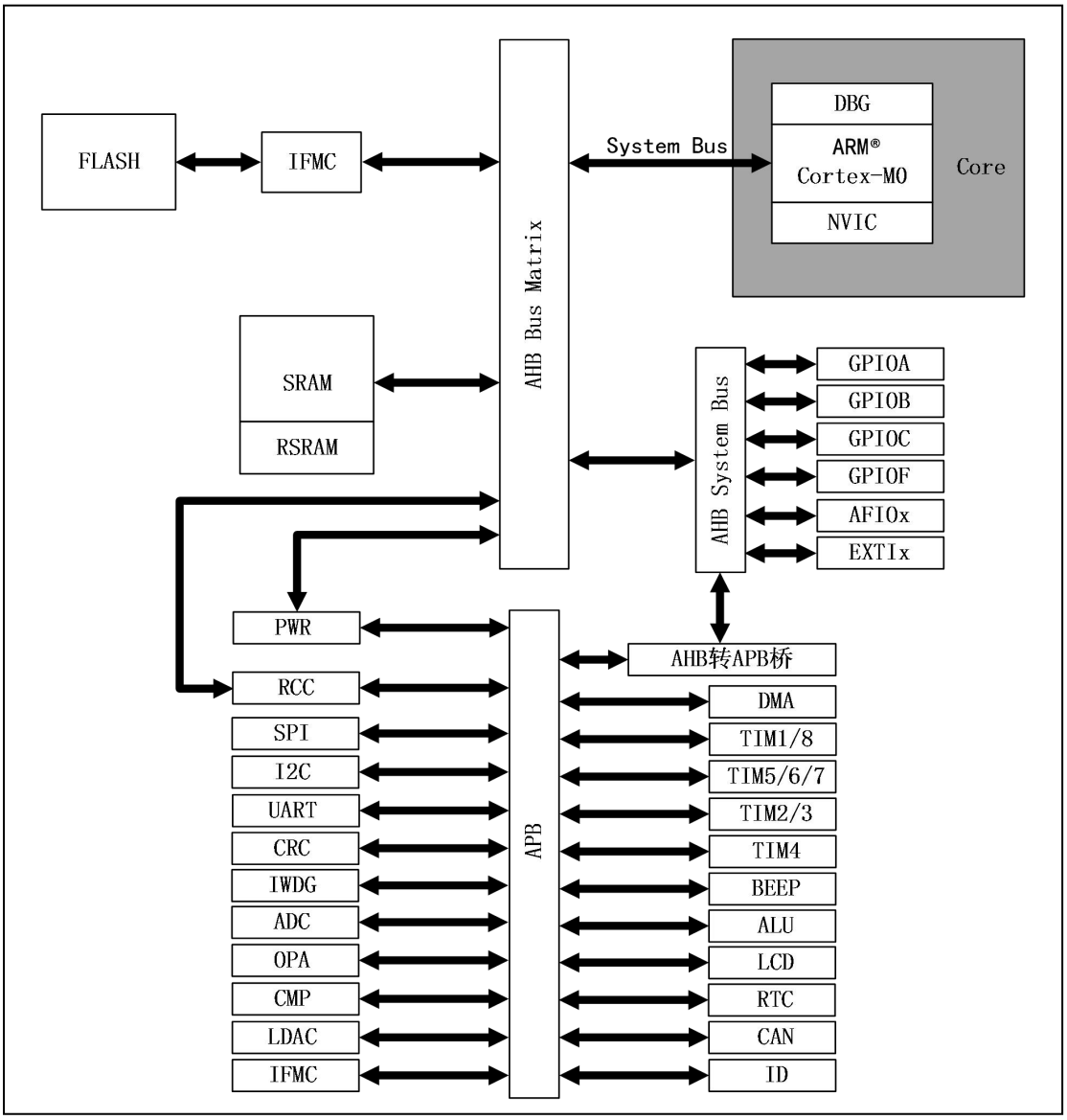
www.pai-ic.com | pengpai microelectronics

1 存储器和总线架构

1.1 系统构架

- 一个驱动单元
  - Cortex™-M0 内核系统总线(S-bus)
- 五个被动单元
  - 内部 SRAM
  - 内部 RSRAM
  - 内部 FLASH 存储器
  - AHB 所连接的所有外设
  - AHB 到 APB 的桥，它连接的所有 APB 设备

图 1-1 系统结构



www.pai-ic.com | pengpai microelectronics

1.1.1 系统总线

此总线连接 Cortex™-M0 内核的系统总线(外设总线)到总线矩阵，总线矩阵协调内核与外部总线的访问。

1.1.2 AHB/APB 桥(APB)

“AHB/APB 桥”在 AHB 和 APB 总线间提供同步连接。AHB 和 APB 的操作速度均与系统时钟 SYS_CLK 同步。

连接到每个桥的不同外设的地址映射请参考”表 1-1 AHB 地址分配”表描述。在每一次复位过程当中，除 SRAM 及 RSRAM 以外的所有外设都被关闭。

注意：对 AHB 或 APB 总线上的寄存器进行 8 位或者 16 位操作时，由于数据字节以小端格式存放在存储器中，故有：

1.读操作：该操作会被自动转换成 32 位的读，对应的数据将按照小端格式被存储在中间变量；

2.写操作：总线和桥会自动将 8 位或者 16 位的写入数据扩展，并将缺失的高位补 0，以配合 32 位的向量。

www.pai-ic.com | pengpai microelectronics

1.2 存储器组织

程序存储器、数据存储器、寄存器和输入输出端口被组织在同一个 4GB 的线性地址空间内。

数据字节以小端格式存放在存储器中。一个字里的最低地址字节被认为是该字的最低有效字节，而最高地址字节是最高有效字节。

外设寄存器的映像请参考相关外设章节，下面列出芯片的具体地址分配。

表 1-1 AHB 地址分配

AHB Memory Address	Size	Space
0x0000_0000 – 0x0000_FFFF	64KB	指令 FLASH 主代码空间
0x0001_0000 – 0x17FF_FFFF		保留
0x1800_0000 –0x1800_01FF	512B	配置区
0x1800_0200 – 0x1FFF FFFF		保留
0x2000 0000 – 0x2000 0FFF	4KB	RSRAM 数据区
0x2000 1000 – 0x2000 3FFF	12KB	SRAM 数据区
0x2000 4000 –0x3FFF FFFF		保留
0x4000 0000 – 0x4001 7FFF	96KB	APB
0x4001 8000 – 0x4001 EFFF		保留
0x4001 F000 – 0x4001 FFFF	4KB	系统控制寄存器区
0x4002 0000 – 0x47FF FFFF		保留
0x4800 0000 – 0x4800 0FFF	4KB	GPIOA 寄存器区
0x4800 1000 – 0x4800 1FFF	4KB	GPIOB 寄存器区
0x4800 2000 – 0x4800 2FFF	4KB	GPIOC 寄存器区
0x4800 3000 – 0x4800 4FFF		保留
0x4800 5000 – 0x4800 5FFF	4KB	GPIOF 寄存器区
0x4800 6000 – 0xE000 DFFF		保留
0xE000 E000 – 0xE000 EFFF	4KB	内核控制寄存器区
0xE000 F000 –0xEFFF FFFF		保留
0xF000 0000 – 0xF000 0FFF	4KB	系统 ROM 表
0xF000 1000 –0xFFFF FFFF		保留

www.pai-ic.com | pengpai microelectronics

表 1-2 APB 地址分配

APB Memory Address	Size	Peripherals
0x4000 0000 – 0x4000 07FF	2KB	IFMC
0x4000 0800 – 0x4000 0BFF	1KB	CMP0
0x4000 0C00 – 0x4000 0FFF	1KB	CMP1
0x4000 1000 – 0x4000 13FF	1KB	TIM2
0x4000 1400 – 0x4000 17FF	1KB	TIM3
0x4000 1800 – 0x4000 1BFF	1KB	外设占用(1)
0x4000 1C00 – 0x4000 1FFF	1KB	TIM4
0x4000 2000 – 0x4000 27FF	-	保留
0x4000 2800 – 0x4000 2BFF	1KB	BEEP
0x4000 2C00 – 0x4000 2FFF	1KB	CMP2
0x4000 3000 – 0x4000 37FF	2KB	IWDG
0x4000 3800 – 0x4000 3BFF	1KB	SPI1
0x4000 3C00 – 0x4000 3FFF	1KB	CRC
0x4000 4000 – 0x4000 43FF	1KB	UART2
0x4000 4400 – 0x4000 47FF	1KB	UART0
0x4000 4800 – 0x4000 4BFF	1KB	ALU
0x4000 4C00 – 0x4000 4FFF	1KB	UART3
0x4000 5000 – 0x4000 53FF	-	保留
0x4000 5400 – 0x4000 57FF	1KB	I2C0
0x4000 5800 – 0x4000 5BFF	1KB	I2C1
0x4000 5C00 – 0x4000 5FFF	1KB	UART4
0x4000 6000 – 0x4000 63FF	1KB	UART5
0x4000 6400 – 0x4000 67FF	1KB	TIM8
0x4000 6800 – 0x4000 6BFF	1KB	CMP3
0x4000 5C00 – 0x4000 EFFF	-	保留
0x4000 F000 – 0x4000 F3FF	1KB	DMA
0x4000 F400 – 0x4001 23FF	-	保留
0x4001 2400 – 0x4001 27FF	1KB	ADC
0x4001 2800 – 0x4001 2BFF	-	保留
0x4001 2C00 – 0x4001 2FFF	1KB	TIM1
0x4001 3000 – 0x4001 33FF	1KB	SPI0
0x4001 3400 – 0x4001 37FF	-	保留
0x4001 3800 – 0x4001 3BFF	1KB	UART1
0x4001 3C00 – 0x4001 3FFF	1KB	RTC
0x4001 4000 – 0x4001 43FF	-	保留
0x4001 4400 – 0x4001 47FF	1KB	TIM5
0x4001 4800 – 0x4001 4BFF	1KB	TIM6
0x4001 4C00 – 0x4001 4FFF	1KB	TIM7
0x4001 5000 – 0x4001 57FF	2KB	LCD

www.pai-ic.com | pengpai microelectronics

0x4001 5800 – 0x4001 5BFF	1KB	CAN
0x4001 5C00 – 0x4001 7FFF	-	保留

(1) :该地址被分配到不同的外设，详见相关寄存器说明。

www.pai-ic.com | pengpai microelectronics

1.3 嵌入式 SRAM

MCU 内置 2 个 SRAM：

- RSRAM
- SRAM

RSRAM，即 Retention SRAM，它用于支持在一些特定的待机模式下保持数据，已保证唤醒后的功能，RSRAM 固定为 4KB。

SRAM 最大支持至 12KB，详见《数据手册》说明。

MCU 最大支持由 RSRAM 和 RAM 组成的 16K 字节 RAM 空间，他们均可以按照字节、半字(16 位)或全字(32 位)访问，RAM 空间起始地址是 0x2000 0000。

1.4 嵌入式存储器 FLASH

MCU 内置的存储器可以用于下述两种编程方式：

- 在线编程(ICP)，在线编程(In Circuit Programming)方式用于更新存储器的全部内容，它通过 SWD 协议下载用户应用程序到微控制器中。ICP 是一种快速有效的编程方法，消除了封装和管座的困扰。
- 在应用编程(IAP)，在应用编程(In Application Programming)方式用于更新存储器的部分内容，它支持用户通过自定义的通信接口(UART/SPI/I2C 等)将应用程序(APP)更新至指定的地址中，并跳转至相应地址执行 APP，IAP 支持多个 APP 之间相互跳转，在应用程序固化之后，仍可使用用户自定义的通信接口更新 APP。

片内存储器有最大 64K 字节的结构，下面罗列存储器的组成部分：

- 主程序区
- 配置区

通过片内存储器控制器 IFMC 可以便捷的控制 FLASH，有关 IFMC 的详细信息，请参考”片内闪存控制器(IFMC)”一章描述。

1.5 启动配置

MCU 支持两种启动模式：

- 从主程序区启动
- 从 IAPAR 指定地址启动

这两种启动模式都基于 FLASH 存储器，通过特定的程序配置以实现不同的启动模式，而无需外部硬件的介入。

注意：默认从主程序区启动，关于从 IAPAR 指定地址启动的详细信息，请参考”IAP 功能”一节描述

2 CRC

2.1 综述

CRC 算法基于模 2 除法的原理，这需要占用一定的系统计算资源。
集成的硬件 CRC 是独立于系统的，它速度更快，更加灵活，且运行时并不占用系统计算资源,在一个时钟周期内，就可以完成 CRC 的计算。

2.2 特性

- 16 位的可编程的多项式，适用于多种不同的通信标准
- 16 位的可编程的种子(初始值)，适用于多种不同的通信标准
- 即算即得，单个 PCLK 的 CRC 计算时间
- 硬件反转，以支持不同类型的数据格式
  - 输入位序列反转
  - 输入字节序列反转
  - 输出位序列反转
- 独立的输入/输出数据寄存器

www.pai-ic.com | pengpai microelectronics

2.3 CRC 功能描述

CRC 即循环冗余校验，是一种数据传输检错功能，CRC 对一帧数据中的有效数据进行多项式计算，并将得到的结果附在这帧数据后面；它被广泛用于各种通信协议，常见的有 USB，Modbus 等等。

在实际通信中、通信的收发双方都约定了同一种 CRC 算法，如果数据帧在传输过程中没有被破坏，则双方通过 CRC 计算得出的结果将一致。

2.3.1 多项式

多项式用于生成有效数据的 CRC 校验码，又称为"生成多项式"。

收发双方约定了同一个多项式，利用这个多项式，对发送或接收的有效数据进行模 2 除法，以求出 CRC 校验码。

- 对于发送方，计算得出的 CRC 校验码被附在帧数据后面。
- 对于接收方，计算得出的 CRC 校验码会与帧数据之后的 CRC 校验码进行对比，当两者一致，才会接收本次数据。

常用的 CRC 多项式如下表所示：

表 2-1 常用的 CRC 多项式

名称	多项式	16 进制值	应用举例
CRC-16	$X^{16}+X^{15}+X^{2}+1$	0X18005	Modbus、USB
CRC-CCITT	$X^{16}+X^{12}+X^{5}+1$	0X11021	HDL、PPP-FCS

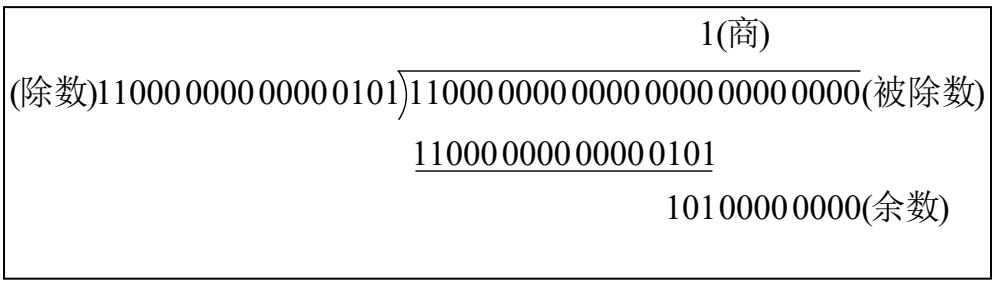
例如上表的 CRC-16，CRC 规定了多项式中有幂次为 1，没有幂次为 0，首尾一定要是 1，所以多项式 CRC-16 的二进制值为"1 1000 0000 0000 0101"，用 16 进制表示为 0X18005。

注意：由于最高位总是为 1，一般会将最高位忽略，但其本质是不变的。

示例，求有效数据"0x0180"的 CRC-16 结果：

- 0x0180 的二进制值为"1 1000 0000"
- CRC 为 16 位，0x0180 作为被除数，后面补上 16 个'0'："1 1000 0000 0000 0000 0000 0000"
- CRC-16 多项式的 16 进制值为 0x18005，作为除数，其二进制值为"1 1000 0000 0000 0101"

图 2-1 CRC-16 计算过程



最终的余数"101 0000 0000"就是 0x0180 的 CRC-16 结果，将其转换为 16 进制，结果为 0x500。

www.pai-ic.com | pengpai microelectronics

2.3.2 种子(初始值)

初始值的作用在于防止全'0'的数据 CRC 结果一直为 0，它执行一个"异或"的操作，对于有效数据：

- 当有效数据为'0'，初始值为'1'时，最终有效数据=0⊕1=1
- 当有效数据为'1'，初始值为'1'时，最终有效数据=1⊕1=0

合理的设置初始值有利于提高通信的鲁棒性，在一些标准的通信协议 CRC 中，对初始值也做出了相关要求。

注意：初始值的作用时机总是在反转功能作用之后。

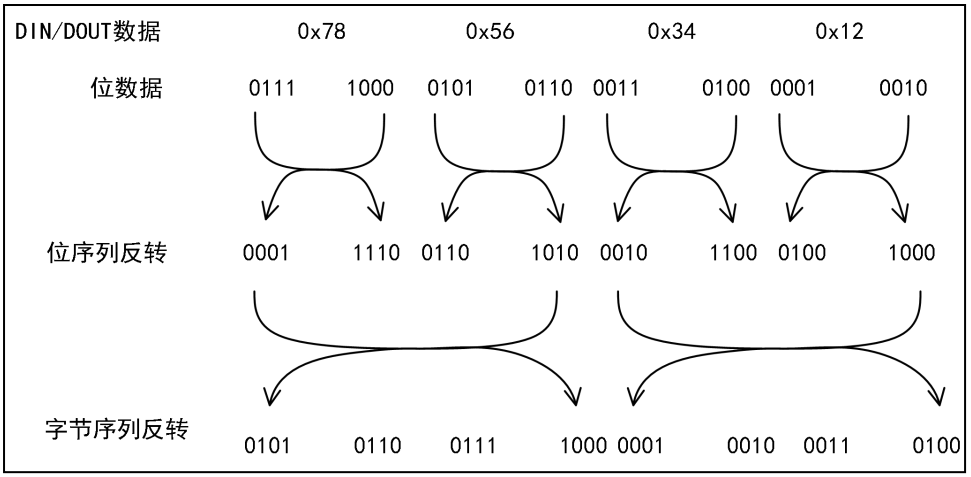
2.3.3 反转功能

CRC 模块的数据格式默认为 MSB(高位在前)，反转功能用于保证输入/输出数据格式间的兼容性：

- 对于输入：当输入数据为 LSB 格式时，可以使用输入位序列反转功能，将输入数据的格式转换成 MSB 格式。
- 对于输出：当输出数据需要为 LSB 格式时，可以使用输出位序列反转功能，将输出数据的格式转换成 LSB 格式。
- 特别地、当外部传入的数据是低字节在前，高字节在后的 16 位数据格式时，可以使用字节序列反转功能。

注意：当同时使能了输入字节序列反转功能和输入位序列反转功能时，输入字节序列反转功能被首先生效。

图 2-2 反转功能图



www.pai-ic.com | pengpai microelectronics

2.4 寄存器描述

2.4.1 CRC 控制寄存器(CRC_CR)

Control Register

(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	COSN	CBN	CISN	CIS	CRS	EN
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**EN：CRC 模块使能控制(CRC enable)** 0： CRC 模块失能 1： CRC 模块使能
位 1	**CRS：CRC 复位控制(CRC reset control)** 0： 无效 1： 复位 CRC_DOUT 到默认状态
位 2	**CIS：CIS 输入选择(CRC input select)** 0： 8 位数据宽度 1： 16 位数据宽度
位 3	**CISN：输入位序列反转(CRC input bit sequence reversal)** 无论 16 位和 8 位模式下，输入位序列反转只在字节内进行 0： 不反转 1： 反转
位 4	**CBN：输入字节序列反转(CRC input byte sequence reversal)** 输入字节序列反转只对 16-bit 模式有效 0： 不反转 1： 反转
位 5	**COSN：输出位序列反转(CRC output bit sequence reversal)** 输出位序列反转是对整个 16-bit 输出而言，而不是字节内部反转 0： 不反转 1： 反转
位 31：6	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

2.4.2 CRC 种子寄存器(CRC_SEED)

Seed Register

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	SEED[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位 15：0	**SEED[15:0]：CRC 种子(CRC seed)**
位 31：16	保留。必须保持为默认值。

2.4.3 CRC 多项式寄存器(CRC_POLY)

Polynomial Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	POLY[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1

位 15：0	**POLY[15:0]：CRC 多项式(CRC poly)** 0x8005：　表示 G(X) = X^16 + X^15 + X^2 + 1 0x1021：　表示 G(X) = X^16 + X^12 + X^5 + 1 其他：　保留 ***注：最高位的因子不需要写入寄存器***
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

2.4.4 CRC 数据输入寄存器(CRC_DIN)

Data Input Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	DIN[15:0]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**DIN[15:0]：CRC 数据输入寄存器(CRC data input)** 该寄存器只写不可读，读恒为 0 ***注：*** ***1. 8 位模式下，仅低 8 位有效*** ***2. 仿真模式下对该寄存器写入的数据无效***
位 31：16	保留。必须保持为默认值。

2.4.5 CRC 数据输出寄存器(CRC_DOUT)

Data Output Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	DOUT[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位 15：0	**DOUT[15:0]：CRC 数据输出寄存器(CRC data output)** 该寄存器只读不可写 ***注：8 位模式下，仅低 8 位有效***
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

2.4.6 CRC 寄存器列表

地址	寄存器	描述	备注
0x4000_3C00	CRC_CR	CRC 控制寄存器	CRC_CR 说明
0x4000_3C04	CRC_SEED	CRC 种子寄存器	CRC_SEED 说明
0x4000_3C08	CRC_POLY	CRC 多项式寄存器	CRC_POLY 说明
0x4000_3C0C	CRC_DIN	CRC 数据输入寄存器	CRC_DIN 说明
0x4000_3C10	CRC_DOUT	CRC 数据输出寄存器	CRC_DOUT 说明

3 电源控制(PWR)

3.1 综述

PWR 列举了芯片内部与电源相关的所有资源，包括内部的电源电压调节器、可编程的电源电压监测器、低功耗模式。

3.2 特性

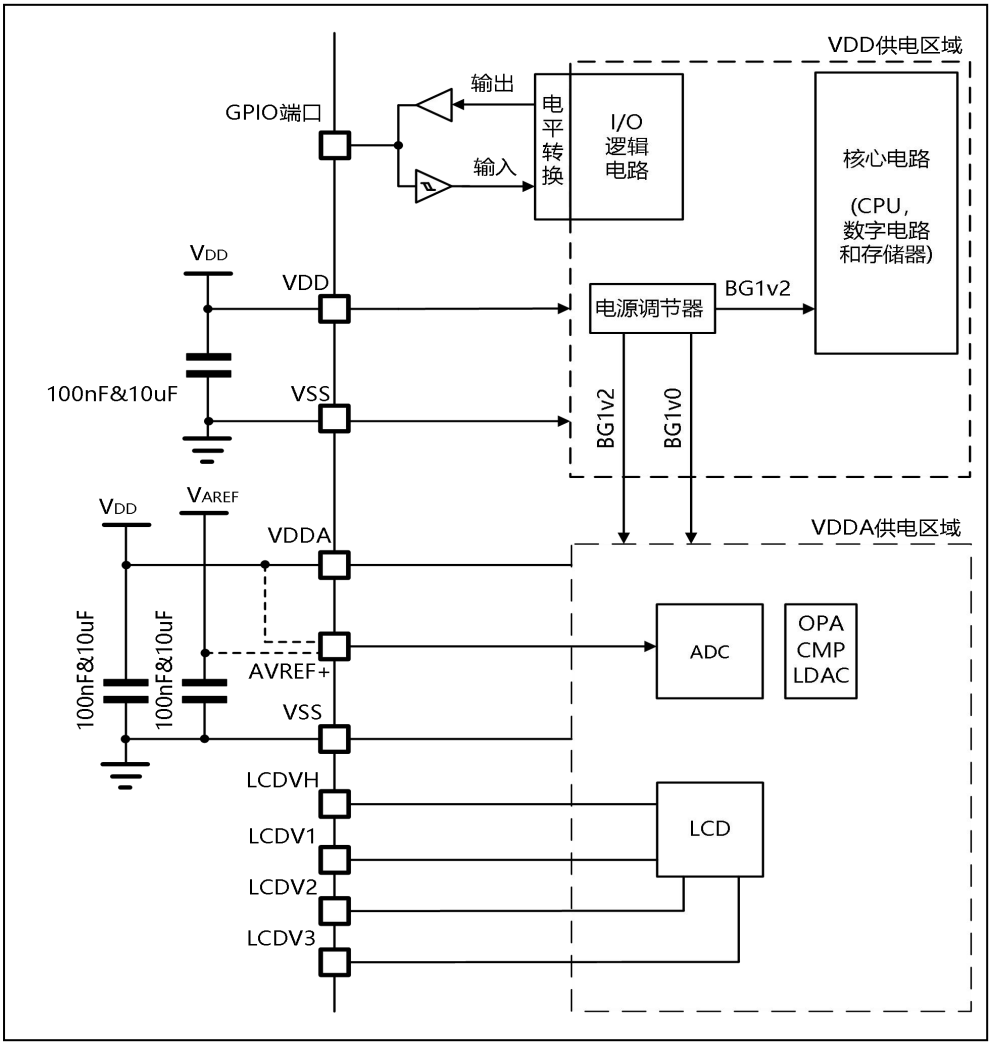
- 集成的电源调节器，提供 2 路内部电源、均可通过 ADC 内部通道进行访问：
  - BG1v0 1.0V
  - BG1v2 1.2V
- 多挡位、支持复位或中断的可编程电源电压检测器
- 在低功耗模式下，提供三种低功耗状态：
  - 睡眠状态
  - 深度睡眠状态
  - 待机状态
- 待机状体提供 8 个待机模式，以递进式的关闭外设，降低功耗

www.pai-ic.com | pengpai microelectronics

3.3 电源调节器

MCU 支持在超宽电压范围内工作、工作电压(V_{DD})详见《数据手册》。
通过内置的电源调节器提供内部所需的 1.2V 参考电源 BG1v2、1.0V 参考电源 BG1v0。
所有的内部电源均可通过 ADC 内部通道进行访问。详见(ADC_CR1 寄存器)的“CHS”位描述。

图 3-1 电源框图



3.3.1 电源调节器

复位后电源调节器总是使能的。根据系统运行状态、它以 2 种不同的模式工作。

- 运行模式：调节器以正常功耗模式提供 BG1v2 和 BG1v0 两路电源。BG1v2 作为核心电源共给内部 CPU、存储器、数字外设和高速 RC 电路，并且与 BG1v0 一起接入 ADC 的内部模拟通道中，如图 3-1 所示。
- 低功耗模式：提供睡眠、深度睡眠和待机三种低功耗模式，电源调节器将递进的关闭片内电源、时钟、外设，以使系统功耗大大降低。

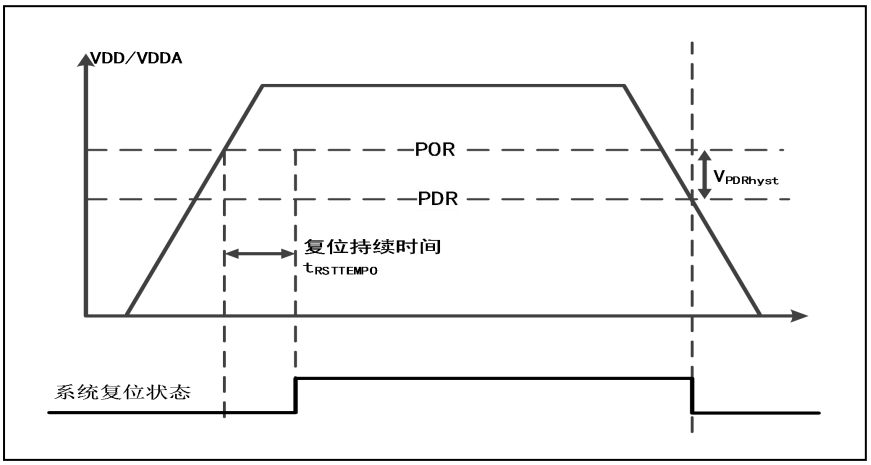
www.pai-ic.com | pengpai microelectronics

3.3.2 电源复位条件

MCU 内部有一个完整的上电复位(POR)和掉电复位(PDR)电路，当 VDD 电压达到工作电压时系统就能正常工作。

当 VDD 低于指定的限位电压 V_{POR}/V_{PDR} 时，系统保持为复位状态。关于上电复位和掉电复位的更多细节请参考“复位功能描述”一节描述和《数据手册》的电气特性部分。

图 3-2 上电复位和掉电复位的波形图



3.3.3 可编程的电源电压监测器(PVD)

用户可以利用 PVD 对 VDD 电压进行监测，(电源电压监测器配置寄存器 PWR_PVDR)中的“PLS”位用于设定 PVD 监控 VDD 电压的阈值。

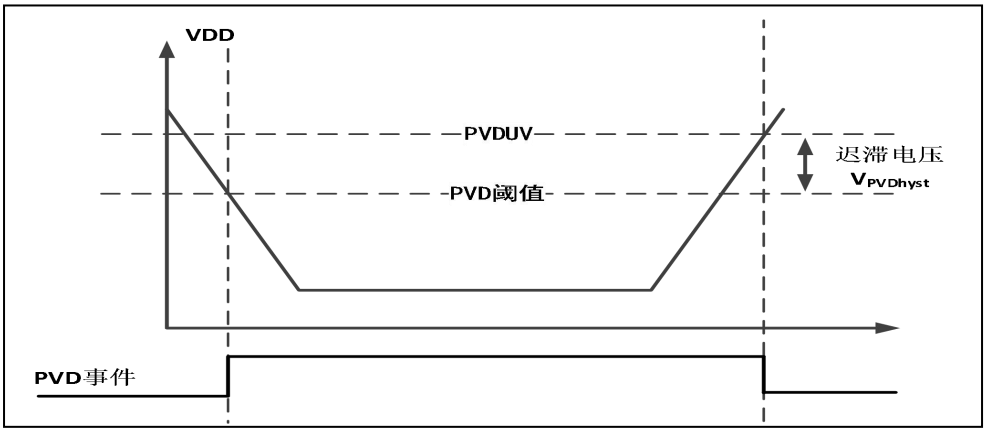
通过将(PWR_PVDR 寄存器)中的 PVDE 位置‘1’以使能 PVD。

PVD 事件支持用户通过复位和中断两种形式进行访问，复位功能参考“电源低电压复位”一节描述，其对应的中断事件在内部被连接到 NVIC 的第 0 号中断，如果该中断在系统中断使能寄存器 ISER 中被使能，一旦发生该事件、NVIC 就会响应 PVD 的中断请求。

PVD 事件的触发/解除机制由硬件自动控制，当 VDD 下降到“PLS”位所设定的阈值时，PVD 中断被触发，当 VDD 上升到 PVDUV 时，PVD 中断被解除。

这一特性可用于执行紧急关闭任务。

图 3-3 PVD 的门限



www.pai-ic.com | pengpai microelectronics

3.4 低功耗模式

系统或电源复位以后，系统处于运行模式。当系统无需继续运行时，可以利用多种低功耗模式来节省功耗。

例如等待某个外部事件时，用户可以根据最低电源消耗、唤醒时间和可用的唤醒源等条件，选定一个最佳的低功耗模式。

MCU 提供了三种低功耗模式：

- 睡眠状态(Cortex™-M0 内核停止，但包括 Cortex-M0 核心的外设在内的所有外设，如 NVIC、SysTick 等仍在运行，IFMC 无法访问)
- 深度睡眠状态(除 LSI 和 LSE 外的所有时钟均已停止工作，相关的片内电源以及外设被强制关闭)。
- 待机状态(主电源域断电，包括深度睡眠状态下关闭的外设，SRAM 也被停止工作，根据设置的待机模式，更多的外设支持被强制关闭)

此外，在运行模式下，还可以通过以下方式降低功耗：

- 失能未被使用的时钟源
- 失能未被使用但已被使能的外设
- 将不使用的 GPIO 做内部下拉处理

注意：内部电源的初始化依赖于 LSI，上电时，LSI 不应立刻被关闭， 否则将导致内部电源异常，详见《数据手册》说明。

表 3-1 低功耗模式资源一览

低功耗状态	强制关闭的时钟	强制关闭的片内电源	强制关闭的外设
睡眠状态	HCLK	无	IFMC
深度睡眠状态	HSI 时钟 PLL 时钟 HSE 时钟 SYS_CLK	BG1v0 BG1v2	PVD IFMC MCO SYS_CLK 挂载的所有外设
待机状态 0	HSI 时钟 PLL 时钟 HSE 时钟 SYS_CLK	BG1v0 BG1v2	SRAM 深度睡眠状态下强制关闭的外设
待机状态 1			TIM4、SRAM 深度睡眠状态下强制关闭的外设
待机状态 2			RTC、SRAM 深度睡眠状态下强制关闭的外设
待机状态 3			TIM4、RTC、SRAM 深度睡眠状态下强制关闭的外设
待机状态 4			RSRAM、SRAM 深度睡眠状态下强制关闭的外设
待机状态 5			TIM4、RSRAM、SRAM 深度睡眠状态下强制关闭的外设
待机状态 6			RTC、RSRAM、SRAM 深度睡眠状态下强制关闭的外设
待机状态 7			TIM4、RTC、RSRAM、SRAM 深度睡眠状态下强制关闭的外设

www.pai-ic.com | pengpai microelectronics

3.4.1 进入低功耗模式

在运行模式下，通过将(SCR 寄存器)中的“SLP”位置‘1’，以选定系统进入低功耗模式时，系统处于睡眠状态还是深度睡眠状态。

系统进入睡眠状态或深度睡眠状态有两种方法：

- 执行 WFI 或 WFE 指令以进入低功耗模式
- 将 SCR 寄存器中的“SOE”位置‘1’，当系统从最低优先级的中断处理程序中退出时，立即进入低功耗模式

相对于睡眠状态和深度睡眠状态，待机状态则是个特例，在运行模式下，通过配置(PWR_STBCR1 寄存器)中”MODE”位以选择所需的待机状态，再通过将“EN”位置‘1’直接进入待机状态。

注意：进入低功耗模式前，应该将所有未使用到的管脚配置为下拉输入，并清除所有管脚的复用功能，使系统功耗得到最大优化。

3.4.2 睡眠状态

“低功耗模式资源一览”表中，罗列了系统处于睡眠状态时，片内资源的工作状态。

如需优化功耗，在进入睡眠状态前，用户可手动关闭无需在低功耗模式下工作的外设以降低功耗。

3.4.3 深度睡眠状态

“低功耗模式资源一览”表中，罗列了系统处于深度睡眠状态时，片内资源的工作状态。

在深度睡眠状态下，只有 LSE/LSI 时钟挂载的外设可以正常运行，内核的寄存器和 SRAM 的信息仍保存，程序在唤醒后仍从上一次停止处执行。

除“低功耗模式资源一览”表中所罗列的，在深度睡眠状态下被强制关闭的外设外，其他外设均不会被强制关闭，在运行模式下使能的外设，在进入深度睡眠前应该手动关闭以避免额外功耗。

如需进一步的优化功耗，可将 LSE/LSI 时钟关闭，但 LSE/LSI 时钟挂载外设将无法工作，此时低功耗模式的唤醒仅支持外部中断唤醒。

www.pai-ic.com | pengpai microelectronics

3.4.4 待机状态

“低功耗模式资源一览”表中，罗列了系统处于待机状态时，片内资源的工作状态。
在待机状态下，除了 RSRAM、TIM4、RTC 和待机模式相关寄存器外，包括 SRAM 以内，所有的外设均被关闭，SRAM 的信息丢失，内核的寄存器恢复至默认值。
不同待机模式下，TIM4、RTC 和 RSRAM 电源状态如下表所述。当状态为 OFF 时，待机状态下相关外设的寄存器或信息丢失。

注意：

1. 当系统从待机状态唤醒时，程序从 PWR_STBCR1 寄存器的“SWUS”位设定的地址开始执行，相应地址处必须存在程序。

2. “SWUS”位为 1 时，0x2000 0000 地址不支持被用于 IVTS 地址。

3. 当 TIM4 或 RTC 电源关闭时，可将 LSE/LSI 时钟关闭，此时待机模式的唤醒仅支持 GPIOA 管脚外部中断唤醒。

表 3-2 待机模式下外设电源状态

待机模式	RSRAM	RTC	TIM4
待机模式 0	ON	ON	ON
待机模式 1	ON	ON	OFF
待机模式 2	ON	OFF	ON
待机模式 3	ON	OFF	OFF
待机模式 4	OFF	ON	ON
待机模式 5	OFF	ON	OFF
待机模式 6	OFF	OFF	ON
待机模式 7	OFF	OFF	OFF

3.4.5 唤醒方式

当系统处于低功耗模式时：

如果是睡眠状态，根据进入低功耗模式的指令，有相应的唤醒方式：

- WFI 指令：任意一个被 NVIC 响应的外设中断都能将系统从睡眠模式唤醒。
- WFE 指令：包括所有中断在内、所有内核支持的事件

当使用 WFE 指令进入睡眠状态，无论(系统控制寄存器 SCR)的“SWC”位是否为‘1’，所有中断或事件均可唤醒。

如果是深度睡眠状态，根据进入低功耗模式的方法，有相应的唤醒方式：

- WFI 指令：LSE 或 LSI 时钟挂载外设的中断或者外部中断
- WFE 指令：LSE 或 LSI 时钟挂载外设的中断、外部中断、复位事件或调试模式请求事件

当使用 WFE 指令进入睡眠状态，无论(系统控制寄存器 SCR)的“SWC”位是否为‘1’，LSI/LSE 时钟挂载外设的中断、外部中断、复位事件或者调试模式请求事件均可唤醒。

如果是待机状态，根据 PWR_STBCR2 寄存器设置的唤醒源，有相应的唤醒方式：

- GPIOA=1：GPIOA 管脚的外部中断
- RTC=1：RTC 中断
- TIM4=1：TIM4 中断

当唤醒源发生中断时，系统可从待机状态唤醒，(PWR_STBSR 寄存器)相应唤醒源位置‘1’。

注意：

1. *当唤醒源设置为 RTC 或 TIM4，进入待机模式后，若相应外设电源为 OFF 状态，则系统无法从待机状态唤醒。*
2. *进入待机模式前，需清除相应唤醒源的中断标志和 PWR_STBSR 寄存器中相应唤醒事件标志，否则无法正确进入待机模式。*
3. *当选择 FLASH 快速唤醒(PWR_STBCR1 寄存器的“FWUS”位置‘1’)时，会增加系统功耗。*

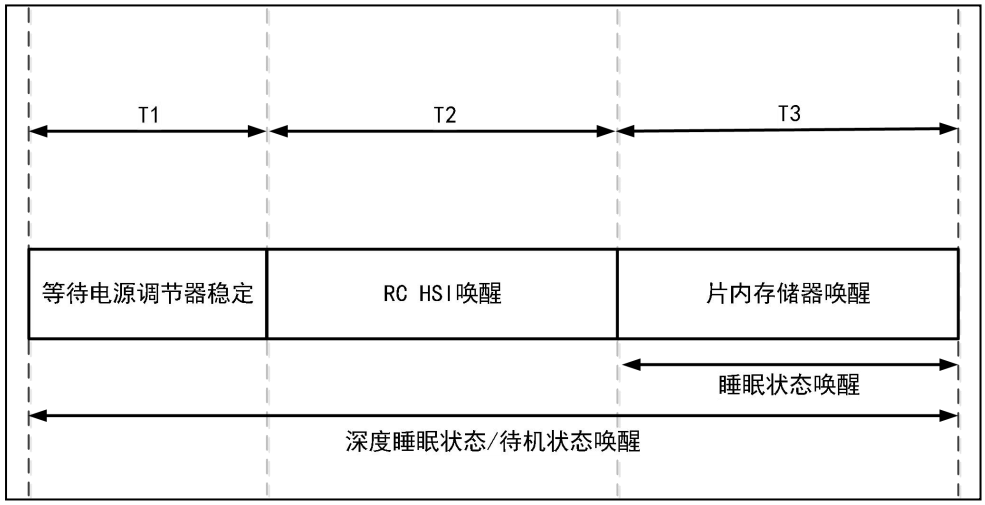
www.paj-ic.com | pengpai microelectronics

3.4.6 睡眠唤醒时间

睡眠状态和深度睡眠状态的唤醒时间定义为：从唤醒事件开始至用户程序取读第一条指令。

系统从低功耗模式被唤醒时，等待电源调节器稳定后 HSI 时钟被唤醒(睡眠模式下无 HSI 时钟唤醒过程)，紧接着片内存储器和 CPU 就被唤醒，最后系统重新进入运行模式。

图 3-4 低功耗唤醒过程(“SCWK”位为 0)



芯片在进入深度睡眠模式之前，可以配置时钟配置寄存器(RCC_CFGR)的“SCWK”位以选择系统时钟在低功耗唤醒后是否自动恢复到上一次的状态。

片内存储器唤醒时间可配置，通过配置 PWR_STBCR1 寄存器的“FWUS”位改变唤醒时间。

图 3-5 低功耗唤醒过程

FWUS	T1	T2	T3
0	10uS(1)	$t_{SU(HSI)}$(2)	40uS
1			10uS

1. **等待电源调节器稳定的时间为 VDD=5V 下的典型值**
2. **RC HSI 唤醒时间取 $t_{SU(HSI)}$的典型值，详请参考《数据手册》**

www.pai-ic.com | pengpai microelectronics

3.5 寄存器描述

3.5.1 电源电压监测器配置寄存器(PWR_PVDR)

PVD Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	PLS[2:0]			PVDE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位 0	**PVDE**：电源电压监测器使能**(Power voltage detection enable)** 0： 失能 PVD 1： 使能 PVD
位 3：1	**PLS[2:0]**：**PVD** 电平选择**(Power level selection)** 这些位用于选择电源电压检测器的电压阈值 000： 1.7V 001： 2.0V 010： 2.2V 011： 2.5V 100： 2.75V 101： 3.0V 110： 3.5V 111： 4.0V
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

3.5.2 待机模式控制寄存器 1(PWR_STBCR1)

Standby Mode Control Register 1

(地址：0x4001_F040)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	FWUS	SWUS
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW
复位	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	MODE[2:0]						EN
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	Res	Res	Res	W
复位	0	0	1	1	1	1	1	1	0	0	0	0	0	0	0	0

位 0	**EN**：待机模式使能**(Standby mode enable)** 该位写**'1'**，芯片进入待机模式后，硬件自动清**'0'**。 0： 禁止 1： 使能
位 3：1	保留。必须保持为默认值。
位 6：4	**MODE[2:0]**：待机模式选择**(Standby mode selection)** 待机状态 0~7。各个待机状态详见”待机状态”一节中的描述
位 15：7	保留。必须保持为默认值。
位 16	**SWUS**：待机唤醒启动方式**(Standby wake-up start mode)** 0： 唤醒后从 0x0000_0000 地址开始执行指令 1： 唤醒后从 0x2000_0000 地址开始执行指令 ***注：“SWUS”位为 1 时，0x2000 0000 地址不支持被用于 IVTS 地址。***
位 17	**FWUS**：**FLASH** 唤醒方式选择**(FLASH wake-up selection)** 0： 普通唤醒 1： 快速唤醒 ***注：选择快速唤醒时，会增加系统功耗。***
位 31：18	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

3.5.3 待机模式控制寄存器 2(PWR_STBCR2)

Standby Mode Control Register 2

(地址：0x4001_F044)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	TIM4	RTC	GPIOA
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**GPIOA：GPIOA 管脚唤醒使能(GPIOA pin wake-up enable)** 0： 禁止 1： 使能
位 1	**RTC：RTC 中断唤醒使能(RTC wake-up enable)** 0： 禁止 1： 使能
位 2	**TIM4：TIM4 中断唤醒使能(TIM4 wake-up enable)** 0： 禁止 1： 使能
位 31：3	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

3.5.4 待机模式状态寄存器(PWR_STBSR)

Standby Mode Status Register

(地址：0x4001_F048)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	TIM4	RTC	GPIOA
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**GPIOA：GPIOA 管脚唤醒标志(GPIOA pin wake-up flag)** 0：　无 GPIOA 管脚唤醒发生 1：　发生 GPIOA 管脚唤醒，该位写 1 清除
位 1	**RTC：RTC 中断唤醒标志(RTC wake-up flag)** 0：　无 RTC 中断唤醒发生 1：　发生 RTC 中断唤醒，该位写 1 清除
位 2	**TIM4：TIM4 中断唤醒标志(RTC wake-up flag)** 0：　无 TIM4 中断唤醒发生 1：　发生 TIM4 中断唤醒，该位写 1 清除
位 31：3	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

3.5.5 系统控制寄存器(SCR)

System Control Register

(地址：0xE000_ED10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	SWC	-	SLP	SOE	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	Res	RW	RW	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	保留。必须保持为默认值。
位 1	**SOE**：低功耗模式控制**(Sleep option enable)** 0：　最低优先级的中断处理完毕后，仍处于运行模式 1：　最低优先级的中断处理完毕后，根据 SLP 位，立即进入睡眠或深度睡眠模式
位 2	**SLP**：低功耗模式选择**(Sleep option)** 0：　睡眠状态 1：　深度睡眠状态
位 3	保留。必须保持为默认值。
位 4	**SWC**：低功耗唤醒控制**(Sleep wakeup control)** 0：　仅使能的中断或者事件可以唤醒低功耗模式 1：　所有中断或者事件都可以唤醒低功耗模式
位 31：5	保留。必须保持为默认值。

3.5.6 PWR 寄存器列表

地址	寄存器	描述	备注
0x4000_1800	PWR_PVDR	电源电压监测器配置寄存器	PWR_PVDR 说明
0x4001_F040	PWR_STBCR1	待机模式控制寄存器 1	PWR_STBCR1 说明
0x4001_F044	PWR_STBCR2	待机模式控制寄存器 2	PWR_STBCR2 说明
0x4001_F048	PWR_STBSR	待机模式状态寄存器	PWR_STBSR 说明
0xE000_ED10	SCR	系统控制寄存器	SCR 说明

www.pai-ic.com | pengpai microelectronics

4 复位和时钟控制(RCC)

4.1 综述

MCU 内部集成了一个多功能的复位和时钟控制器。

在复位功能上，该控制器支持 3 种复位：系统复位、电源复位、功能复位。所有复位均支持复位后取读复位标志。

在时钟功能上，三种不同的时钟源可被用来驱动系统时钟(SYS_CLK)：

- HSE 外部高速时钟
- HSI 振荡器时钟
- PLL 时钟

低频的二级时钟源用于驱动特色功能：

- LSI 振荡器时钟和 LSE 外部低速时钟，能够通过程序选择，作为独立看门狗 IWDG，蜂鸣器 BEEP、低功耗定时器 TIM4、液晶显示控制器 LCD 和实时时钟 RTC 的时钟源。

当不被使用时，任一个时钟源都可被独立地启动或关闭，由此优化系统功耗。

4.2 特性

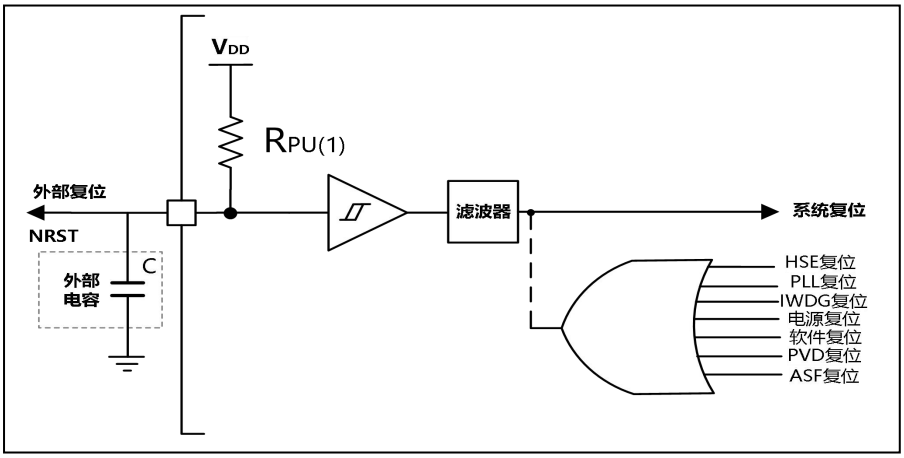
- 多功能、配置灵活的复位机制
- 集成的高速 32MHz RC 振荡器 HSI
- 集成的低功耗 32KHz RC 振荡器 LSI
- 集成的 PLL，可将 HSE 或 HSI 时钟经过倍频和分频后作为系统时钟 SYS_CLK
- 鲁棒性优异的时钟安全机制
- 配置灵活的时钟输出

www.pai-ic.com | pengpai microelectronics

4.3 复位功能描述

MCU 支持三种复位形式，分别为系统复位、电源复位和功能复位。

图 4-1 复位框图



(1):R_{PU} 阻值详见《数据手册》

4.3.1 系统复位

除了(RCC_RSR 寄存器)中的复位状态和 RTC 相关寄存器外，系统复位将复位所有寄存器至它们的复位状态。

当发生以下任一事件时，产生一个系统复位：

- NRST 引脚上的低电平(外部复位)
- 软件复位(SF 复位)
- 独立看门狗计数终止(IWDG 复位)
- HSE 时钟失效复位(HSE 复位)
- PLL 时钟失效复位(PLL 复位)

可通过查看(RCC_RSR 寄存器)中的复位状态以识别复位事件的来源。

4.3.1.1 NRST 引脚复位

NRST 引脚内部的滤波器要求 NRST 复位低电平至少保持 5 个系统时钟周期；当 NRST 引脚被拉低产生外部复位时，它将产生复位脉冲到系统复位。

4.3.1.2 软件复位

通过将 Cortex®-M0 的(中断应用和复位控制寄存器 AIRCR)中的 SYSRESETREQ 位置‘1’，可实现软件复位。更多信息请参考《Cortex™-M0 技术参考手册》。

4.3.1.3 HSE 外部高速时钟失效复位

将(RCC_RCR 寄存器)的“HREN”位置‘1’以使能 HSE 时钟失效复位，当 HSE 时钟失效时，将发生 HSE 时钟失效复位、并将(RCC_RSR 寄存器)的“HSER”位置‘1’。

www.pai-ic.com | pengpai microelectronics

4.3.1.4 PLL 复位

当 PLL 时钟失效时，将发生 PLL 时钟失效复位、并将(RCC_RSR 寄存器)的“PLLR”位置‘1’。

4.3.2 电源复位

包括(RCC_RSR 寄存器)中的复位标志，电源复位将复位所有寄存器至它们的复位状态。

当发生以下任一事件时，产生一个电源复位：

- 芯片上电/掉电复位(POR)

4.3.2.1 芯片上电/掉电复位

芯片上电/掉电复位产生条件请参考“电源复位条件”一节描述。

特别地、Flash 配置区中对配置字进行修改的操作需要产生一次 POR 复位或者 CWR 复位，更多信息请参考“配置区操作”一节描述。

4.3.3 功能复位

功能复位通常具备可编程或多功能的特征，当发生以下任一事件时，产生一个功能复位：

- 电源低电压复位(PVDR)
- 配置字复位(CWR)
- CPU 复位
- RTC 复位(RTCR)

4.3.3.1 电源低电压复位

在电源 PVD 模块使能的前提下，通过将(RCC_RCR 寄存器)中的“PDRE”位置‘1’以使能该复位。

使能该复位、在电源电压低于 PVD 阈值时，将发生 PVD 复位、此时(RCC_RSR 寄存器)中的“PVDR”将被置‘1’。

通过为 PVD 模块配置相应的阈值，能够满足多档电源电压下的复位需求，更多信息请参考“可编程的电源电压监测器”一节描述。

注意：

1. (PWR_PVDR 寄存器)和(RCC_RCR 寄存器)内的值在复位后即恢复到默认值。

2. 若需要 PVD 限制系统在某一电压范围才能开始工作，则必须在用户程序的最开始进行 PVD 阈值配置和 PVD 复位使能。

www.pai-ic.com | pengpai microelectronics

4.3.3.2 配置字复位

往(RCC_ASRCR 寄存器)中写入 CWR 复位密码“0xAB56”即可发生 CWR 复位。
包括(RCC_RSR 寄存器)中的复位标志，CWR 复位将复位所有寄存器至它们的复位状态。
特别地、片内存储器配置区中对配置字进行修改的操作需要产生一次 POR 复位或者高级软件复位，更多信息请参考“配置区操作”一节描述。

4.3.3.3 CPU 复位

往(RCC_ASRCR 寄存器)中写入 CPU 复位密码“0xC57A”即可发生 CPU 复位。
CPU 复位仅复位内核，所有的外设寄存器值将不会被改变。

4.3.3.4 RTC 复位

往(RCC_ASRCR 寄存器)中写入 CPU 复位密码“0x695A”即可发生 RTC 复位。
CPU 复位仅复位 RTC 相关寄存器，所有其他外设寄存器值将不会被改变。

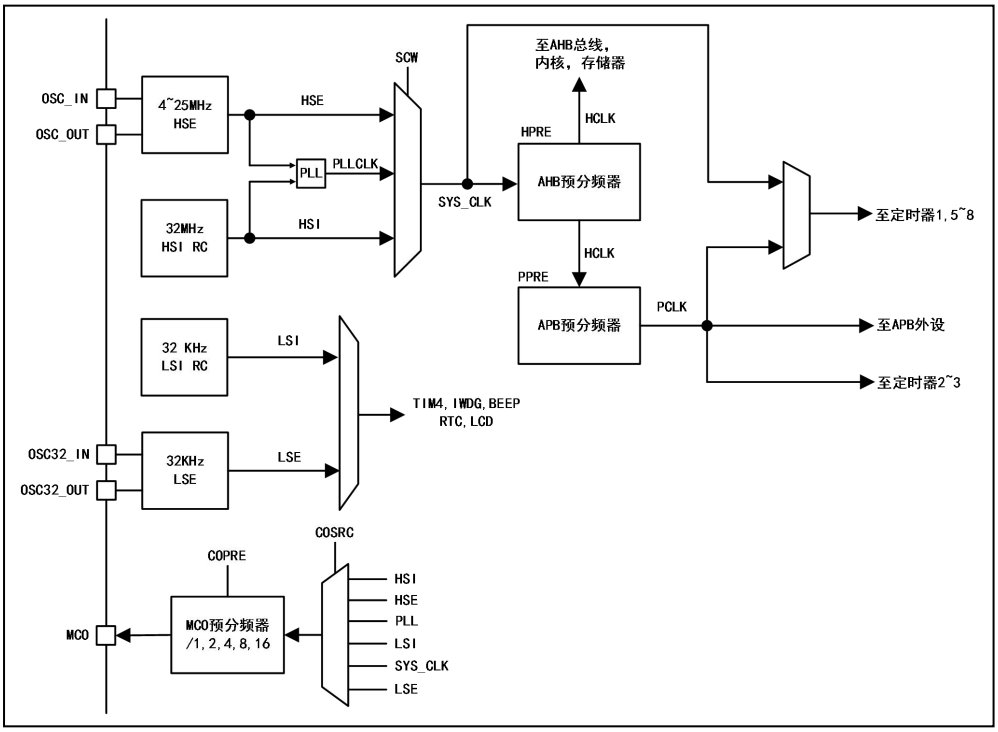
4.4 时钟功能描述

三种不同的时钟源可被用来驱动系统时钟(SYS_CLK)：

- HSE 外部高速时钟
- HSI 振荡器时钟
- PLL 时钟

当不被使用时，任一个时钟源都可被独立地启动或关闭，以优化系统功耗。

图 4-2 时钟树框图



1. **对于时钟源的更多特性，请参考相应产品《数据手册》中“电气特性”章节。**
2. **用户可通过多个预分频器配置 HCLK 和 PCLK 时钟的频率。**
3. **RCC 通过 HCLK 作为 Cortex M0 系统定时器(SysTick)的外部时钟。**
4. **不同外设可能有各自的预分频器。**

www.pai-ic.com | pengpai microelectronics

4.4.1 HSE 时钟

高速外部时钟信号(HSE)由以下两种时钟源产生：

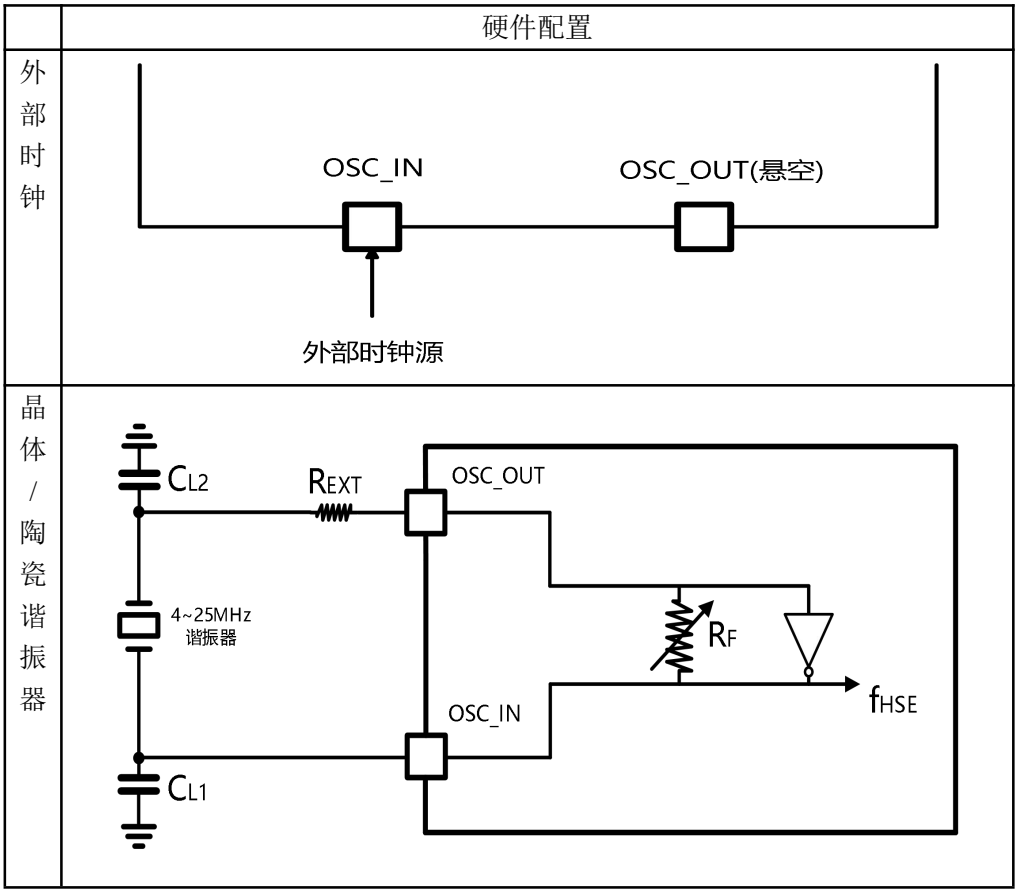
- HSE 用户外部时钟
- HSE 外部晶体/陶瓷谐振器

HSE 时钟可直接作为系统时钟 SYS_CLK 或者作为 PLL 时钟的输入时钟源，见图 4-3 和图 4-6。

在(RCC_HSECR1 寄存器)中的“RDY”位用来指示 HSE 时钟是否稳定。在启动时，直到这一位被硬件置‘1’，时钟才会稳定输出。

为了减少时钟输出的失真和缩短启动稳定时间，晶体/陶瓷谐振器和负载电容器必须尽可能地靠近振荡器引脚。负载电容值必须根据所选择的振荡器来调整。

图 4-3 HSE 时钟源



4.4.1.1 外部时钟源(HSE 旁路)

在这个模式里，必须提供外部时钟。它的频率最高可达 25MHz。用户可通过设置(RCC_HSECR1 寄存器)中的”ECEN”位来选择这一模式。外部时钟信号(50%占空比的方波、正弦波或三角波)必须连到 OSC_IN 引脚，同时保证 OSC_OUT 引脚悬空，见图 4-3。

注意：

1. *当选择外部时钟源输入时，内部反馈电阻一般选择默认值。*
2. *当选择外部时钟源输入时，OSC_OUT 引脚可以用作普通 IO 引脚。*

www.pai-ic.com | pengpai microelectronics

4.4.1.2 外部晶体/陶瓷谐振器(HSE 晶体)

外部振荡器可以输出 4~25MHz 时钟，在满足时钟安全机制的前提下，可以通过(RCC_HSECR1 寄存器)里的“EN”位来使能或禁用，详见“时钟安全机制”。
当系统时钟 SYS_CLK 为高速晶体振荡时钟，高速晶体振荡时钟监测模块将被自动开启，实时检测是否发生晶体振荡时钟停止振荡的情况。
晶体引脚与 GPIO 复用，当不接外部高频晶体时，引脚可作为普通 GPIO 使用。

注意：

1. 根据选用外部晶体/陶瓷谐振器的数据手册合理选择内部反馈电阻。

4.4.2 LSE 时钟

低速外部时钟信号(LSE)由以下两种时钟源产生：

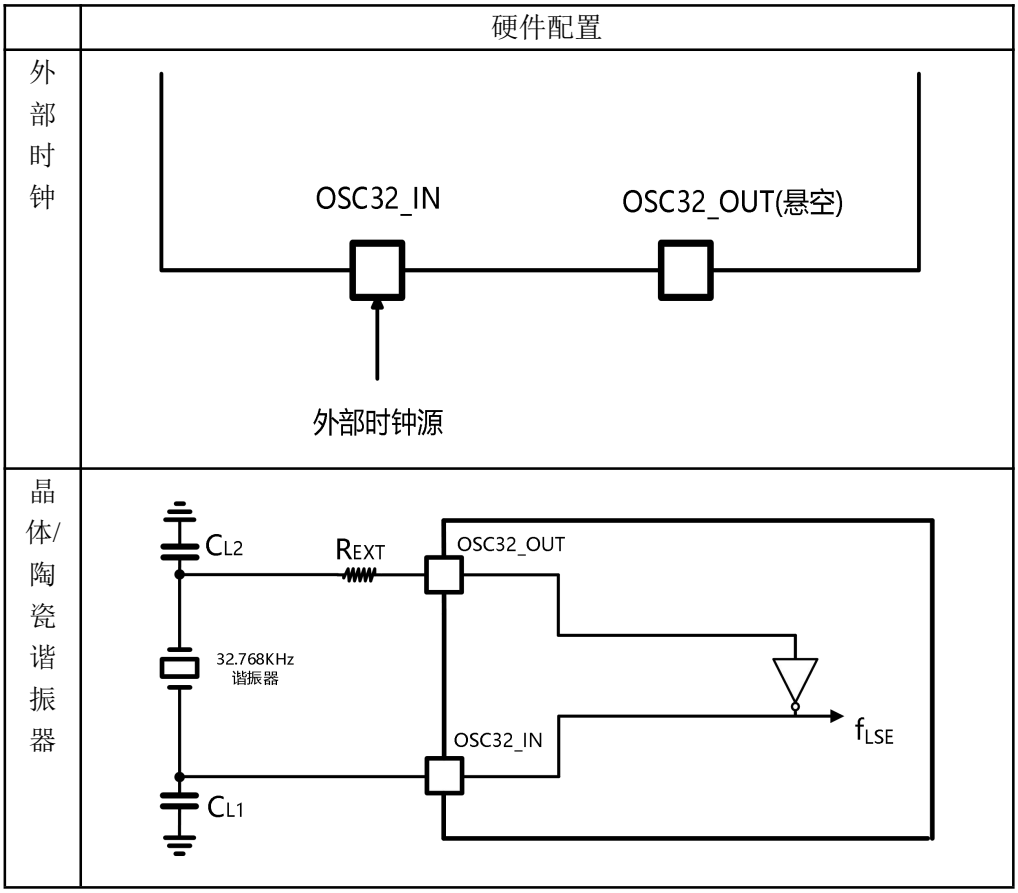
- LSE 外部晶体/陶瓷谐振器
- LSE 用户外部时钟

LSE 时钟可以为液晶显示控制器 LCD、实时时钟 RTC、TIM4、BEEP 和 IWDG 提供一个低功耗且精确的时钟源。

(RCC_LSECR 寄存器)里的“RDY”位指示 LSE 时钟是否稳定。在启动阶段，直到这个位被硬件置‘1’后，LSE 时钟信号才会稳定输出。

为了减少时钟输出的失真和缩短启动稳定时间，晶体/陶瓷谐振器和负载电容器必须尽可能地靠近振荡器引脚。负载电容值必须根据所选择的振荡器来调整。

图 4-4 LSE 时钟源



4.4.2.1 外部时钟源(LSE 旁路)

在这个模式里必须提供一个 32.768kHz 频率的外部时钟源。可以通过设置(RCC_LSECR1 寄存器)里的”ECEN”位来选择这个模式。具有 50%占空比的外部时钟信号(方波、正弦波或三角波)必须连到 OSC32_IN 引脚，同时保证 OSC32_OUT 引脚悬空，见图 4-4。

注意：当选择外部时钟源输入时，OSC32_OUT 引脚可以用作普通 IO。

www.pai-ic.com | pengpai microelectronics

4.4.2.2 外部晶体/陶瓷谐振器(LSE 晶体)

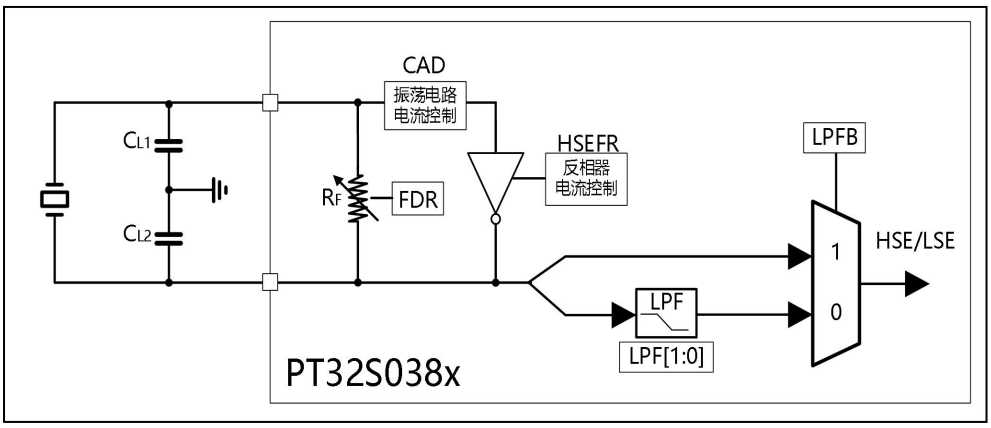
低速晶体振荡器，外接一个 32.768kHz 晶体，可以通过(RCC_LSECR 寄存器)里的“EN”位来使能或禁用。

晶体引脚与 GPIO 复用，当不接外部低频晶体时，引脚可作为普通 GPIO 使用。

4.4.3 集成的皮尔斯(Pierce)振荡电路

HSE 和 LSE 分别集成了一组独立的皮尔斯振荡电路，内置一个可调节的反馈电阻。这组独立的振荡电路由片内集成的可调电阻构成，一个低通滤波器和两个电流控制器(LSE 只有低通滤波器)被嵌入在环路当中，如下图所示：

图 4-5 振荡电路框图



4.4.3.1 反馈电阻选择

片内集成的反馈电阻是由一个可调电阻组成，通过配置 HSE 相应控制寄存器的“FDR”位以选择这个可调电阻的大小。

反馈电阻的作用，在于使得反相器在振荡刚开始时处于线性放大区，它放大频域范围内的噪声(如晶体的热噪声)，这些噪声将触发振荡器起振。

反馈电阻与匹配电容结合，将产生额外的相移；但它能够抑制高频混附振荡，反馈电阻越大，振荡的信号越干净。

片内集成的反馈电阻考虑了这些因素集成了一些典型的反馈电阻值，在配置反馈电阻值时，可以直接选择默认值。

www.pai-ic.com | pengpai microelectronics

4.4.3.2 振荡电路电流控制

MCU 为 HSE 提供了一个独立的、控制振荡电路环路电流的接口，这个接口支持“uA”级的振荡环路电流调整，以保证功率和性能的平衡。
通过 HSE 控制寄存器的“CAD”位以配置该接口，在满足晶体制造商指定的功率或电流要求下，环路电流越大，振荡电流起振越快。

4.4.3.3 反相器电路电流控制

MCU 支持 4MHz~25MHz 的外部晶体/陶瓷谐振器，为使功耗最优，在反相器上提供了一个电流控制接口。
通过(RCC_HSECR1 寄存器)的“HSEFR”位以配置该接口，配置参数应当与实际晶振的频率对应。

注意：

1. 该接口仅 HSE 存在。

2. 当外部晶振实际为 10~25MHz 时，禁止将 HSEFR 配置为 4~10MHz 挡位，这可能导致时钟系统异常。

3. 当外部晶振实际为 4~10MHz 时，允许将 HSEFR 配置为 10~25MHz 挡位，这将导致功耗增大。

4.4.4 HSI 时钟

HSI 时钟能够在不需要任何外部器件的条件下提供系统时钟，HSI 时钟信号由内部 32MHz 的 RC 振荡器产生，可直接作为系统时钟 SYS_CLK 或者作为 PLL 时钟的输入时钟源。
HSI 在满足时钟安全机制的前提下，可以通过(RCC_HSICR 寄存器)里的“EN”位来使能或禁用，详见时钟安全机制。

注意：HSI 时钟上电默认启用并作为系统时钟源 SYS_CLK，直到系统运行、SYS_CLK 才按照用户配置进行设置。

4.4.5 LSI 时钟

LSI 时钟信号由内部 32KHz 的 RC 振荡器产生，作为一个低功耗的时钟源，它可以在睡眠或深度睡眠模式下保持运行，为独立看门狗、BEEP、液晶显示控制器 LCD、实时时钟 RTC、和自动唤醒定时器 TIM4 提供时钟。
LSI 时钟上电默认启用，在满足时钟安全机制的前提下，可以通过(RCC_LSICR 寄存器)里的“EN”位来使能或禁用，详见时钟安全机制。

注意：内部电源的初始化依赖于 LSI，上电时，LSI 不应立刻被关闭， 否则将导致内部电源异常，详见《数据手册》说明。

www.pai-ic.com | pengpai microelectronics

4.4.6 PLL 时钟

PLL 由 HSE 或 HSI 振荡器提供时钟信号，用于生成高速系统时钟。

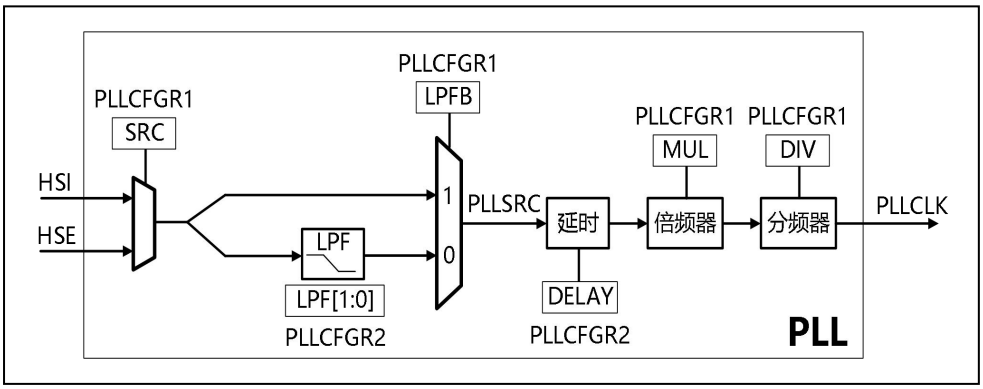
PLL 的配置(选择 HSE 或 HSI 作为 PLL 的输入时钟源、配置倍频系数 MUL 和分频系数 DIV、并选择 PLL 作为系统时钟)必须在其被激活前完成。一旦 PLL 被激活，这些参数就不能被改动。

PLL 时钟的失效，将导致系统复位。从(RCC_RSR 寄存器)中的“PLLR”位可获取 PLL 导致的系统复位信息。

4.4.6.1 PLL 框图

PLL 包含一个倍频器和一个分频器，并集成了一个低通滤波电路，用于滤除 PLL 时钟源高频毛刺。如下图所示：

图 4-6 PLL 框图



当(PLLCFGR1 寄存器)的“LPFB”位置‘0’时，PLL 输入时钟源经过低通滤波器，可滤除由(PLLCFGR2 寄存器)的“LPF”位设置的高频毛刺信号。

PLLSRC 经过(PLLCFGR2 寄存器）的“DELAY”位设置的延时等待，和倍频器以及分频器后，最后输出 PLL 时钟 PLLCLK。

4.4.6.2 PLL 时钟配置

使用(RCC_PLLCFGR1 寄存器)，根据以下公式配置 PLL 时钟输出：

$$f_{PLL时钟输出} = f_{PLL时钟源} \times \frac{MUL+1}{DIV+1}$$

注意：

1. MUL 存在最小值限制，MUL 必须大≥5；MUL<5 时，实际倍频系数仍为 6。

2. PLL 时钟最大频率参考《数据手册》说明。

www.pai-ic.com | pengpai microelectronics

4.4.7 系统时钟(SYS_CLK)选择

系统复位后，HSI 被选为系统时钟。
当时钟源被直接或者通过 PLL 间接作为系统时钟时，该时钟源将不能被停止。
只有当目标时钟源准备就绪了(经过启动稳定阶段的延迟或 PLL 稳定)，系统时钟从一个时钟源切换到另一个时钟源才能够发生。
在被选择时钟源没有就绪时，系统时钟的切换不会发生。直至目标时钟源就绪，才发生切换。
可以通过(RCC_CFGR 寄存器)里的“SCW”位获取或配置当前系统时钟的时钟源信息。
可以通过(RCC_CFGR 寄存器)里的“SCDS”位获取进入深度睡眠前系统时钟的时钟源信息。

注意：睡眠唤醒后、系统时钟默认为“睡眠前的时钟配置”，可将(RCC_CFGR 寄存器)的”SCWK”位清‘0’以将时钟自动切换到 HSI。

4.4.8 时钟安全机制

默认激活的内部时钟安全机制保证即使极端恶劣工况下，芯片也能正常工作：

- 芯片从低功耗模式回到运行模式后，默认系统时钟均为上一次运行模式下的时钟。
- 当系统时钟源被设置为非 HSI 时钟时，LSI 时钟会被强制打开，此时不能用软件关闭 LSI 时钟。
- 当时钟源被直接或者通过 PLL 间接作为系统时钟时，该时钟源将不能被停止。

注意：当使用 PLL 时钟作为系统主时钟进入休眠时，时钟安全机制仍在睡眠起作用，且带来了额外的功耗；为避免额外的睡眠消耗，应该在睡眠前首先将 PLL 时钟切换到 HSI 时钟运行。

4.4.9 低频外设时钟

如果启用 TIM4、BEEP、IWDG、RTC、LCD 任何一个外设并且外设选择 LSI 时钟，LSI 时钟则不可被关闭，关闭 LSI 时钟将导致对应启用的外设不可用。

www.pai-ic.com | pengpai microelectronics

4.4.10 时钟输出(MCO)

微控制器允许输出时钟信号到外部的 MCO 引脚上。

使用 MCO 功能，对应的 GPIO 端口必须被正确的复用为 MCO 功能。以下五个时钟信号可被选作 MCO 时钟，下列是 MCO 输出时钟源的选择：

- HSE
- HSI
- LSI
- PLL
- 当前系统时钟

MCO 输出的时钟选择由(RCC_MCOR 寄存器)中的“COSRC”位配置，(RCC_MCOR 寄存器)中的“COPRE”位则用于配置 MCO 输出的时钟信号分频数。

注意：MCO 输出信号频率不应大于《数据手册》中给出的 IO 输出”最大频率”，否则输出信号将产生非预期的畸变。

www.pai-ic.com | pengpai microelectronics

4.5 寄存器描述

4.5.1 外部高速时钟控制寄存器 1(RCC_HSECR1)

HSE Control Register 1
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	RDY	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	R	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	LPFB	LPF[1:0]		-	-	-	HSEFR	-	ECEN	AAC	EN
R/W	Res	Res	Res	Res	Res	RW	RW	RW	Res	Res	Res	RW	Res	RW	RW	RW
复位	0	0	0	0	0	1	0	1	0	0	0	1	0	0	0	0

位 0	**EN：HSE 使能控制(HSE enable)** 0： 不使能 1： 使能 ***注：EN 和 ECEN 必须根据实际情况使能，不可同时使能。***
位 1	**AAC：振荡幅度自动控制(Automatic amplitude control)** 0： 不使能 1： 使能 ***注：该位使能后可以限制振荡器振荡幅度，降低功耗。***
位 2	**ECEN：外部输入时钟使能(External clock enable)** 0： 不使能 1： 使能
位 3	保留。必须保持为默认值。
位 4	**HSEFR：HSE 时钟频率范围选择(HSE frequency range)** 0： 4-10M 1： 10-25M ***注：该位主要是控制晶振内部的比较器电流，电流越大，比较器的带宽就越大。***
位 7：5	保留。必须保持为默认值。
位 9：8	**LPF[1:0]：低通滤波器配置(Low pass filter)** 00： 4ns 01： 6ns 10： 8ns 11： 10ns

www.pai-ic.com | pengpai microelectronics

位 10	LPFB：低通滤波器旁路(Low pass filter bypass) 0： 关闭 1： 开启 ***注：根据实际应用环境，如果会出现毛刺导致失效，就把该位设置成'0'，打开低通滤波器功能，滤除窄的毛刺信号。***
位 30：11	保留。必须保持为默认值。
位 31	RDY：HSE 时钟稳定标志位(HSE ready flag) 0： HSE 时钟不稳定 1： HSE 时钟稳定

www.pai-ic.com | pengpai microelectronics

4.5.2 外部高速时钟控制寄存器 2(RCC_HSECR2)

HSE Control Register 2

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	FDR[1:0]		-	-	-	-	-	CAD[2:0]		
R/W	Res	Res	Res	Res	Res	Res	RW	RW	Res	Res	Res	Res	Res	RW	RW	RW
复位	0	0	0	0	0	0	1	1	0	0	0	1	0	1	1	1

位 2：0	**CAD[2:0]**：电流调节控制**(Current adjust)** 提供 488uA~2196uA 的振荡器环路电流控制 000： 振荡器环路电流为 488uA 其他： 1LSB 表示增加 0.5*488uA 的电流 ***注：该位控制外部晶振振荡器环路的电流，强度越大，晶振的启动速度就越快。***
位 7：3	保留。必须保持为默认值。
位 9：8	**FDR[1:0]**：反馈电阻选择**(Feedback resistance selection)** 00： 1100KΩ 01： 800KΩ 10： 500KΩ 11： 200KΩ
位 31：10	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

4.5.3 内部高速时钟控制寄存器(RCC_HSICR)

HSI Control Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	EN
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1

位 0	EN：内部高速时钟使能(HSI enable) 0： HSI 振荡器禁用 1： HSI 振荡器使能
位 31：1	保留。必须保持为默认值。

4.5.4 内部低速时钟控制寄存器(RCC_LSICR)

LSI Control Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	EN
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位 0	EN：内部低速时钟使能(LSI enable) 0： LSI 振荡器禁用 1： LSI 振荡器使能 ***注：上电时，LSI 不应该被立刻关闭，如需优化功率以关闭 LSI，应参考数据手册，保证足够的延时***
位 31：1	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

4.5.5 时钟输出配置寄存器(RCC_MCOR)

MCO Control Register

(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	COSRC[2:0]			-	COPRE[2:0]		
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 2：0	COPRE[2:0]：时钟输出分频控制(Clock output prescaler) 000： 时钟输出不分频 001： 时钟输出 2 分频 010： 时钟输出 4 分频 011： 时钟输出 8 分频 100： 时钟输出 16 分频 其他： 无效
位 3	保留。必须保持为默认值。
位 6：4	COSRC[2:0]：时钟输出源配置(Clock output source) 000： 时钟输出源为 HSI 时钟 001： 时钟输出源为 HSE 时钟 010： 时钟输出源为 PLL 时钟 011： 时钟输出源为 LSI 时钟 100： 时钟输出源为 SYS_CLK 时钟 101： 时钟输出源为 LSE 时钟 其他： 不输出
位 31：7	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

4.5.6 外部低速时钟控制寄存器(RCC_LSECR)

LSE Control Register

(地址偏移：0x30)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	BIAS	-	LPFB	LPF[1:0]		-	-	-	-	-	RDY	ECEN	EN
R/W	Res	Res	Res	RW	Res	RW	RW	RW	Res	Res	Res	Res	Res	R	RW	RW
复位	0	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0

位 0	**EN：LSE 使能控制(Enable)** 0： 不使能 1： 使能 ***注：EN 和 ECEN 必须根据实际情况使能，不可同时使能。***
位 1	**ECEN：外部输入时钟使能(External clock enable)** 0： 不使能 1： 使能
位 2	**RDY：LSE 时钟稳定标志位(Ready flag)** 0： LSE 时钟不稳定 1： LSE 时钟稳定
位 7：3	保留。必须保持为默认值
位 9：8	**LPF[1:0]：低通滤波器配置(Low pass filter)** 00： 4ns 01： 6ns 10： 8ns 11： 10ns
位 10	**LPFB：低通滤波器旁路(Low pass filter bypass)** 0： 关闭 1： 开启
位 31：11	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

4.5.7 PLL 配置寄存器 1(RCC_PLLCFGR1)

PLL Configuration Register 1

(地址偏移：0x34)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	RDY	-	-	-	-	-	-	-	-	-	-		-	-	-	-
R/W	R	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	DIV[0:2]			-	-	-	MUL[4:0]					-	LPFB	SRC	EN
R/W	Res	RW	RW	RW	Res	Res	Res	RW	RW	RW	RW	RW	Res	RW	RW	RW
复位	0	1	1	1	0	0	0	1	0	1	1	1	0	0	0	0

位 0	**EN：PLL 时钟使能(PLL enable)** 0： PLL 时钟禁用 1： PLL 时钟使能
位 1	**SRC：PLL 输入时钟源(PLL entry clock source)** 0： HSI 振荡器作为 PLL 输入时钟源 1： HSE 时钟作为 PLL 输入时钟源
位 2	**LPFB：低通滤波器旁路(Low pass filter bypass)** 0： 关闭 1： 开启
位 3	保留。必须保持为默认值。
位 8：4	**MUL[0:4]：PLL 倍频系数(PLL multiplication factor)** 00101：PLL 6 倍频输出 00110：PLL 7 倍频输出 ..... 11111：PLL 32 倍频输出 其他： 保留 ***注：MUL 存在最小值限制，MUL 必须大≥5；MUL<5 时，实际倍频系数仍为 6。***
位 11：9	保留。必须保持为默认值。
位 14：12	**DIV[0:2]：PLL 分频系数(PLL division factor)** 000： PLL 输出不分频 001： PLL 输出 2 分频 ..... 111： PLL 输出 8 分频
位 30：15	保留。必须保持为默认值。
位 31	**RDY：PLL 时钟稳定标志位(Ready flag)** 0： PLL 时钟不稳定 1： PLL 时钟稳定

www.pai-ic.com | pengpai microelectronics

4.5.8 PLL 配置寄存器 2(RCC_PLLCFGR2)

PLL Configuration Register 2

(地址偏移：0x38)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-		-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	DELAY	LPF[1:0]		-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	0

位 3：0	保留。必须保持为默认值。
位 5：4	**LPF[1:0]**：低通滤波器配置**(Low pass filter)** 00： 2ns 01： 4ns 10： 6ns 11： 8ns
位 6	**DELAY**：**PLLSRC** 延时等待时间**(Delay)** 0： 256 个 PLL 输入时钟源 CLK 1： 512 个 PLL 输入时钟源 CLK
位 31：7	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

4.5.9 时钟配置寄存器(RCC_CFGR)

Clock Configuration Register

(地址：0x4001_F00C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	PPRE[4:0]					-	SCDS[1:0]		SCWK	-	-	-	-
R/W	Res	Res	Res	RW	RW	RW	RW	RW	Res	R	R	RW	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	HSEF	HSEDE	-	-	-	HPRE[4:0]					-	-	SCW[1:0]	
R/W	Res	Res	R	RW	Res	Res	Res	RW	RW	RW	RW	RW	Res	Res	RW	RW
复位	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0

位 1：0	SCW[1:0]：系统时钟切换(System clock switch) 00： HSI 振荡器作为系统时钟 01： HSE 时钟作为系统时钟 1x： PLL 时钟作为系统时钟
位 3：2	保留。必须保持为默认值。
位 8：4	HPRE[4:0]：HCLK 预分频(HCLK prescaler) 00000： HCLK 不分频 00001： HCLK 2 分频 00010： HCLK 3 分频 ..... 11110： HCLK 31 分频 11111： HCLK 32 分频
位 11：9	保留。必须保持为默认值。
位 12	HSEDE：HSE 时钟失效监测使能(PLL fail detecting enable) 当 HSE 时钟失效监测使能时，仅在系统时钟为 HSE 或 PLL(时钟源为 HSE)时起效。 0： 不使能 1： 使能
位 13	HSEF：HSE 时钟失效标志位(HSE fail flag) 0： 无 HSE 时钟失效发生 1： 发生 HSE 时钟失效
位 19：14	保留。必须保持为默认值。
位 20	SCWK：唤醒后默认系统时钟配置(system clock after wakeup) 0： 系统时钟默认为 HSI 时钟 1： 系统时钟默认为睡眠之前的系统时钟

www.pai-ic.com | pengpai microelectronics

位 22：21	SCDS[1:0]：进入深度睡眠前的系统时钟(System clock before deepsleep) 00： HSI 振荡器 01： HSE 时钟 1x： PLL 时钟
位 23	保留。必须保持为默认值。
位 28：24	PPRE[4:0]：PCLK 预分频(PCLK prescaler) 00000：PCLK 不分频 00001：PCLK 2 分频 00010：PCLK 3 分频 ..... 11110：PCLK 31 分频 11111：PCLK 32 分频
位 31：29	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

4.5.10 复位状态寄存器(RCC_RSR)

Reset Status Register

(地址：0x4001_F010)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	RTC	SMPR	CWR	PIN	-	PVD	-	POR	PLL	HSE	-	-	IWDG	SFR
R/W	Res	Res	Rw1	Rw1	Rw1	Rw1	Res	Rw1	Res	Rw1	Rw1	Rw1	Res	Res	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**SFR**：软件复位标志**(Software reset)** 0：　无软件复位发生 1：　发生软件复位，该位写 1 清除
位 1	**IWDG**：独立看门狗复位标志**(IWDG reset)** 0：　无独立看门狗复位发生 1：　发生独立看门狗复位，该位写 1 清除
位 3：2	保留。必须保持为默认值。
位 4	**HSE**：HSE 时钟失效复位标志**(HSE fail reset)** 0：　无 HSE 时钟失效复位发生 1：　发生 HSE 时钟失效复位，该位写 1 清除
位 5	**PLL**：PLL 时钟失效复位标志**(PLL fail reset)** 0：　无 PLL 时钟失效复位发生 1：　发生 PLL 时钟失效复位，该位写 1 清除
位 6	**POR**：上电/掉电复位标志**(Power reset)** 0：　无上电/掉电复位发生 1：　发生上电/掉电复位，该位写 1 清除
位 7	保留。必须保持为默认值。
位 8	**PVD**：电源低电压复位标志**(PVD low voltage reset)** 0：　无电源低电压复位发生 1：　发生电源低电压复位，该位写 1 清除
位 9	保留。必须保持为默认值。
位 10	**PIN**：NRST 引脚复位标志**(Pin reset)** 0：　无 NRST 引脚复位发生 1：　发生 NRST 引脚复位，该位写 1 清除

www.pai-ic.com | pengpai microelectronics

位 11	CWR：配置字复位标志(Configuration word reset) 0： 无配置字复位发生 1： 发生配置字复位，该位写 1 清除
位 12	SMPR：待机模式下 NRST 引脚复位标志(Standby mode pin reset) 0： 待机模式下，无 NRST 引脚复位发生 1： 待机模式下，发生 NRST 引脚复位，该位写 1 清除
位 13	RTC：RTC 复位标志(RTC reset) 0： 无 RTC 复位发生 1： 发生 RTC 复位，该位写 1 清除
位 31：14	保留。必须保持为默认值。

4.5.11 高级软件复位控制寄存器(RCC_ASRCR)

Advanced Software Reset Control Register
(地址：0x4001_F014)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	Key[15:0]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	Key[15:0]：高级软件复位密码(Key) 0xAB56： 写入密码后发生配置字复位 0xC57A： 写入密码后发生 CPU 复位 0x695A： 写入密码后发生 RTC 复位 其他值： 无效
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

4.5.12 复位控制寄存器(RCC_RCR)

Reset Control Register

(地址：0x4001_F018)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	PDRE	-	-	-	HREN	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	RW	Res	Res	Res	RW	Res	Res	Res	Res
复位	0	0	0	0	0	0	1	1	1	0	0	1	0	0	0	0

位 3：0	保留。必须保持为默认值。
位 4	**HREN：HSE 时钟失效复位使能(HSE fail reset enable)** 0：　复位禁止 1：　复位使能
位 7：5	保留。必须保持为默认值。
位 8	**PDRE：电源低电压检测触发复位使能(PVD low voltage reset enable)** 0：　复位禁止 1：　复位使能 ***注：当(PWR_PVDR 寄存器的)PLS[2:0]=000b 或 PLS[2:0]=001b 时，该位无法写 0***
位 31：9	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

4.5.13 寄存器列表

地址	寄存器	描述	备注
0x4000_1808	RCC_HSECR1	外部高速时钟控制寄存器 1	RCC_HSECR1 说明
0x4000_180C	RCC_HSECR2	外部高速时钟控制寄存器 2	RCC_HSECR2 说明
0x4000_1810	RCC_HSICR	内部高速时钟控制寄存器	RCC_HSICR 说明
0x4000_1814	RCC_LSICR	内部低速时钟控制寄存器	RCC_LSICR 说明
0x4000_1824	RCC_MCOR	时钟输出配置寄存器	RCC_MCOR 说明
0x4000_1838	RCC_LSECR	外部低速时钟控制寄存器	RCC_LSECR 说明
0x4000_183C	RCC_PLLCFGR1	PLL 配置寄存器 1	RCC_PLLCFGR1 说明
0x4000_1840	RCC_PLLCFGR2	PLL 配置寄存器 2	RCC_PLLCFGR2 说明
0x4001_F00C	RCC_CFGR	时钟配置寄存器	RCC_CFGR 说明
0x4001_F010	RCC_RSR	复位状态寄存器	RCC_RSR 说明
0x4001_F014	RCC_ASRCR	高级软件复位控制寄存器	RCC_ASRCR 说明
0x4001_F018	RCC_RCR	复位控制寄存器	RCC_RCR 说明

www.pai-ic.com | pengpai microelectronics

5 通用和复用功能 I/O(GPIO 和 AFIO)

5.1 综述

根据《数据手册》中列出的每个 I/O 引脚和相关的硬件特征，每个 I/O 都可以由软件分别配置、按照输入输出模式可以有如下配置：

- 输入:
  - 输入浮空
  - 输入上拉
  - 输入下拉
  - 数字复用输入
  - 模拟复用输入
- 输出
  - 开漏输出
  - 开漏弱上拉/下拉输出
  - 推挽输出
  - 数字复用输出
  - 模拟复用输出

每个 I/O 可以被自由编程，然而 I/O 相关寄存器必须按 32 位字访问(不可以半字或字节访问)。

5.2 特性

- 所有的 I/O 都可配置为输入或输出
- 所有的 I/O 都可作为外部中断
- 可选的、多功能的数字功能复用
- 可选的、多功能的模拟功能复用
- 通过分开的使能和失能操作控制寄存器，提供中断安全的 GPIO 操作
- 提供内部弱上/下拉电阻，上/下拉电阻阻值详见《数据手册》
- 端口映射操作，提供单指令的 I/O 操作，以保障中断安全

www.pai-ic.com | pengpai microelectronics

5.3 GPIO/AFIO 功能描述

复位期间和刚复位后，除 SWD 接口外，所有的 I/O 默认为输入浮空(GPIOx_OES 寄存器的“IOy”=0，GPIOx_PUS 寄存器的“IOy”=0，GPIOx_PDS 寄存器的“IOy”=0)，直到进入运行模式，用户对 I/O 的配置才能够生效。

5.3.1 GPIO 输入配置

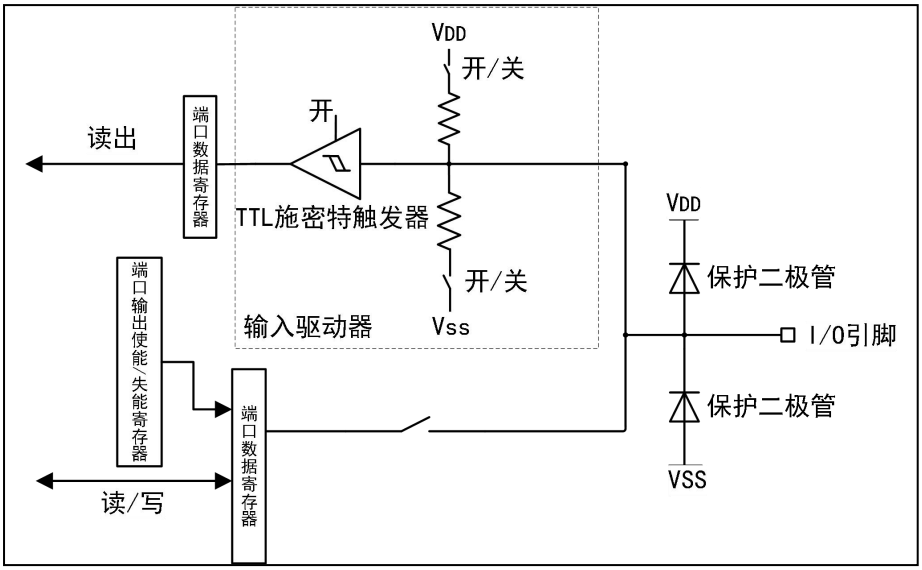
GPIO 上电默认输入。

配置 GPIO 为输出后，通过将(端口输出失能寄存器 GPIOx_OEC)的相关位置‘1’以清除 GPIO 输出配置，并将 GPIO 恢复到输入模式。

当 GPIO 被配置为输入时：

- 输出驱动器被禁止
- 根据输入配置(上拉、下拉、施密特触发)的不同，弱上拉/下拉电阻被连接和施密特触发器被连接
- 出现在 I/O 脚上的数据在每个 HCLK 时钟被采样到(端口数据寄存器 GPIOx_DR)
- 对(GPIOx_DR 寄存器)的读访问可得到当前 I/O 状态

图 5-1 输入配置



www.pai-ic.com | pengpai microelectronics

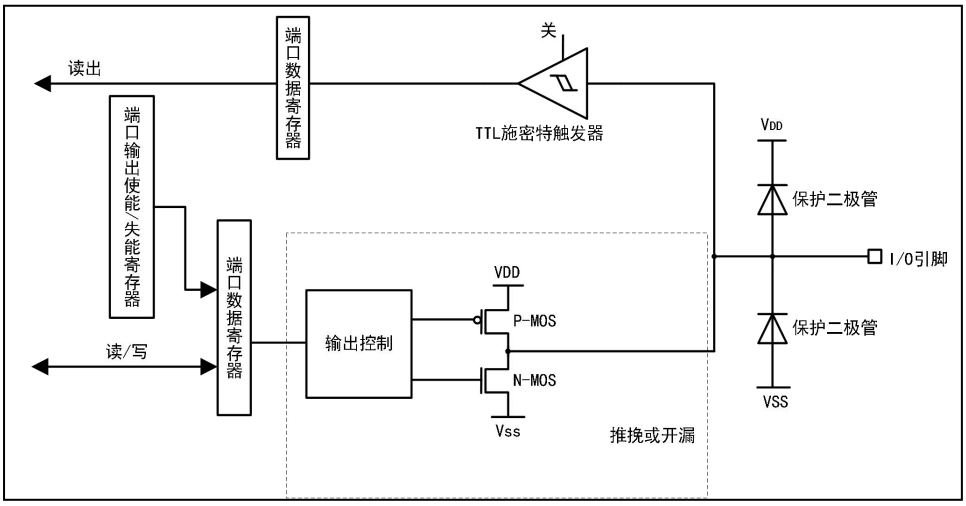
5.3.2 GPIO 输出配置

通过将(端口输出使能寄存器 GPIOx_OES)的相关位置‘1’以将 GPIO 配置为输出模式。
当 GPIO 被配置为输出时：

- 输出驱动器被开启
- 输出配置
  - 开漏模式：(GPIOx_DR 寄存器)上的‘0’开启 N-MOS，而(GPIOx_DR 寄存器)上的‘1’将端口置于高阻状态(PMOS 从不被开启)。
  - 推挽模式：(GPIOx_DR 寄存器)上的‘0’开启 N-MOS，而(GPIOx_DR 寄存器)上的‘1’将开启 P-MOS。
- 在推挽模式下、弱上拉/下拉电阻被禁止
- 出现在 I/O 脚上的数据在每个 HCLK 时钟被采样到(GPIOx_DR 寄存器)
- 对 GPIOx_DR 寄存器的读访问可得到当前 I/O 状态

下图给出了 I/O 端口位的输出配置。

图 5-2 输出配置



5.3.3 外部中断

所有 I/O 都有外部中断能力。为了使用外部中断，端口必须配置成输入模式。
更多的关于外部中断的信息，请参考：“外部中断控制器(EXTI)”一章描述

www.pai-ic.com | pengpai microelectronics

5.3.4 AFIO 复用 IO 功能功能描述

引脚是有限的，但功能却可以是多样的。

PT 为 GPIO 提供了多种功能，这些功能可以分为数字功能和模拟功能，通过对引脚功能的灵活配置，可以满足更多样化的需求。

复位期间和刚复位后，除必须的功能(SWD、可能的 NRST)外，所有的 GPIO 默认为主功能，直到进入运行模式，用户对引脚的复用才能够生效。

注意：关于 IO 引脚支持的复用功能、请参考《数据手册》中的引脚定义部分。

5.3.4.1 数字功能复用配置

数字功能输入输出均为数字信号。

端口数字功能配置寄存器(AFIOx_AFS0)和(AFIOx_AFS1)用于配置 GPIO 的数字复用功能，每个 GPIO 引脚都有独立的 3bit 位宽的配置位，它最多支持 GPIO 引脚复用 7 个数字功能，详见(AFIOx_AFS0)或(AFIOx_AFS1)寄存器的说明。

端口复用功能清除寄存器(AFIOx_AFC)用于清除相应的 GPIO 引脚复用功能、以将相应的 GPIO 引脚功能恢复到主功能。

当 I/O 端口被复用为数字功能时：

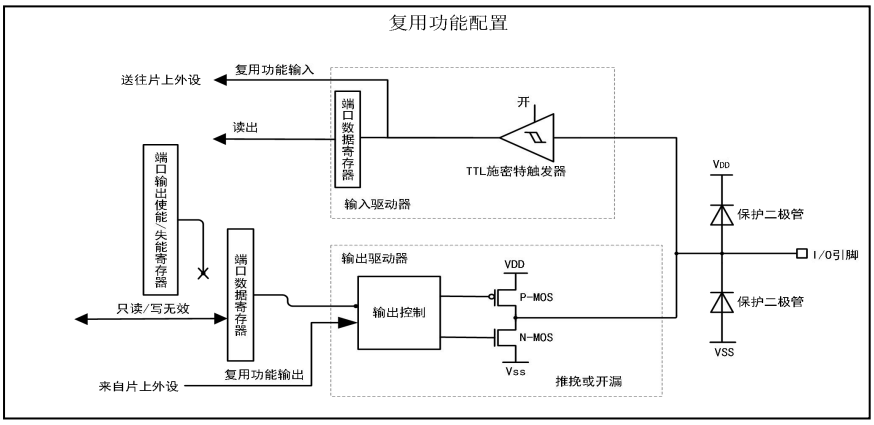
- I/O 的输入输出模式内部自动配置
- 手动启用的弱上拉和弱下拉电阻
- 在每个 HCLK 时钟周期，出现在 I/O 脚上的数据被采样到(GPIOx_DR 寄存器)
- 对 GPIOx_DR 寄存器的读访问可得到当前 I/O 状态

当资源允许，用户可以把一些复用功能重新映射到不同的引脚(参考《数据手册》中的引脚定义部分)，下图展示了 I/O 端口位的复用功能配置。

注意：

1. *一个 GPIO 引脚可能支持多种数字功能和模拟功能，但同一时间内、GPIO 引脚只能使用其中一种，禁止将模拟功能和数字功能混用。*
2. *切换不同的数字复用功能前，必须在(GPIOx_AFC)中先将之前的复用清除。*

图 5-3 复用功能配置



www.pai-ic.com | pengpai microelectronics

5.3.4.2 模拟功能复用配置

模拟功能的输入输出均为模拟信号。

(端口模拟功能使能寄存器 ANAS)和(端口模拟功能失能寄存器 ANAC)用于管理 GPIO 的模拟复用功能。

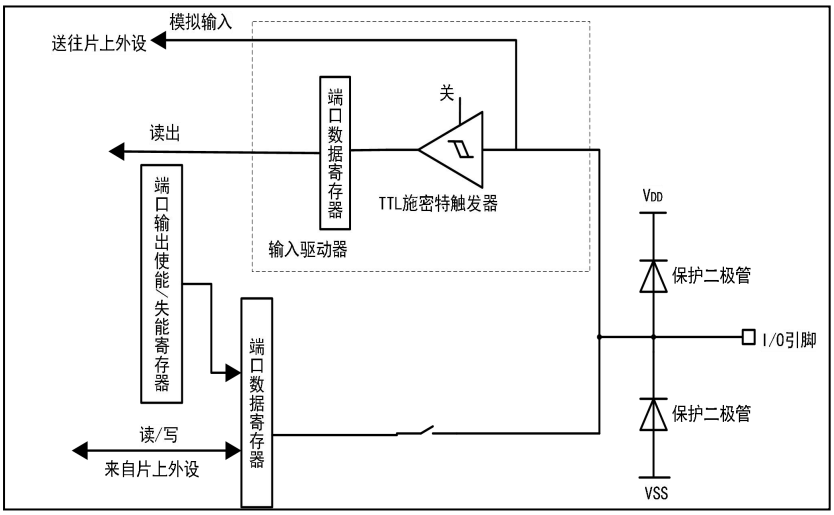
当 GPIO 的模拟复用功能被使能后，只有相关的模块(如 ADC)被正确配置，GPIO 的模拟功能才能正常使用。

当 I/O 端口被配置为模拟输入配置时：

- 输出缓冲器被禁止；
- 弱上拉和下拉电阻被禁止；
- 读取(GPIOx_DR 寄存器)时数值为'0'。

下图示出了 I/O 端口的模拟输入配置：

图 5-4 模拟输入配置



(1)模拟复用输入模式仅在集成了 ADC 外设、OPA 外设、CMP 外设的产品上有效

(2)模拟复用输出模式仅在集成了 LDAC 外设、LCD 外设、OPA 外设、CMP 外设的产品上有效

www.pai-ic.com | pengpai microelectronics

5.3.5 外设复用下的 IO 状态

下列表格列出了各个外设的引脚配置。对于复用引脚需上拉/下拉配置时，应在引脚复用前设置。

表 5-1 高级定时器 TIM1/8

TIM1 引脚	配置	IO 状态
TIMx_CHx	输入捕获通道 x	浮空输入
	输出比较通道 x	推挽输出
TIM1_CHxN	互补输出通道 x	推挽输出
TIMx_ETR	外部触发输入	浮空输入
TIM1_BKIN	刹车输入	浮空输入

表 5-2 通用定时器 TIM5/6/7

TIMx 引脚	配置	IO 状态
TIMx_CH1	输入捕获通道 1	浮空输入
	输出比较通道 1	推挽输出
TIMx_CH1N	互补输出通道 1	推挽输出
TIMx_BKIN	刹车输入	浮空输入

表 5-3 UART0/1/2/3/4/5

UART 引脚	配置	IO 状态
UARTx_TX	全双工模式	推挽输出
	单线半双工模式	推挽输出/浮空输入
	单线单工模式	推挽输出
UARTx_RX	全双工模式	浮空输入
	单线半双工模式	推挽输出
	单线单工模式	未使用，可作为通用 I/O

表 5-4 SPI0/1

SPI 引脚	配置	IO 状态
SPIx_SCK	主模式	推挽输出
	从模式	浮空输入
SPIx_MOSI	主模式	推挽输出
	从模式	浮空输入
SPIx_MISO	主模式	浮空输入
	从模式	推挽输出
SPIx_CS	硬件主模式	推挽输出
	硬件从模式	浮空输入
	软件模式	未使用，可作为通用 I/O

www.pai-ic.com | pengpai microelectronics

表 5-5 I2C0/1

I2C 引脚	配置	IO 状态
I2Cx_SCL	I2C 时钟	开漏输出
I2Cx_SDA	I2C 数据	开漏输出

表 5-6 ADC

ADC 引脚	配置	IO 状态
ADC_INx	ADC 输入通道	模拟输入
ADC_ETR	ADC 外部触发源	下拉输入

表 5-7 CMP0/1/2/3

CMP 引脚	配置	IO 状态
CMPx_Py	正端输入通道 y	模拟输入
CMP1_P	CMP1 正端输入通道	模拟输入
CMPx_N	负端输入通道	模拟输入
CMPx_OUT	输出通道	模拟输出

表 5-8 OPA0/1/2/3

OPA 引脚	配置	IO 状态
OPAx_P	OPAx 正端输入通道	模拟输入
OPAx_N	OPAx 负端输入通道	模拟输入
OPAx_OUT	输出通道	模拟输出

表 5-9 LCD

LCD 引脚	配置	IO 状态
LCDx	LCD 输出管脚	模拟输出

表 5-10 BEEP

引脚	配置	IO 状态
BEEP	BEEP 输出引脚	高灌电流的开漏输出

表 5-11 CAN

CAN 引脚	配置	IO 状态
CAN_RX	CAN 接收	浮空输入
CAN_TX	CAN 发送	开漏输出

表 5-12 其他 I/O 功能

引脚	描述	IO 状态
MCO	时钟输出	推挽输出
IR_TXD	红外发送	推挽输出
RTC_BEACON	RTC 时标信号	推挽输出

www.pai-ic.com | pengpai microelectronics

5.4 GPIO 寄存器描述

请参考第 1 章中用到的缩写。
必须以字(32 位)的方式操作这些外设寄存器。

5.4.1 端口数据寄存器(GPIOx_DR) (x=A..C,F)

Data Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	15
位域	DR15	DR14	DR13	DR12	DR11	DR10	DR9	DR8	DR7	DR6	DR5	DR4	DR3	DR2	DR1	DR0
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	DRy：端口 x 引脚 y 的输入/输出数据(Port x pin y data) 0：　端口 x 引脚 y 输入/输出为低电平 1：　端口 x 引脚 y 输入/输出为高电平
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

5.4.2 端口输出使能寄存器(GPIOx_OES) (x=A..C,F)

Output Enable Set Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**IOy**：端口 x 引脚 y 输出使能**(Port x pin y output enable)** 0：　端口 x 引脚 y 为输入状态，该位写 0 无效 1：　端口 x 引脚 y 输出使能
位 31：16	保留。必须保持为默认值。

5.4.3 端口输出失能寄存器(GPIOx_OEC) (x=A..C,F)

Output Enable Clear Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**IOy**：端口 x 引脚 y 输出失能**(Port x pin y output disable)** 0：　无效操作 1：　清除端口 x 引脚 y 的输出模式配置，端口自动切换到输入模式
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

5.4.4 输入上拉使能寄存器(GPIOx_PUS) (x=A..C,F)

Input Pull-Up Set Register
(地址偏移：0x40)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IOy：端口 x 引脚 y 输入上拉使能(Port x pin y input pull-up enable) 0：　端口 x 引脚 y 输入上拉功能失能，该位写 0 无效 1：　端口 x 引脚 y 输入上拉使能
位 31：16	保留。必须保持为默认值。

5.4.5 输入上拉失能寄存器(GPIOx_PUC) (x=A..C,F)

Input Pull-Up Clear Register
(地址偏移：0x44)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IOy：端口 x 引脚 y 输入上拉失能(Port x pin y input pull-up disable) 0：　无效操作 1：　端口 x 引脚 y 输入上拉失能
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

5.4.6 输入下拉使能寄存器(GPIOx_PDS) (x=A..C,F)

Input Pull-Down Set Register

(地址偏移：0x48)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**IOy**：端口 x 引脚 y 输入下拉使能**(Port x pin y input pull-down enable)** 0：　端口 x 引脚 y 输入下拉功能失能，该位写 0 无效 1：　端口 x 引脚 y 输入下拉使能
位 31：16	保留。必须保持为默认值。

5.4.7 输入下拉失能寄存器(GPIOx_PDC) (x=A..C,F)

Input Pull-Down Clear Register

(地址偏移：0x4C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**IOy**：端口 x 引脚 y 输入下拉失能**(Port x pin y input pull-down disable)** 0：　无效操作 1：　端口 x 引脚 y 输入下拉失能
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

5.4.8 输出开漏使能寄存器(GPIOx_ODS) (x=A..C,F)

Output Open-Drain Set Register

(地址偏移：0x50)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IOy：端口 x 引脚 y 输出开漏使能(Port x pin y output open-drain enable) 0：　端口 x 引脚 y 输出开漏功能失能，该位写 0 无效 1：　端口 x 引脚 y 输出开漏使能
位 31：16	保留。必须保持为默认值。

5.4.9 输出开漏失能寄存器(GPIOx_ODC) (x=A..C,F)

Output Open-Drain Clear Register

(地址偏移：0x54)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IOy：端口 x 引脚 y 输出开漏失能(Port x pin y output open-drain disable) 0：　无效操作 1：　端口 x 引脚 y 输出开漏失能
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

5.4.10 输入施密特触发使能寄存器(GPIOx_CSS) (x=A..C,F)

Input Schmitt Trigger Set Register

(地址偏移：0x70)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IOy：端口 x 引脚 y 输入施密特触发使能(Port x pin y input Schmitt trigger enable) 0：　端口 x 引脚 y 输入施密特触发功能失能，该位写 0 无效 1：　端口 x 引脚 y 输入施密特触发使能
位 31：16	保留。必须保持为默认值。

5.4.11 输入施密特触发失能寄存器(GPIOx_CSC) (x=A..C,F)

Input Schmitt Trigger Clear Register

(地址偏移：0x74)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IOy：端口 x 引脚 y 输入施密特触发失能(Port x pin y input Schmitt trigger disable) 0：　无效操作 1：　端口 x 引脚 y 输入施密特触发失能
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

5.4.12 端口置位寄存器(GPIOx_BSR) (x=A..C,F)

Port Bit Set Register

(地址偏移：0x78)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IOy：端口 x 置位位 y(Port x set bit y) 0：　不会对相应的 DRx 位执行任何操作，该位写 0 无效 1：　对相应的 DRx 位进行置 1
位 31：16	保留。必须保持为默认值。

5.4.13 端口复位寄存器(GPIOx_BRR) (x=A..C,F)

Port Bit Reset Register

(地址偏移：0x7C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IOy：端口 x 置位位 y(Port x reset bit y) 0：　不会对相应的 DRx 位执行任何操作，该位写 0 无效 1：　对相应的 DRx 位进行置 0
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

5.4.14 寄存器列表

地址	寄存器	描述	备注
0x4800_0000	GPIOA_DR	GPIOA 端口数据寄存器	GPIOx_DR 说明
0x4800_0008	GPIOA_OES	GPIOA 端口输出使能寄存器	GPIOx_OES 说明
0x4800_000C	GPIOA_OEC	GPIOA 端口输出失能寄存器	GPIOx_OEC 说明
0x4800_0040	GPIOA_PUS	GPIOA 内部上拉使能寄存器	GPIOx_PUS 说明
0x4800_0044	GPIOA_PUC	GPIOA 内部上拉失能寄存器	GPIOx_PUC 说明
0x4800_0048	GPIOA_PDS	GPIOA 内部下拉使能寄存器	GPIOx_PDS 说明
0x4800_004C	GPIOA_PDC	GPIOA 内部下拉失能寄存器	GPIOx_PDC 说明
0x4800_0050	GPIOA_ODS	GPIOA 输出开漏使能寄存器	GPIOx_ODS 说明
0x4800_0054	GPIOA_ODC	GPIOA 输出开漏失能寄存器	GPIOx_ODC 说明
0x4800_0070	GPIOA_CSS	GPIOA 输入施密特触发使能寄存器	GPIOx_CSS 说明
0x4800_0074	GPIOA_CSC	GPIOA 输入施密特触发失能寄存器	GPIOx_CSC 说明
0x4800_0078	GPIOA_BSR	GPIOA 端口置位寄存器	GPIOx_BSR 说明
0x4800_007C	GPIOA_BRR	GPIOA 端口复位寄存器	GPIOx_BRR 说明
地址	**寄存器**	**描述**	**备注**
0x4800_1000	GPIOB_DR	GPIOB 端口数据寄存器	GPIOx_DR 说明
0x4800_1008	GPIOB_OES	GPIOB 端口输出使能寄存器	GPIOx_OES 说明
0x4800_100C	GPIOB_OEC	GPIOB 端口输出失能寄存器	GPIOx_OEC 说明
0x4800_1040	GPIOB_PUS	GPIOB 内部上拉使能寄存器	GPIOx_PUS 说明
0x4800_1044	GPIOB_PUC	GPIOB 内部上拉失能寄存器	GPIOx_PUC 说明
0x4800_1048	GPIOB_PDS	GPIOB 内部下拉使能寄存器	GPIOx_PDS 说明
0x4800_104C	GPIOB_PDC	GPIOB 内部下拉失能寄存器	GPIOx_PDC 说明
0x4800_1050	GPIOB_ODS	GPIOB 输出开漏使能寄存器	GPIOx_ODS 说明
0x4800_1054	GPIOB_ODC	GPIOB 输出开漏失能寄存器	GPIOx_ODC 说明
0x4800_1070	GPIOB_CSS	GPIOB 输入施密特触发使能寄存器	GPIOx_CSS 说明
0x4800_1074	GPIOB_CSC	GPIOB 输入施密特触发失能寄存器	GPIOx_CSC 说明
0x4800_1078	GPIOB_BSR	GPIOB 端口置位寄存器	GPIOx_BSR 说明
0x4800_107C	GPIOB_BRR	GPIOB 端口复位寄存器	GPIOx_BRR 说明
地址	**寄存器**	**描述**	**备注**
0x4800_2000	GPIOC_DR	GPIOC 端口数据寄存器	GPIOx_DR 说明
0x4800_2008	GPIOC_OES	GPIOC 端口输出使能寄存器	GPIOx_OES 说明
0x4800_200C	GPIOC_OEC	GPIOC 端口输出失能寄存器	GPIOx_OEC 说明
0x4800_2040	GPIOC_PUS	GPIOC 内部上拉使能寄存器	GPIOx_PUS 说明
0x4800_2044	GPIOC_PUC	GPIOC 内部上拉失能寄存器	GPIOx_PUC 说明
0x4800_2048	GPIOC_PDS	GPIOC 内部下拉使能寄存器	GPIOx_PDS 说明
0x4800_204C	GPIOC_PDC	GPIOC 内部下拉失能寄存器	GPIOx_PDC 说明
0x4800_2050	GPIOC_ODS	GPIOC 输出开漏使能寄存器	GPIOx_ODS 说明

www.pai-ic.com | pengpai microelectronics

0x4800_2054	GPIOC_ODC	GPIOC 输出开漏失能寄存器	GPIOx_ODC 说明
0x4800_2070	GPIOC_CSS	GPIOC 输入施密特触发使能寄存器	GPIOx_CSS 说明
0x4800_2074	GPIOC_CSC	GPIOC 输入施密特触发失能寄存器	GPIOx_CSC 说明
0x4800_2078	GPIOC_BSR	GPIOC 端口置位寄存器	GPIOx_BSR 说明
0x4800_207C	GPIOC_BRR	GPIOC 端口复位寄存器	GPIOx_BRR 说明
地址	**寄存器**	**描述**	**备注**
0x4800_5000	GPIOF_DR	GPIOF 端口数据寄存器	GPIOx_DR 说明
0x4800_5008	GPIOF_OES	GPIOF 端口输出使能寄存器	GPIOx_OES 说明
0x4800_500C	GPIOF_OEC	GPIOF 端口输出失能寄存器	GPIOx_OEC 说明
0x4800_5040	GPIOF_PUS	GPIOF 内部上拉使能寄存器	GPIOx_PUS 说明
0x4800_5044	GPIOF_PUC	GPIOF 内部上拉失能寄存器	GPIOx_PUC 说明
0x4800_5048	GPIOF_PDS	GPIOF 内部下拉使能寄存器	GPIOx_PDS 说明
0x4800_504C	GPIOF_PDC	GPIOF 内部下拉失能寄存器	GPIOx_PDC 说明
0x4800_5050	GPIOF_ODS	GPIOF 输出开漏使能寄存器	GPIOx_ODS 说明
0x4800_5054	GPIOF_ODC	GPIOF 输出开漏失能寄存器	GPIOx_ODC 说明
0x4800_5070	GPIOF_CSS	GPIOF 输入施密特触发使能寄存器	GPIOx_CSS 说明
0x4800_5074	GPIOF_CSC	GPIOF 输入施密特触发失能寄存器	GPIOx_CSC 说明
0x4800_5078	GPIOF_BSR	GPIOF 端口置位寄存器	GPIOx_BSR 说明
0x4800_507C	GPIOF_BRR	GPIOF 端口复位寄存器	GPIOx_BRR 说明

www.pai-ic.com | pengpai microelectronics

5.5 AFIO 寄存器描述

请参考第 1 章中用到的缩写。
必须以字(32 位)的方式操作这些外设寄存器。

5.5.1 端口数字功能配置寄存器 0(AFIOx_AFS0) (x=A..C,F)

Alternate Function Set Register 0
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	IO7[2:0]			-	IO6[2:0]			-	IO5[2:0]			-	IO4[2:0]		
R/W	Res	RW	RW	RW	Res	RW	RW	RW	Res	RW	RW	RW	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	IO3[2:0]			-	IO2[2:0]			-	IO1[2:0]			-	IO0[2:0]		
R/W	Res	RW	RW	RW	Res	RW	RW	RW	Res	RW	RW	RW	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	IOy[2:0]：端口 x 引脚 y 复用功能配置(Port x pin y digtal alternate function) 软件配置这些位以选择端口 x 引脚 y 的复用功能。 000：不复用，端口 x 引脚 y 为主功能 001：复用功能 0 …… 111：复用功能 6

www.pai-ic.com | pengpai microelectronics

5.5.2 端口数字功能配置寄存器 1(AFIOx_AFS1) (x=A..C,F)

Alternate Function Set Register 1

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	IO15[2:0]			-	IO14[2:0]			-	IO13[2:0]			-	IO12[2:0]		
R/W	Res	RW	RW	RW	Res	RW	RW	RW	Res	RW	RW	RW	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	IO11[2:0]			-	IO10[2:0]			-	IO9[2:0]			-	IO8[2:0]		
R/W	Res	RW	RW	RW	Res	RW	RW	RW	Res	RW	RW	RW	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

注意：AFIOA_AFS1 复位值是 0x0110_0000

位 31：0	**IOy[2:0]**：端口 x 引脚 y 复用功能配置**(Port x pin y digtal alternate function)** 软件配置这些位以选择端口 x 引脚 y 的复用功能。 000：不复用，端口 x 引脚 y 为主功能 001：复用功能 0 …… 111：复用功能 6

www.pai-ic.com | pengpai microelectronics

5.5.3 端口数字功能清除寄存器(AFIOx_AFC) (x=A..C,F)

Alternate Function Clear Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**IOy**：端口 x 引脚 y 数字功能清除**(Port x pin y digtal alternate function clear)** 0：　　无效操作 1：　　端口 x 引脚 y 数字功能清除、自动切换到主功能 ***注：切换不同的数字复用功能前，必须在(AFIOx_AFC)中先将之前的复用清除。***
位 31：16	保留。必须保持为默认值。

5.5.4 端口模拟功能使能寄存器(AFIOx_ANAS) (x=A..C,F)

Analog Alternate Function Set Register

(地址偏移：0x48)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**IOy**：端口 x 引脚 y 模拟功能使能**(Port x pin y analog alternate function)** 0：　　端口 x 引脚 y 模拟功能失能，该位写 0 无效 1：　　端口 x 引脚 y 模拟功能使能
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

5.5.5 端口模拟功能失能寄存器(AFIOx_ANAC) (x=A..C,F)

Analog Alternate Function Clear Register

(地址偏移：0x4C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IO15	IO14	IO13	IO12	IO11	IO10	IO9	IO8	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IOy：端口 x 引脚 y 模拟功能失能(Port x pin y analog alternate function clear) 0：　无效操作 1：　端口 x 引脚 y 模拟功能失能、自动切换到数字主功能
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

5.5.6 寄存器列表

地址	寄存器	描述	备注
0x4800_0010	AFIOA_AFS0	AFIO 端口数字功能配置寄存器 0	AFIOx_AFS0 说明
0x4800_0014	AFIOA_AFS1	AFIO 端口数字功能配置寄存器 1	AFIOx_AFS1 说明
0x4800_0018	AFIOA_AFC	AFIO 端口数字功能清除寄存器	AFIOx_AFC 说明
0x4800_0058	AFIOA_ANAS	AFIO 端口模拟功能使能寄存器	AFIOx_ANAS 说明
0x4800_005C	AFIOA_ANAC	AFIO 端口模拟功能失能寄存器	AFIOx_ANAC 说明
地址	**寄存器**	**描述**	**备注**
0x4800_1010	AFIOB_AFS0	AFIO 端口数字功能配置寄存器 0	AFIOx_AFS0 说明
0x4800_1014	AFIOB_AFS1	AFIO 端口数字功能配置寄存器 1	AFIOx_AFS1 说明
0x4800_1018	AFIOB_AFC	AFIO 端口数字功能清除寄存器	AFIOx_AFC 说明
0x4800_1058	AFIOB_ANAS	AFIO 端口模拟功能使能寄存器	AFIOx_ANAS 说明
0x4800_105C	AFIOB_ANAC	AFIO 端口模拟功能失能寄存器	AFIOx_ANAC 说明
地址	**寄存器**	**描述**	**备注**
0x4800_2010	AFIOC_AFS0	AFIO 端口数字功能配置寄存器 0	AFIOx_AFS0 说明
0x4800_2014	AFIOC_AFS1	AFIO 端口数字功能配置寄存器 1	AFIOx_AFS1 说明
0x4800_2018	AFIOC_AFC	AFIO 端口数字功能清除寄存器	AFIOx_AFC 说明
0x4800_2058	AFIOC_ANAS	AFIO 端口模拟功能使能寄存器	AFIOx_ANAS 说明
0x4800_205C	AFIOC_ANAC	AFIO 端口模拟功能失能寄存器	AFIOx_ANAC 说明
地址	**寄存器**	**描述**	**备注**
0x4800_5010	AFIOF_AFS0	AFIO 端口数字功能配置寄存器 0	AFIOx_AFS0 说明
0x4800_5014	AFIOF_AFS1	AFIO 端口数字功能配置寄存器 1	AFIOx_AFS1 说明
0x4800_5018	AFIOF_AFC	AFIO 端口数字功能清除寄存器	AFIOx_AFC 说明
0x4800_5058	AFIOF_ANAS	AFIO 端口模拟功能使能寄存器	AFIOx_ANAS 说明
0x4800_505C	AFIOF_ANAC	AFIO 端口模拟功能失能寄存器	AFIOx_ANAC 说明

www.pai-ic.com | pengpai microelectronics

6 嵌套向量中断控制器(NVIC)

6.1 综述

为了减少延迟并提高中断处理效率，Cortex®-M0 嵌套了向量中断控制器 NVIC。
所有外设中断的请求均在内部被连接到 NVIC，只有在 NVIC 中使能了相应的外设中断，相应的外设中断才能够被系统响应。
NVIC 对系统中断及外设中断提供的控制包括如使能/失能控制、优先级、清除、挂起、软件触发等功能，NVIC 和 M0 内核的接口紧密相连，可以实现低延迟、高效能的中断处理。
M0 内核还内置了简单的 24bit 向下计数定时器(SysTick)。
SysTick 可以用来作为实时操作系统(RTOS)的节拍定时器，或者作为一个简单的计数器。SysTick 从预设值向下计数，当它到达零时，产生一个系统中断，详细信息请参考《Cortex™-M0 技术参考手册》。
额外的，内核还提供了中断屏蔽寄存器组(PRIMASK，FAULTMASK 和 BASEPRI)可用于屏蔽/开放所有中断。
用户可以直接通过 CMSIS-Core 封装的内核寄存器访问函数：“__disable_irq()”和“__enable_irq()”函数来屏蔽/开放所有中断，详细信息请参考《Cortex-M0 设备通用用户指南》和《CMSIS-Core(Cortex-M) Version 5.5.0》。

6.2 特性

多达 32 个可屏蔽的外设中断(不包含 16 个 Cortex™-M0 中断)
4 个可编程的优先等级(使用了 2 位中断优先级)
IWDG 中断连接到不可屏蔽的 NMI 向量
内置的 24bit 系统定时器 Systick

- 向下计数
- 自动重载
- 当计数器计数到 0，产生可屏蔽中断
- Systick 的参考时钟来自 HCLK

www.pai-ic.com | pengpai microelectronics

6.3 中断和异常向量

下面的表格列出了 MCU 的向量表，表中列出 16 个系统中断类型和最多 32 个的外设中断。

表 6-1 中断向量表

异常类型	中断号	优先级	名称	说明	地址
-	-	-	-	保留	0x00
1	-	固定	Reset	复位	0x04
2	-14	固定	NMI	不可屏蔽中断 **IWDG 中断连接到 NMI 向量**	0x08
3	-13	固定	HardFault	所有类型的故障	0x0C
4~10	-	-	-	保留	0x10~0x28
11	-5	可设置	SVCall	通过 SWI 指令的系统服务调用	0x2C
12~13	-	-	-	保留	0x30~0x24
14	-2	可设置	PendSV	可挂起的系统服务	0x38
15	-1	可设置	SysTick	SysTick 定时器中断	0x3C
16	0	可设置	PVD	电源电压检测(PVD)中断	0x40
17	1	可设置	CLKFAIL	CLK 时钟失效中断	0x44
18	2	可设置	CAN	CAN 全局中断	0x48
19	3	可设置	IFMC	IFMC 全局中断	0x4C
20	4	可设置	DMA	DMA 全局中断	0x50
21	5	可设置	EXTIA	外部中断 GPIOA 线	0x54
22	6	可设置	EXTIB	外部中断 GPIOB 线	0x58
23	7	可设置	EXTIC	外部中断 GPIOC 线	0x5C
24	8	可设置	EXTIF	外部中断 GPIOF 线	0x60
25	9	可设置	-	保留	0x64
26	10	可设置	UART4	UART4 全局中断	0x68
27	11	可设置	UART5	UART5 全局中断	0x6C
28	12	可设置	ADC	ADC 全局中断	0x70
29	13	可设置	TIM1	TIM1 全局中断	0x74
30	14	可设置	TIM5	TIM5 全局中断	0x78
31	15	可设置	TIM4	TIM4 全局中断	0x7C
32	16	可设置	TIM3	TIM3 全局中断	0x80
33	17	可设置	TIM2	TIM2 全局中断	0x84
34	18	可设置	ALU	ALU 全局中断	0x88
35	19	可设置	UART3	UART3 全局中断	0x8C

www.pai-ic.com | pengpai microelectronics

36	20	可设置	UART2	UART2 全局中断	0x90
37	21	可设置	CMP	CMP 全局中断	0x94
38	22	可设置	TIM8	TIM8 全局中断	0x98
39	23	可设置	I2C0	I2C0 全局中断	0x9C
40	24	可设置	I2C1	I2C1 全局中断	0xA0
41	25	可设置	SPI0	SPI0 全局中断	0xA4
42	26	可设置	SPI1	SPI1 全局中断	0xA8
43	27	可设置	UART0	UART0 全局中断	0xAC
44	28	可设置	UART1	UART1 全局中断	0xB0
45	29	可设置	RTC	RTC 全局中断	0xB4
46	30	可设置	TIM6	TIM6 全局中断	0xB8
47	31	可设置	TIM7	TIM7 全局中断	0xBC

www.pai-ic.com | pengpai microelectronics

6.4 寄存器描述

6.4.1 系统中断使能寄存器(ISER)

Interrupt Set Enable Register
(地址偏移：0x100)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	TIM7	TIM6	RTC	UART1	UART0	SPI1	SPI0	I2C1	I2C0	TIM8	CMP	UART2	UART3	ALU	TIM2	TIM3
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	TIM4	TIM5	TIM1	ADC	UART5	UART4	-	EXTIF	EXTIC	EXTIB	EXTIA	DMA	IFMC	CAN	CLKFAIL	PVD
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Res	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	PVD： PVD 中断使能(PVD interrupt enable) 0： PVD 中断禁止，该位写 0 无效 1： PVD 中断使能
位 1	CLKFAIL：时钟失效中断使能设定位(Clock fail interrupt enable) 0： HSE/PLL 时钟失效中断禁止，该位写 0 无效 1： HSE/PLL 时钟失效中断使能
位 2	CAN：CAN 控制中断使能(CAN interrupt enable) 0： CAN 中断禁止，该位写 0 无效 1： CAN 中断使能
位 3	IFMC：IFMC 控制中断使能(IFMC interrupt enable) 0： IFMC 中断禁止，该位写 0 无效 1： IFMC 中断使能
位 4	DMA：DMA 控制中断使能(DMA interrupt enable) 0： DMA 中断禁止，该位写 0 无效 1： DMA 中断使能
位 5	EXTIA：EXTIA 端口中断使能(EXTIA interrupt enable) 0： EXTIA 端口中断禁止，该位写 0 无效 1： EXTIA 端口中断使能
位 6	EXTIB：EXTIB 端口中断使能(EXTIB interrupt enable) 0： EXTIB 端口中断禁止，该位写 0 无效 1： EXTIB 端口中断使能

www.pai-ic.com | pengpai microelectronics

位 7	EXTIC：EXTIC 端口中断使能(EXTIC interrupt enable) 0： EXTIC 端口中断禁止，该位写 0 无效 1： EXTIC 端口中断使能
位 8	EXTIF：EXTIF 端口中断使能(EXTIF interrupt enable) 0： EXTIF 端口中断禁止，该位写 0 无效 1： EXTIF 端口中断使能
位 9	保留。必须保持为默认值。
位 10	UART4：UART4 中断使能(UART4 interrupt enable) 0： UART4 中断禁止，该位写 0 无效 1： UART4 中断使能
位 11	UART5：UART5 中断使能(UART5 interrupt enable) 0： UART5 中断禁止，该位写 0 无效 1： UART5 中断使能
位 12	ADC：ADC 中断使能(ADC interrupt enable) 0： ADC 中断禁止，该位写 0 无效 1： ADC 中断使能
位 13	TIM1：TIM1 中断使能(TIM1 interrupt enable) 0： TIM1 中断禁止，该位写 0 无效 1： TIM1 中断使能
位 14	TIM5：TIM5 中断使能(TIM5 interrupt enable) 0： TIM5 中断禁止，该位写 0 无效 1： TIM5 中断使能
位 15	TIM4：TIM4 中断使能(TIM4 interrupt enable) 0： TIM4 中断禁止，该位写 0 无效 1： TIM4 中断使能
位 16	TIM3：TIM3 中断使能(TIM3 interrupt enable) 0： TIM3 中断禁止，该位写 0 无效 1： TIM3 中断使能
位 17	TIM2：TIM2 中断使能(TIM2 interrupt enable) 0： TIM2 中断禁止，该位写 0 无效 1： TIM2 中断使能
位 18	ALU：ALU 中断使能(ALU interrupt enable) 0： ALU 中断禁止，该位写 0 无效 1： ALU 中断使能
位 19	UART3：UART3 中断使能(UART3 interrupt enable) 0： UART3 中断禁止，该位写 0 无效 1： UART3 中断使能
位 20	UART2：UART2 中断使能(UART2 interrupt enable) 0： UART2 中断禁止，该位写 0 无效 1： UART2 中断使能

www.pai-ic.com | pengpai microelectronics

位 21	CMP：CMP 中断使能(CMP interrupt enable) 0： CMP0/1/2 中断禁止，该位写 0 无效 1： CMP0/1/2 中断使能
位 22	TIM8： TIM8 中断使能(TIM8 interrupt enable) 0： TIM8 中断禁止，该位写 0 无效 1： TIM8 中断使能
位 23	I2C0： I2C0 中断使能(I2C0 interrupt enable) 0： I2C0 中断禁止，该位写 0 无效 1： I2C0 中断使能
位 24	I2C1：I2C1 中断使能(I2C1 interrupt enable) 0： I2C1 中断禁止，该位写 0 无效 1： I2C1 中断使能
位 25	SPI0：SPI0 中断使能(SPI0 interrupt enable) 0： SPI0 中断禁止，该位写 0 无效 1： SPI0 中断使能
位 26	SPI1：SPI1 中断使能(SPI0 interrupt enable) 0： SPI1 中断禁止，该位写 0 无效 1： SPI1 中断使能
位 27	UART0：UART0 中断使能(UART0 interrupt enable) 0： UART0 中断禁止，该位写 0 无效 1： UART0 中断使能
位 28	UART1：UART1 中断使能(UART1 interrupt enable) 0： UART1 中断禁止，该位写 0 无效 1： UART1 中断使能
位 29	RTC： RTC 中断使能(RTC interrupt enable) 0： RTC 中断禁止，该位写 0 无效 1： RTC 中断使能
位 30	TIM6： TIM6 中断使能(TIM6 interrupt enable) 0： TIM6 中断禁止，该位写 0 无效 1： TIM6 中断使能
位 31	TIM7： TIM7 中断使能(TIM7 interrupt enable) 0： TIM7 中断禁止，该位写 0 无效 1： TIM7 中断使能

www.pai-ic.com | pengpai microelectronics

6.4.2 系统中断禁止寄存器(ICER)

Interrupt Clear Enable Register

(地址偏移：0x180)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	TIM7	TIM6	RTC	UART1	UART0	SPI1	SPI0	I2C1	I2C0	TIM8	CMP	UART2	UART3	ALU	TIM2	TIM3
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	TIM4	TIM5	TIM1	ADC	UART5	UART4	-	EXTIF	EXTIC	EXTIB	EXTIA	DMA	IFMC	CAN	CLKFAIL	PVD
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Res	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**PVD：PVD 中断禁止(PVD interrupt disable)** 0： PVD 中断使能，该位写 0 无效 1： PVD 中断禁止
位 1	**CLKFAIL：时钟失效中断禁止(Clock fail interrupt disable)** 0： HSE/PLL 时钟失效中断使能，该位写 0 无效 1： HSE/PLL 时钟失效中断禁止
位 2	**CAN：CAN 控制中断禁止(CAN interrupt disable)** 0： CAN 中断使能，该位写 0 无效 1： CAN 中断禁止
位 3	**IFMC：IFMC 控制中断禁止(IFMC interrupt disable)** 0： IFMC 中断使能，该位写 0 无效 1： IFMC 中断禁止
位 4	**DMA：DMA 控制中断禁止(DMA interrupt disable)** 0： DMA 中断使能，该位写 0 无效 1： DMA 中断禁止
位 5	**EXTIA：EXTIA 端口中断禁止(EXTIA interrupt disable)** 0： EXTIA 端口中断使能，该位写 0 无效 1： EXTIA 端口中断禁止
位 6	**EXTIB：EXTIB 端口中断禁止(EXTIB interrupt disable)** 0： EXTIB 端口中断使能，该位写 0 无效 1： EXTIB 端口中断禁止
位 7	**EXTIC：EXTIC 端口中断禁止(EXTIC interrupt disable)** 0： EXTIC 端口中断使能，该位写 0 无效 1： EXTIC 端口中断禁止

www.pai-ic.com | pengpai microelectronics

位 8	EXTIF：EXTIF 端口中断禁止(EXTIF interrupt disable) 0： EXTIF 端口中断使能，该位写 0 无效 1： EXTIF 端口中断禁止
位 9	保留。必须保持为默认值。
位 10	UART4：UART4 中断禁止(UART4 interrupt disable) 0： UART4 中断使能，该位写 0 无效 1： UART4 中断禁止
位 11	UART5：UART5 中断禁止(UART5 interrupt disable) 0： UART5 中断使能，该位写 0 无效 1： UART5 中断禁止
位 12	ADC：ADC 中断禁止(ADC interrupt disable) 0： ADC 中断使能，该位写 0 无效 1： ADC 中断禁止
位 13	TIM1：TIM1 中断禁止(TIM1 interrupt disable) 0： TIM1 中断使能，该位写 0 无效 1： TIM1 中断禁止
位 14	TIM5：TIM5 中断禁止(TIM5 interrupt disable) 0： TIM5 中断使能，该位写 0 无效 1： TIM5 中断禁止
位 15	TIM4：TIM4 中断禁止(TIM4 interrupt disable) 0： TIM4 中断使能，该位写 0 无效 1： TIM4 中断禁止
位 16	TIM3：TIM3 中断禁止(TIM3 interrupt disable) 0： TIM3 中断使能，该位写 0 无效 1： TIM3 中断禁止
位 17	TIM2：TIM2 中断禁止(TIM2 interrupt disable) 0： TIM2 中断使能，该位写 0 无效 1： TIM2 中断禁止
位 18	ALU：ALU 中断禁止(ALU interrupt disable) 0： ALU 中断使能，该位写 0 无效 1： ALU 中断禁止
位 19	保留。必须保持为默认值。
位 20	PVD：PVD 中断禁止(PVD interrupt disable) 0： PVD 中断使能，该位写 0 无效 1： PVD 中断禁止
位 21	CMP：CMP 中断禁止(CMP interrupt disable) 0： CMP0/1/2 中断使能，该位写 0 无效 1： CMP0/1/2 中断禁止
位 22	TIM8：TIM8 中断禁止(TIM8 interrupt disable) 0： TIM8 中断使能，该位写 0 无效 1： TIM8 中断禁止

www.pai-ic.com | pengpai microelectronics

位 23	I2C0：I2C0 中断禁止(I2C0 interrupt disable) 0： I2C0 中断使能，该位写 0 无效 1： I2C0 中断禁止
位 24	I2C1：I2C1 中断禁止(I2C1 interrupt disable) 0： I2C1 中断使能，该位写 0 无效 1： I2C1 中断禁止
位 25	SPI0：SPI0 中断禁止(SPI0 interrupt disable) 0： SPI0 中断使能，该位写 0 无效 1： SPI0 中断禁止
位 26	SPI1：SPI1 中断禁止(SPI1 interrupt disable) 0： SPI1 中断使能，该位写 0 无效 1： SPI1 中断禁止
位 27	UART0：UART0 中断禁止(UART0 interrupt disable) 0： UART0 中断使能，该位写 0 无效 1： UART0 中断禁止
位 28	UART1：UART1 中断禁止(UART1 interrupt disable) 0： UART1 中断使能，该位写 0 无效 1： UART1 中断禁止
位 29	RTC：RTC 中断禁止(RTC interrupt disable) 0： RTC 中断使能，该位写 0 无效 1： RTC 中断禁止
位 30	TIM6：TIM6 中断禁止(TIM6 interrupt disable) 0： TIM6 中断使能，该位写 0 无效 1： TIM6 中断禁止
位 31	TIM7：TIM7 中断禁止(TIM7 interrupt disable) 0： TIM7 中断使能，该位写 0 无效 1： TIM7 中断禁止

www.pai-ic.com | pengpai microelectronics

6.4.3 系统中断挂起设定寄存器(ISPR)

Interrupt Set Pending Register

(地址偏移：0x200)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	TIM7	TIM6	RTC	UART1	UART0	SPI1	SPI0	I2C1	I2C0	TIM8	CMP	UART2	UART3	ALU	TIM2	TIM3
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	TIM4	TIM5	TIM1	ADC	UART5	UART4	-	EXTIF	EXTIC	EXTIB	EXTIA	DMA	IFMC	CAN	CLKFAIL	PVD
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Res	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	PVD：PVD 中断挂起等待(PVD interrupt pending) 0： PVD 中断无请求，该位写 0 无效 1： PVD 中断挂起等待
位 1	CLKFAIL：时钟失效中断挂起等待(Clock fail interrupt pending) 0： HSE/PLL 时钟失效中断无请求，该位写 0 无效 1： HSE/PLL 时钟失效中断挂起等待
位 2	CAN：CAN 中断挂起等待(CAN interrupt pending) 0： CAN 中断无请求，该位写 0 无效 1： CAN 中断挂起等待
位 3	IFMC：IFMC 控制中断挂起等待(IFMC interrupt pending) 0： IFMC 中断无请求，该位写 0 无效 1： IFMC 中断挂起等待
位 4	DMA：DMA 控制中断挂起等待(DMA interrupt pending) 0： DMA 中断无请求，该位写 0 无效 1： DMA 中断挂起等待
位 5	EXTIA：EXTIA 端口中断挂起等待(EXTIA interrupt pending) 0： EXTIA 端口中断无请求，该位写 0 无效 1： EXTIA 端口中断挂起等待
位 6	EXTIB：EXTIB 端口中断挂起等待 EXTIB interrupt pending) 0： EXTIB 端口中断无请求，该位写 0 无效 1： EXTIB 端口中断挂起等待
位 7	EXTIC：EXTIC 端口中断挂起等待(EXTIC interrupt pending) 0： EXTIC 端口中断无请求，该位写 0 无效 1： EXTIC 端口中断挂起等待

www.pai-ic.com | pengpai microelectronics

位 8	EXTIF：EXTIF 端口中断挂起等待(EXTIF interrupt pending) 0： EXTIF 端口中断无请求，该位写 0 无效 1： EXTIF 端口中断挂起等待
位 9	保留。必须保持为默认值。
位 10	UART4：UART4 中断挂起等待(UART4 interrupt pending) 0： UART4 中断无请求，该位写 0 无效 1： UART4 中断挂起等待
位 11	UART5：UART5 中断挂起等待(UART5 interrupt pending) 0： UART5 中断无请求，该位写 0 无效 1： UART5 中断挂起等待
位 12	ADC：ADC 中断挂起等待(ADC interrupt pending) 0： ADC 中断无请求，该位写 0 无效 1： ADC 中断挂起等待
位 13	TIM1：TIM1 中断挂起等待(TIM1 interrupt pending) 0： TIM1 中断无请求，该位写 0 无效 1： TIM1 中断挂起等待
位 14	TIM5：TIM5 中断挂起等待(TIM5 interrupt pending) 0： TIM5 中断无请求，该位写 0 无效 1： TIM5 中断挂起等待
位 15	TIM4：TIM4 中断挂起等待(TIM4 interrupt pending) 0： TIM4 中断无请求，该位写 0 无效 1： TIM4 中断挂起等待
位 16	TIM3：TIM3 中断挂起等待(TIM3 interrupt pending) 0： TIM3 中断无请求，该位写 0 无效 1： TIM3 中断挂起等待
位 17	TIM2：TIM2 中断挂起等待(TIM2 interrupt pending) 0： TIM2 中断无请求，该位写 0 无效 1： TIM2 中断挂起等待
位 18	ALU：ALU 中断挂起等待(ALU interrupt pending) 0： ALU 中断无请求，该位写 0 无效 1： ALU 中断挂起等待
位 19	UART3：UART3 中断挂起等待(UART3 interrupt pending) 0： UART3 中断无请求，该位写 0 无效 1： UART3 中断挂起等待
位 20	UART2：UART2 中断挂起等待(UART2 interrupt pending) 0： UART2 中断无请求，该位写 0 无效 1： UART2 中断挂起等待
位 21	CMP：CMP 中断挂起等待(CMP interrupt pending) 0： CMP0/1/2 中断无请求，该位写 0 无效 1： CMP0/1/2 中断挂起等待

www.pai-ic.com | pengpai microelectronics

位 22	TIM8：TIM8 中断挂起等待(TIM8 interrupt pending) 0： TIM8 中断无请求，该位写 0 无效 1： TIM8 中断挂起等待
位 23	I2C0：I2C0 中断挂起等待(I2C0 interrupt pending) 0： I2C0 中断无请求，该位写 0 无效 1： I2C0 中断挂起等待
位 24	I2C1：I2C1 中断挂起等待(I2C1 interrupt pending) 0： I2C1 中断无请求，该位写 0 无效 1： I2C1 中断挂起等待
位 25	SPI0：SPI0 中断挂起等待(SPI0 interrupt pending) 0： SPI0 中断无请求，该位写 0 无效 1： SPI0 中断挂起等待
位 26	SPI1：SPI1 中断挂起等待(SPI1 interrupt pending) 0： SPI1 中断无请求，该位写 0 无效 1： SPI1 中断挂起等待
位 27	UART0：UART0 中断挂起等待(UART0 interrupt pending) 0： UART0 中断无请求，该位写 0 无效 1： UART0 中断挂起等待
位 28	UART1：UART1 中断挂起等待(UART1 interrupt pending) 0： UART1 中断无请求，该位写 0 无效 1： UART1 中断挂起等待
位 29	RTC：RTC 中断挂起等待(RTC interrupt pending) 0： RTC 中断无请求，该位写 0 无效 1： RTC 中断挂起等待
位 30	TIM6：TIM6 中断挂起等待(TIM6 interrupt pending) 0： TIM6 中断无请求，该位写 0 无效 1： TIM6 中断挂起等待
位 31	TIM7：TIM7 中断挂起等待(TIM7 interrupt pending) 0： TIM7 中断无请求，该位写 0 无效 1： TIM7 中断挂起等待

www.pai-ic.com | pengpai microelectronics

6.4.4 系统中断挂起清除寄存器(ICPR)

Interrupt Clear Pending Register

(地址偏移：0x280)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	TIM7	TIM6	RTC	UART1	UART0	SPI1	SPI0	I2C1	I2C0	TIM8	CMP	UART2	UART3	ALU	TIM2	TIM3
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	TIM4	TIM5	TIM1	ADC	UART5	UART4	-	EXTIF	EXTIC	EXTIB	EXTIA	DMA	IFMC	CAN	CLKFAIL	PVD
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Res	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**PVD：PVD 中断挂起清除(PVD interrupt pending clear)** 0： PVD 中断无请求，该位写 0 无效 1： PVD 中断挂起清除
位 1	**CLKFAIL：时钟失效中断挂起清除(Clock fail interrupt pending clear)** 0： 无意义 1： HSE/PLL 时钟失效中断挂起清除
位 2	**CAN：CAN 中断挂起清除(CAN interrupt pending clear)** 0： CAN 中断无请求，该位写 0 无效 1： CAN 中断挂起清除
位 3	**IFMC：IFMC 控制中断挂起清除(IFMC interrupt pending clear)** 0： IFMC 中断无请求，该位写 0 无效 1： IFMC 中断挂起清除
位 4	**DMA：DMA 中断挂起清除(DMA interrupt pending clear)** 0： DMA 中断无请求，该位写 0 无效 1： DMA 中断挂起清除
位 5	**EXTIA：EXTIA 端口中断挂起清除(EXTIA interrupt pending clear)** 0： EXTIA 端口中断无请求，该位写 0 无效 1： EXTIA 端口中断挂起清除
位 6	**EXTIB：EXTIB 端口中断挂起清除(EXTIB interrupt pending clear)** 0： EXTIB 端口中断无请求，该位写 0 无效 1： EXTIB 端口中断挂起清除
位 7	**EXTIC：EXTIC 端口中断挂起清除(EXTIC interrupt pending clear)** 0： EXTIC 端口中断无请求，该位写 0 无效 1： EXTIC 端口中断挂起清除

www.pai-ic.com | pengpai microelectronics

位 8	EXTIF：EXTIF 端口中断挂起清除(EXTIF interrupt pending clear) 0： EXTIF 端口中断无请求，该位写 0 无效 1： EXTIF 端口中断挂起清除
位 9	保留。必须保持为默认值。
位 10	UART4：UART4 中断挂起清除(UART4 interrupt pending clear) 0： UART4 中断无请求，该位写 0 无效 1： UART4 中断挂起清除
位 11	UART5：UART5 中断挂起清除(UART5 interrupt pending clear) 0： UART5 中断无请求，该位写 0 无效 1： UART5 中断挂起清除
位 12	ADC：ADC 中断挂起清除(ADC interrupt pending clear) 0： ADC 中断无请求，该位写 0 无效 1： ADC 中断挂起清除
位 13	TIM1：TIM1 中断挂起清除(TIM1 interrupt pending clear) 0： TIM1 中断无请求，该位写 0 无效 1： TIM1 中断挂起清除
位 14	TIM5：TIM5 中断挂起清除(TIM5 interrupt pending clear) 0： TIM5 中断无请求，该位写 0 无效 1： TIM5 中断挂起清除
位 15	TIM4：TIM4 中断挂起清除(TIM4 interrupt pending clear) 0： TIM4 中断无请求，该位写 0 无效 1： TIM4 中断挂起清除
位 16	TIM3：TIM3 中断挂起清除(TIM3 interrupt pending clear) 0： TIM3 中断无请求，该位写 0 无效 1： TIM3 中断挂起清除
位 17	TIM2：TIM2 中断挂起清除(TIM2 interrupt pending clear) 0： TIM2 中断无请求，该位写 0 无效 1： TIM2 中断挂起清除
位 18	ALU：ALU 中断挂起清除(ALU interrupt pending clear) 0： ALU 中断无请求，该位写 0 无效 1： ALU 中断挂起清除
位 19	UART4：UART4 中断挂起清除(UART4 interrupt pending clear) 0： UART4 中断无请求，该位写 0 无效 1： UART4 中断挂起清除
位 20	UART5：UART5 中断挂起清除(UART5 interrupt pending clear) 0： UART5 中断无请求，该位写 0 无效 1： UART5 中断挂起清除
位 21	CMP：CMP 中断挂起清除(CMP interrupt pending clear) 0： CMP0/1/2 中断无请求，该位写 0 无效 1： CMP0/1/2 中断挂起清除

www.pai-ic.com | pengpai microelectronics

位 22	TIM8：TIM8 中断挂起清除(TIM8 interrupt pending clear) 0： TIM8 中断无请求，该位写 0 无效 1： TIM8 中断挂起清除
位 23	I2C0：I2C0 中断挂起清除(I2C0 interrupt pending clear) 0： I2C0 中断无请求，该位写 0 无效 1： I2C0 中断挂起清除
位 24	I2C1：I2C1 中断挂起清除(I2C1 interrupt pending clear) 0： I2C1 中断无请求，该位写 0 无效 1： I2C1 中断挂起清除
位 25	SPI0：SPI0 中断挂起清除(SPI0 interrupt pending clear) 0： SPI0 中断无请求，该位写 0 无效 1： SPI0 中断挂起清除
位 26	SPI1：SPI1 中断挂起清除(SPI1 interrupt pending clear) 0： SPI1 中断无请求，该位写 0 无效 1： SPI1 中断挂起清除
位 27	UART0：UART0 中断挂起清除(UART0 interrupt pending clear) 0： UART0 中断无请求，该位写 0 无效 1： UART0 中断挂起清除
位 28	UART1：UART1 中断挂起清除(UART1 interrupt pending clear) 0： UART1 中断无请求，该位写 0 无效 1： UART1 中断挂起清除
位 29	RTC：RTC 中断挂起清除(RTC interrupt pending clear) 0： RTC 中断无请求，该位写 0 无效 1： RTC 中断挂起清除
位 30	TIM6：TIM6 中断挂起清除(TIM6 interrupt pending clear) 0： TIM6 中断无请求，该位写 0 无效 1： TIM6 中断挂起清除
位 31	TIM7：TIM7 中断挂起清除(TIM7 interrupt pending clear) 0： TIM7 中断无请求，该位写 0 无效 1： TIM7 中断挂起清除

www.pai-ic.com | pengpai microelectronics

6.4.5 系统中断优先级寄存器 x(IPRx)

Interrupt Priority Register x

x：表示 IPR0~IPR7。

(地址偏移：0x400+4*x)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	PRI_(4x+3)								PRI_(4x+2)							
R/W	RW	RW	R	R	R	R	R	R	RW	RW	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	PRI_(4x+1)								PRI_(4x+0)							
R/W	RW	RW	R	R	R	R	R	R	RW	RW	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

	PRI_(4x+y)：中断号 IRQn 的优先级配置置**(priority of the interrupt number)** n：表示对应的 IRQ 中断号,n=(4x+y) y：表示 0~3，一个 IPRx 寄存器可以配置 4 个中断号的优先级 x：表示 IPR0~IPR7，8 个 IPR 寄存器，每个寄存器可配置 4 个中断号的优先级，支持最大 32 个外设中断的优先级配置
位 7：0 **位 15：8** **位 23：16** **位 31：24**	每个 PRI_(4x+y)的 8 个位中只有最高两位[7：6]有效，四级优先级，数值越低优先级越高，其中 0 的优先级是最高的。 例： 配置 TIM4 的中断优先级，TIM4 的中断号为 15，故 15=(4*3+3)，应当配置 IPR3 的 PRI_(4x+3)； 配置 UART0 的中断优先级，UART0 的中断号为 27，故 27=(4*6+3)，应当配置 IPR6 的 PRI_(4x+3)； ***注：*** ***1. 中断优先级寄存器的配置必须在中断使能之前完成*** ***2. 写 PRI_(4x+(0~3))的低 5 位[5：0]无效，且读恒为 0***

www.pai-ic.com | pengpai microelectronics

6.4.6 寄存器列表

地址	寄存器	描述	备注
0xE000_E010	SYST_CSR	SysTick 控制状态寄存器	了解更多 NVIC 寄存器相关信息，请参考《Cortex™-M0 技术参考手册》
0xE000_E014	SYST_RVR	SysTick 重载寄存器	
0xE000_E018	SYST_CVR	SysTick 当前计数值寄存器	
0xE000_E01C	SYST_CALIB	SysTick 校准值寄存器	
0xE000_E100	ISER	系统中断使能寄存器	ISER 说明
0xE000_E180	ICER	系统中断禁止寄存器	ICER 说明
0x E000_E200	ISPR	系统中断挂起设定寄存器	ISPR 说明
0xE000_E280	ICPR	系统中断挂起清除寄存器	ICPR 说明
0xE000_E400	IPR0	系统中断 0~3 优先级寄存器	IPRx 说明
0xE000_E404	IPR1	系统中断 4~7 优先级寄存器	IPRx 说明
0xE000_E408	IPR2	系统中断 8~11 优先级寄存器	IPRx 说明
0xE000_E40C	IPR3	系统中断 12~15 优先级寄存器	IPRx 说明
0xE000_E410	IPR4	系统中断 16~19 优先级寄存器	IPRx 说明
0xE000_E414	IPR5	系统中断 20~23 优先级寄存器	IPRx 说明
0xE000_E418	IPR6	系统中断 24~27 优先级寄存器	IPRx 说明
0xE000_E41C	IPR7	系统中断 28~31 优先级寄存器	IPRx 说明

7 外部中断控制器(EXTI)

7.1 综述

每个 GPIO 内部都集成了一个独立的“电平和边沿检测器”，在 GPIO 配置为输入模式的前提下，当外部输入信号满足这些检测器的触发条件时、这些检测器都可以产生中断请求，它们共同构成了外部中断控制器(EXTI)。

每个检测器的中断请求都可以被单独的使能与失能，用户可以独立的配置检测器中断的触发类型(上升沿、下降沿、高电平、低电平、双沿)，EXTI 中断标志寄存器保持了相应检测器的中断请求。

7.2 特性

以下五种信号类型可被电平和边沿检测器识别，并产生中断：

- 上升沿信号
- 下降沿信号
- 高电平信号
- 低电平信号
- 双沿信号(任意电平沿)

边沿检测器支持对频率高达 25MHz 的外部信号进行检测。

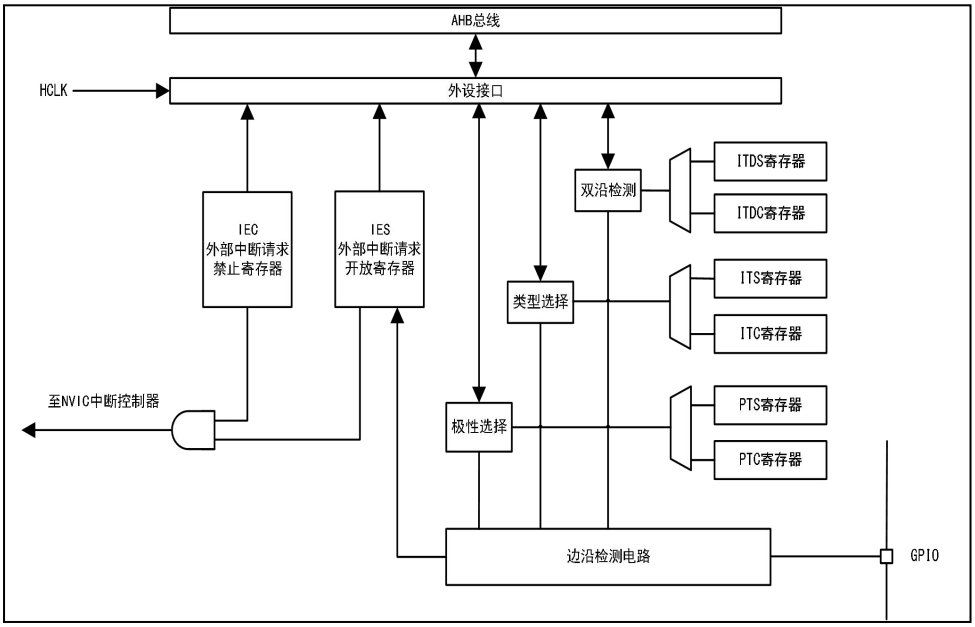
GPIO 方向为输出时，边沿检测器仍可正常工作

GPIO 功能被复用时，边沿检测器仍可正常工作

www.pai-ic.com | pengpai microelectronics

7.3 EXTI 功能描述

图 7-1 外部中断框图



7.3.1 有效的外部中断

每个 GPIO 内部都集成了一个独立的“电平和边沿检测器”，EXTI 相关寄存器的低 16 位用于配置相关 GPIO 的外部中断，对不存在的 GPIO 引脚所配置的信息将不会被生效。

MCU 定义的 GPIO 信息参考《数据手册》中的“引脚定义”部分。

7.3.2 外部中断唤醒低功耗模式

通过外部中断将内核从低功耗模式唤醒(WFE/WFI/待机)，执行下列操作，以获得最优功耗：

- 正确的配置外部中断，外部中断类型设为上升沿或高电平触发，相关引脚外部或内部下拉。
- 保障”低功耗模式一节”中，优化功耗的方式被正确执行
- 此时可以关闭 LSE/LSI，以获得最优功耗。

注意：

1. 仅 GPIOA 管脚可从待机模式唤醒。

www.pai-ic.com | pengpai microelectronics

7.3.3 外部中断的配置

外部中断支持对 5 种信号类型进行检测，按照信号类型，可以分成三类信号：

- “沿”信号，上升沿或下降沿
- “电平”信号，高电平或低电平
- “双沿”信号，任意电平沿

EXTI 提供了 6 个寄存器用于配置外部信号的检测类型，它们分别是：

- 外部中断类型配置寄存器(EXTIx_ITS)
- 外部中断类型清除寄存器(EXTIx_ITC)
- 外部中断双沿类型配置寄存器(EXTIx_ITDS)
- 外部中断双沿类型清除寄存器(EXTIx_ITDC)
- 外部中断极性配置寄存器(EXTIx_PTS)
- 外部中断极性清除寄存器(EXTIx_PTC)

外部中断检测的信号类型与寄存器的配置关系如下表：

表 7-1 信号类型与寄存器的配置关系

	类型配置		双沿配置		极性配置	
信号类型	ITS	ITC	ITDS	ITDC	PTS	PTC
上升沿	1	0	0	1	1	0
下降沿	1	0	0	1	0	1
高电平	0	1	0	1	1	0
低电平	0	1	0	1	0	1
双沿	X	X	1	0	X	X

www.pai-ic.com | pengpai microelectronics

7.4 寄存器描述

7.4.1 外部中断请求开放寄存器(EXTIx_IES) (x=A..C,F)

Interrupt Request Set Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IE15	IE14	IE13	IE12	IE11	IE10	IE9	IE8	IE7	IE6	IE5	IE4	IE3	IE2	IE1	IE0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IEy：端口 x 引脚 y 输入中断的请求(port x pin y input interrupt request) 0：　禁止端口 x 引脚 y 的输入中断请求，该位写 0 无效 1：　开放端口 x 引脚 y 的输入中断请求
位 31：16	保留。必须保持为默认值。

7.4.2 外部中断请求禁止寄存器(EXTIx_IEC) (x=A..C,F)

Interrupt Request Clear Register
(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IE15	IE14	IE13	IE12	IE11	IE10	IE9	IE8	IE7	IE6	IE5	IE4	IE3	IE2	IE1	IE0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IEy：端口 x 引脚 y 输入中断的请求(port x pin y input interrupt request) 0：　无效操作 1：　禁止端口 x 引脚 y 的输入中断请求
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

7.4.3 外部中断类型配置寄存器(EXTIx_ITS) (x=A..C,F)

Interrupt Type Set Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IT15	IT14	IT13	IT12	IT11	IT10	IT9	IT8	IT7	IT6	IT5	IT4	IT3	IT2	IT1	IT0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**ITy**：端口 x 引脚 y 输入中断的请求类型**(port x pin y input interrupt type)** 0：　端口 x 引脚 y 的中断类型配置为“电平”类型，该位写 0 无效 1：　端口 x 引脚 y 的中断类型配置为“沿”类型。
位 31：16	保留。必须保持为默认值。

7.4.4 外部中断类型清除寄存器(EXTIx_ITC) (x=A..C,F)

Interrupt Type Clear Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IT15	IT14	IT13	IT12	IT11	IT10	IT9	IT8	IT7	IT6	IT5	IT4	IT3	IT2	IT1	IT0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**ITy**：端口 x 引脚 y 输入中断的请求类型**(port x pin y input interrupt type)** 0：　无效操作 1：　清除端口 x 引脚 y 的中断类型设置，并将端口 x 引脚 y 的中断类型配置为“电平”类型。
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

7.4.5 外部中断双沿类型配置寄存器(EXTIx_ITDS) (x=A..C,F)

Interrupt Double-Edge Type Set Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IT15	IT14	IT13	IT12	IT11	IT10	IT9	IT8	IT7	IT6	IT5	IT4	IT3	IT2	IT1	IT0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**ITy**：端口 x 引脚 y 输入中断的请求类型**(port x pin y input interrupt type)** 0：　端口 x 引脚 y 的中断类型非“双沿”类型，该位写 0 无效 1：　端口 x 引脚 y 的中断类型配置为“双沿”类型。
位 31：16	保留。必须保持为默认值。

7.4.6 外部中断双沿类型清除寄存器(EXTIx_ITDC) (x=A..C,F)

Interrupt Double-Edge Type Clear Register

(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IT15	IT14	IT13	IT12	IT11	IT10	IT9	IT8	IT7	IT6	IT5	IT4	IT3	IT2	IT1	IT0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**ITy**：端口 x 引脚 y 输入中断请求的双沿类型**(port x pin y input interrupt type)** 0：　无效操作 1：　清除端口 x 引脚 y 的“双沿”中断类型设置，中断类型由“中断类型设置/清除寄存器”配置
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

7.4.7 外部中断极性配置寄存器(EXTIx_PTS) (x=A..C,F)

Interrupt Polarity Type Set Register
(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	PT15	PT14	PT13	PT12	PT11	PT10	PT9	PT8	PT7	PT6	PT5	PT4	PT3	PT2	PT1	PT0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**PTy**：端口 x 引脚 y 输入中断极性**(port x pin y input interrupt polarity)** 0：　端口 x 引脚 y 的输入中断极性设置为低电平或下降沿有效，该位写 0 无效 1：　端口 x 引脚 y 的输入中断极性设置为高电平或上升沿有效
位 31：16	保留。必须保持为默认值。

7.4.8 外部中断极性清除寄存器(EXTIx_PTC) (x=A..C,F)

Interrupt Polarity Type Clear Register
(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	PT15	PT14	PT13	PT12	PT11	PT10	PT9	PT8	PT7	PT6	PT5	PT4	PT3	PT2	PT1	PT0
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**PTy**：端口 x 引脚 y 输入中断极性**(port x pin y input interrupt polarity)** 0：　无效操作 1：　清除端口 x 引脚 y 的触发极性设置，将端口 x 引脚 y 的输入中断极性设置为低电平或下降沿有效
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

7.4.9 外部中断标志寄存器(EXTIx_IF) (x=A..C,F)

Interrupt Flag Register

(地址偏移：0x20)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IF15	IF14	IF13	IF12	IF11	IF10	IF9	IF8	IF7	IF6	IF5	IF4	IF3	IF2	IF1	IF0
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	IFy：端口 x 引脚 y 外部中断标志位(port x pin y input interrupt flag) 0：　端口 x 引脚 y 无外部中断发生 1：　端口 x 引脚 y 有外部中断发生,软件可对该位写 1 将其清除
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

7.4.10 寄存器列表

地址	寄存器	描述	备注
EXTIA			
0x4800_001C	EXTIA_IES	EXTIA 外部中断请求开放寄存器	EXTIx_IES 说明
0x4800_0020	EXTIA_IEC	EXTIA 外部中断请求禁止寄存器	EXTIx_IEC 说明
0x4800_0024	EXTIA_ITS	EXTIA 外部中断类型配置寄存器	EXTIx_ITS 说明
0x4800_0028	EXTIA_ITC	EXTIA 外部中断类型清除寄存器	EXTIx_ITC 说明
0x4800_002C	EXTIA_ITDS	EXTIA 外部中断双沿类型配置寄存器	EXTIx_ITDS 说明
0x4800_0030	EXTIA_ITDC	EXTIA 外部中断双沿类型清除寄存器	EXTIx_ITDC 说明
0x4800_0034	EXTIA_PTS	EXTIA 外部中断极性配置寄存器	EXTIx_PTS 说明
0x4800_0038	EXTIA_PTC	EXTIA 外部中断极性清除寄存器	EXTIx_PTC 说明
0x4800_003C	EXTIA_IF	EXTIA 外部中断标志寄存器	EXTIx_IF 说明
地址	**寄存器**	**描述**	**备注**
EXTIB			
0x4800_101C	EXTIB_IES	EXTIB 外部中断请求开放寄存器	EXTIx_IES 说明
0x4800_1020	EXTIB_IEC	EXTIB 外部中断请求禁止寄存器	EXTIx_IEC 说明
0x4800_1024	EXTIB_ITS	EXTIB 外部中断类型配置寄存器	EXTIx_ITS 说明
0x4800_1028	EXTIB_ITC	EXTIB 外部中断类型清除寄存器	EXTIx_ITC 说明
0x4800_102C	EXTIB_ITDS	EXTIB 外部中断双沿类型配置寄存器	EXTIx_ITDS 说明
0x4800_1030	EXTIB_ITDC	EXTIB 外部中断双沿类型清除寄存器	EXTIx_ITDC 说明
0x4800_1034	EXTIB_PTS	EXTIB 外部中断极性配置寄存器	EXTIx_PTS 说明
0x4800_1038	EXTIB_PTC	EXTIB 外部中断极性清除寄存器	EXTIx_PTC 说明
0x4800_103C	EXTIB_IF	EXTIB 外部中断标志寄存器	EXTIx_IF 说明
地址	**寄存器**	**描述**	**备注**
EXTIC			
0x4800_201C	EXTIC_IES	EXTIC 外部中断请求开放寄存器	EXTIx_IES 说明
0x4800_2020	EXTIC_IEC	EXTIC 外部中断请求禁止寄存器	EXTIx_IEC 说明
0x4800_2024	EXTIC_ITS	EXTIC 外部中断类型配置寄存器	EXTIx_ITS 说明
0x4800_2028	EXTIC_ITC	EXTIC 外部中断类型清除寄存器	EXTIx_ITC 说明
0x4800_202C	EXTIC_ITDS	EXTIC 外部中断双沿类型配置寄存器	EXTIx_ITDS 说明
0x4800_2030	EXTIC_ITDC	EXTIC 外部中断双沿类型清除寄存器	EXTIx_ITDC 说明
0x4800_2034	EXTIC_PTS	EXTIC 外部中断极性配置寄存器	EXTIx_PTS 说明
0x4800_2038	EXTIC_PTC	EXTIC 外部中断极性清除寄存器	EXTIx_PTC 说明
0x4800_203C	EXTIC_IF	EXTIC 外部中断标志寄存器	EXTIx_IF 说明
地址	**寄存器**	**描述**	**备注**
EXTIF			
0x4800_501C	EXTIF_IES	EXTIF 外部中断请求开放寄存器	EXTIx_IES 说明

www.pai-ic.com | pengpai microelectronics

0x4800_5020	EXTIF_IEC	EXTIF 外部中断请求禁止寄存器	EXTIx_IEC 说明
0x4800_5024	EXTIF_ITS	EXTIF 外部中断类型配置寄存器	EXTIx_ITS 说明
0x4800_5028	EXTIF_ITC	EXTIF 外部中断类型清除寄存器	EXTIx_ITC 说明
0x4800_502C	EXTIF_ITDS	EXTIF 外部中断双沿类型配置寄存器	EXTIx_ITDS 说明
0x4800_5030	EXTIF_ITDC	EXTIF 外部中断双沿类型清除寄存器	EXTIx_ITDC 说明
0x4800_5034	EXTIF_PTS	EXTIF 外部中断极性配置寄存器	EXTIx_PTS 说明
0x4800_5038	EXTIF_PTC	EXTIF 外部中断极性清除寄存器	EXTIx_PTC 说明
0x4800_503C	EXTIF_IF	EXTIF 外部中断标志寄存器	EXTIx_IF 说明

www.pai-ic.com | pengpai microelectronics

8 DMA 控制器(DMA)

8.1 综述

直接存储器存取(Direct Memory Access，简写 DMA)用来提供在外设和存储器之间或者存储器和存储器之间的高速数据传输。无须 CPU 干预，数据可以通过 DMA 快速地移动，这就节省了 CPU 的资源来做其他操作。

DMA 控制器有 6 个通道，每个通道专门用来管理来自于一个或多个外设对存储器访问的请求。还有一个仲裁器来协调各个 DMA 请求的优先权。

DMA 通道传输时共用一个数据缓冲区，以循环优先级“Round-Robin”机制进行传输仲裁。该缓冲区内含一个 FIFO，大小为 16 x 32bit。

8.2 特性

- 6 个独立的可配置的通道
- 每个通道都直接连接专用的硬件 DMA 请求，每个通道都同样支持软件触发。这些功能通过软件来配置
- 仲裁机制由一个默认的“Round-Robin”机制和优先级控制机制组成
- 所有通道共用一个有 16 个字深度的 32 位先进先出存储器缓冲区(FIFO)
- 所有通道均可配置存储器、外设作为访问的源和目标间的直接数据传输
- 数据项和数据帧的传输形式，DMA 自动封装/解封必要的传输数据来优化带宽
- DMA 通过系统 AHB 总线完成传输数据
- DMA 寄存器通过外设总线 APB 进行配置
- 对源和目标的增量或非增量寻址
- 支持增量突发传输
- 每个通道都有 3 个状态标志(DMA 忙、DMA 传输完成和 DMA 传输出错)
- 存储器和存储器间的传输
- 外设和存储器之间的传输
- 存储器和外设之间的传输
- 外设和外设之间的传输
- 循环模式
- 可设置的数据项传输数目：最大为 65535

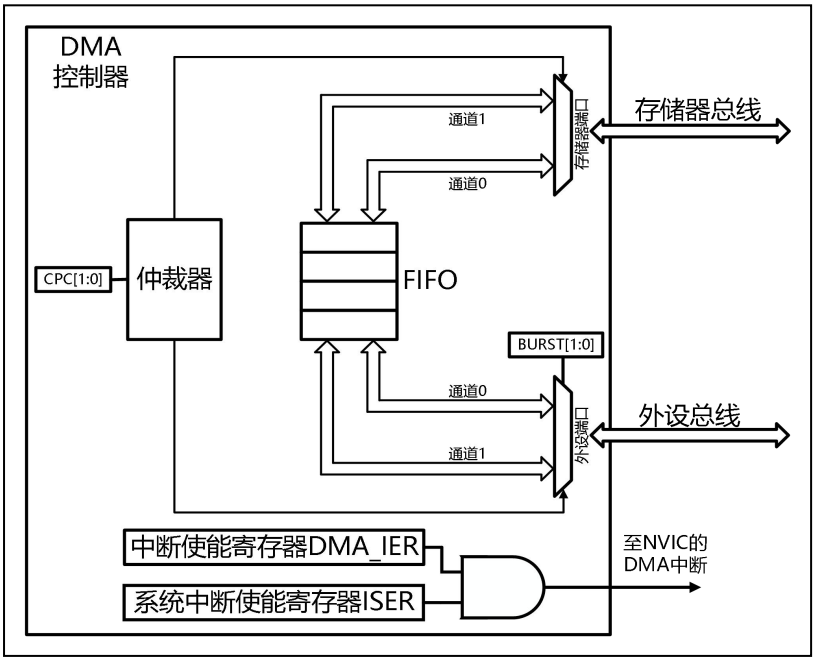
www.pai-ic.com | pengpai microelectronics

8.3 功能描述

DMA 控制器和 Cortex™-M0 核心共享系统数据总线，执行直接存储器数据传输。当 CPU 和 DMA 同时访问相同的目标(SRAM 或外设)时，DMA 请求会暂停 CPU 访问系统总线达若干个周期，总线仲裁器执行循环调度，以保证 CPU 至少可以得到一半的系统总线(存储器或外设)带宽。

8.3.1 DMA 框图

图 8-1 DMA 框图



www.pai-ic.com | pengpai microelectronics

8.3.2 DMA 传输

在发生一个 DMA 事件后，数据源向 DMA 控制器发送一个请求信号。DMA 控制器根据仲裁器的仲裁处理通道的优先权请求。当 DMA 控制器开始访问发出请求的数据源时，将同步发送给该数据源一个应答信号。数据源得到应答信号后立即释放它的请求。此时 DMA 控制器同步撤销应答信号。

基于上述机制，当有更多的请求时，数据源可以启动下一个 DMA 传输周期。

DMA 传输由给定数目的数据项组成。数据项的数目及其宽度(字节、半字或字)可由软件设置。

每个 DMA 传输包含三项操作：

- 通过(DMA_CxSBAR 寄存器)寻址，从源地址中加载数据
- 通过(DMA_CxDBAR 寄存器)寻址，将加载的数据存储到目标地址
- (DMA_CxCNTR 寄存器)中的数据项计数器在数据项传输完毕后递减，该寄存器中包含仍需执行 DMA 传输的数据项数目

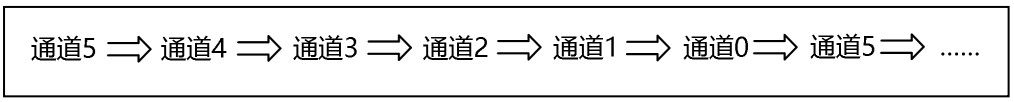
如果(DMA_CxCNTR 寄存器)到达零、或者外设请求传输终止、或者(DMA_CxCR 寄存器)中的”EN”位由软件清零，传输即会立即停止。

8.3.2.1 仲裁器

仲裁器为所有 DMA 通道提供基于循环优先级“Round-Robin”机制的 DMA 请求管理，并启动源地址/目标地址的端口访问序列，一个优先级控制机制用于提供更多的灵活性。只有得到仲裁器确认，相应 DMA 通道才能进行数据传输。

当所有通道优先级一致时，Round-Robin 的传输机制如下图：

图 8-2 Round-Robin 机制



当设置(DMA_CxCR 寄存器)的”CPC[1:0]”位，通道之间的传输顺序将产生变化，较高优先级的通道，可以抢占较低优先级的通道，但抢占的行为，只会发生在当前通道的数据传输完成之后，不会中断当前正在进行的 DMA 传输。

8.3.2.2 地址递增

根据(DMA_CxCR 寄存器)中”SINC”和”DINC”位的配置，源地址/目标地址在每次传输完成后有下列状态：

- 自动递增
- 保持常量

通过单个寄存器访问外设源或目标数据时，禁止递增模式十分有用。

如果使能了递增模式，则根据(DMA_CxCR 寄存器)中”SSIZE”或”DSIZE”位设置的数据项宽度，下一次传输的地址将在前一次传输的地址基础上有如下变化：

- 递增 1 字节（对于字节）
- 递增 2 字节（对于半字）
- 递增 4 字节（对于字）

www.pai-ic.com | pengpai microelectronics

8.3.2.3 可编程数据宽度、封装/解封、字节序

数据项由若干个字节构成，最大四个字节(一个字)，源和目标的数据项宽度可以通过(DMA_CxCR 寄存器)的"SSIZE"和"DSIZE"位(可以是字节、半字或字)进行设置。

DMA 的传输以数据项为单位，要传输的数据项数目必须在使能 DMA 通道之前写入到(DMA_CxNDTR 寄存器)中。

当源数据项和目标数据项宽度("SSIZE"和"DSIZE")不相等时：

- (DMA_CxNDTR 寄存器)中配置的数据项数目，其数据宽度由"源数据项宽度"决定((DMA_CxCR 寄存器)中的"SSIZE"位）。例如，在外设到存储器的情况下，如果将"SSIZE[1:0]"位配置为半字，则要传输的数据项宽度等于 2 字节。
- DMA 控制器仅按小字节序寻址源和目标。相关内容在下表中介绍。

表 8-1 数据项的封装/解封和字节序行为（位 SINC = DINC = 1,SBURST = 1）

源数据项宽度	目标数据项宽度	数据项数目(NDT)	源字节序	源地址/字节	目标字节序	目标地址/字节
8	8	4	1 2 3 4	0x0/B0[7:0] 0x1/B1[7:0] 0x2/B2[7:0] 0x3/B3[7:0]	1 2 3 4	0x0/B0[7:0] 0x1/B1[7:0] 0x2/B2[7:0] 0x3/B3[7:0]
8	16	4	1 2 3 4	0x0/B0[7:0] 0x1/B1[7:0] 0x2/B2[7:0] 0x3/B3[7:0]	1 2	0x0/B1B0[15:0] 0x2/B3B2[15:0]
8	32	4	1 2 3 4	0x0/B0[7:0] 0x1/B1[7:0] 0x2/B2[7:0] 0x3/B3[7:0]	1	0x0/B3B2B1B0[31:0]
16	8	2	1 2	0x0/B1B0[15:0] 0x2/B3B2[15:0]	1 2 3 4	0x0/B0[7:0] 0x1/B1[7:0] 0x2/B2[7:0] 0x3/B3[7:0]
16	16	2	1 2	0x0/B1B0[15:0] 0x2/B3B2[15:0]	1 2	0x0/B1B0[15:0] 0x2/B3B2[15:0]
16	32	2	1 2	0x0/B1B0[15:0] 0x2/B3B2[15:0]	1	0x0/B3B2B1B0[31:0]
32	8	1	1	0x0/B3B2B1B0[31:0]	1 2 3 4	0x0/B0[7:0] 0x1/B1[7:0] 0x2/B2[7:0] 0x3/B3[7:0]
32	16	1	1	0x0/B3B2B1B0[31:0]	1 2	0x0/B1B0[15:0] 0x2/B3B2[15:0]
32	32	1	1	0x0/B3B2B1B0[31:0]	1	0x0/B3B2B1B0[31:0]

在封装/解封数据项的过程中，如果在数据完全封装/解封前中断操作，则有数据损坏的危险。因此，为了确保数据一致性，可将 DMA 数据传输配置成生成突发传输：在这种情况下，属于一个突发的每组传输不可分割，详见"单次传输和突发传输"一节描述。

www.pai-ic.com | pengpai microelectronics

8.3.2.4 传输数据量

当使用 DMA 传输数据时，数据项的数目可通过(DMA_CxNDTR 寄存器)进行配置，最大数目 65535。

当 DMA 通道使能后，(DMA_CxNDTR 寄存器)的值复制到(DMA_CxCNTR 寄存器)。

DMA 每传输完成一个数据项，(DMA_CxCNTR 寄存器)的"CNT[15:0]"位递减。

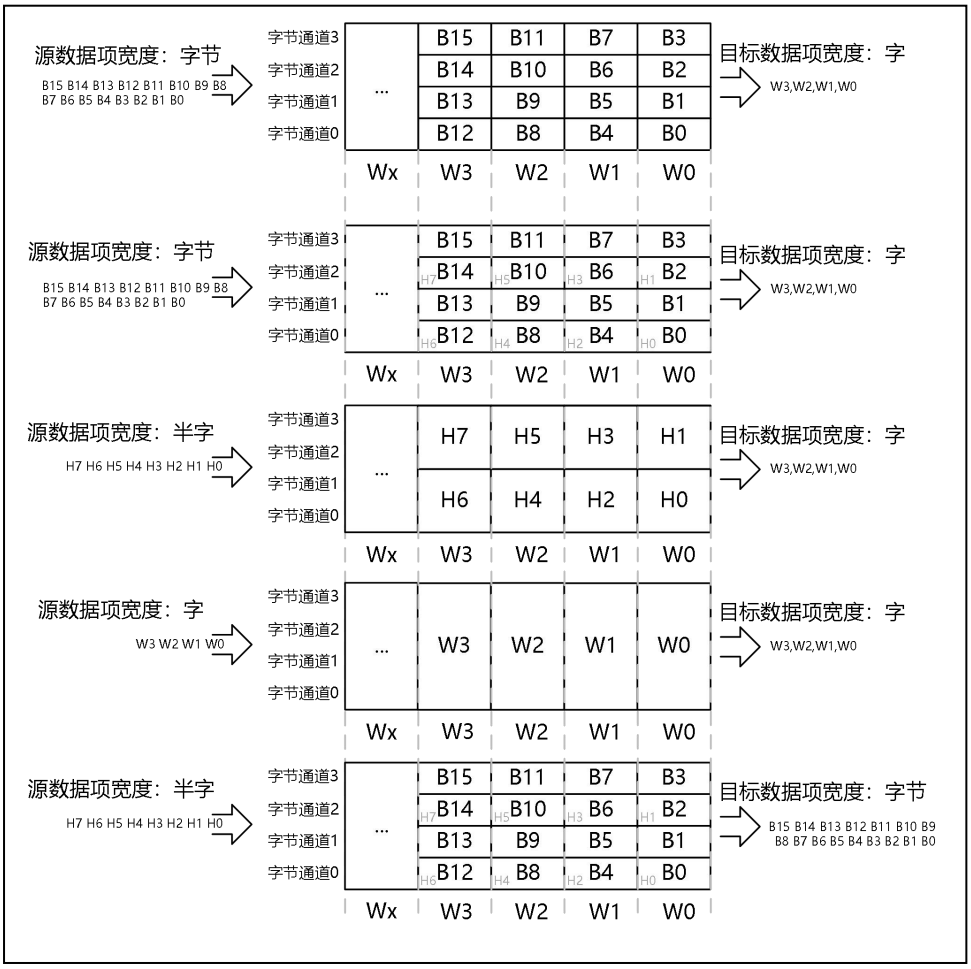
DMA 传输数据总字节数 = 数据项数目 × 源数据项宽度

8.3.2.5 FIFO 结构

FIFO 用于在源数据传输到目标之前临时存储这些数据。

DMA 控制器的所有通道共享 16 字 FIFO，它的结构随源与目标数据宽度而不同，如下图所示：

图 8-3 FIFO 结构



www.pai-ic.com | pengpai microelectronics

8.3.2.6 DMA 传输完成

以下各种事件均可以结束传输过程，并将(DMA_SR 寄存器)中的”BSYx”位置‘0’：

- 在存储器到外设模式下，(DMA_CxCNTR 计数器)已达到零
- 在外设到存储器模式下，外设生成最后的外部突发请求或单独请求，并且剩余数据已从 FIFO 传输到存储器
- 传输结束前关闭了 DMA 通道——将(DMA_CxCR 寄存器)中的”EN”位置‘0’

如果是在非循环模式下配置 DMA 通道，传输结束后(需要传输的数据数目达到零)，除非软件重新对 DMA 通道配置并重新使能 DMA 通道，否则 DMA 将停止传输，(DMA_CxCR 寄存器)中的”EN”位由硬件清零，并且不再响应任何 DMA 请求。

www.pai-ic.com | pengpai microelectronics

8.3.3 DMA 通道

所有 DMA 控制器通道都能够提供源和目标之间的单向传输链路，通道是相互独立的。每个通道配置后都可以执行存储器到外设、外设到存储器或存储器到存储器的传输。每个通道可支持多个外设，但一个通道同一时间只能处理一个外设请求，软件可通过(DMA_CHAPCR 寄存器)配置 DMA 通道关联的外设。

要传输的数据项数目（多达 65535）可以设置，其单位与数据源宽度相关。每个数据项传输完成后，包含要传输的数据项计数器的寄存器都会递减。

8.3.4 源、目标和传输模式

整个 4GB 区域（地址在 0x0000 0000 和 0xFFFF FFFF 之间）除片内闪存地址(参考"片内闪存模块组织"一节)外，其他任意地址都可以作为源地址或目标地址。

注意：DMA 数据传输中，片内闪存地址只可作为源地址，不可作为目标地址。

通过(DMA_CxCR 寄存器)中的"DIR"位以配置传输方向，有 4 种可能的传输方向：

- 存储器到外设的传输
- 外设到存储器的传输
- 存储器到存储器的传输
- 外设到外设的传输

注意：外设到外设的传输基于"外设到存储器"的方向

参见下表：

表 8-2 源和目标地址

DMA_CxCR	方向
DIR	
000	外设到存储器
001	存储器到存储器
100	存储器到外设

当(DMA_CxCR 寄存器)的"SSIZE"或"DSIZE"位配置的数据宽度分别是半字或字时，写入(DMA_CxSBAR 寄存器)或(DMA_CxDBAR 寄存器)的外设或存储器地址必须分别在半字或字地址的边界对齐。

www.pai-ic.com | pengpai microelectronics

8.3.4.1 外设到存储器模式

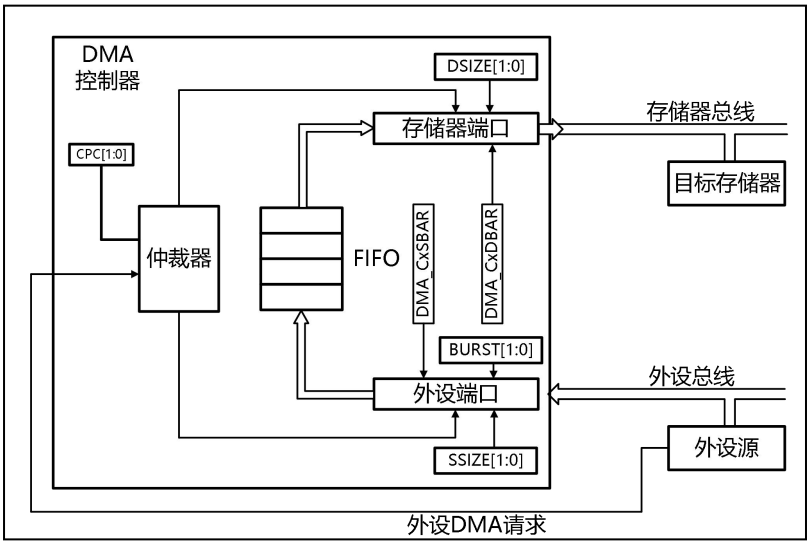
使用这种 DMA 模式时，外设每产生一次 DMA 传输请求时，

- 将(DMA_CxCSAR 寄存器)中，外设当前源地址内的数据传输到 DMA 的内部 FIFO
- 从 FIFO 中将数据传输到(DMA_CxCDAR 寄存器)中，当前目标存储器的地址内

传输的数据大小由(DMA_CxCR 寄存器)"SSIZE"或"BURST"位决定。

注意：为了避免意外的数据，应当确保"SSIZE"或"BURST"位的配置与外设产生 DMA 传输请求时，预备发送到 DMA 的数据宽度一致。

图 8-4 外设到存储器模式



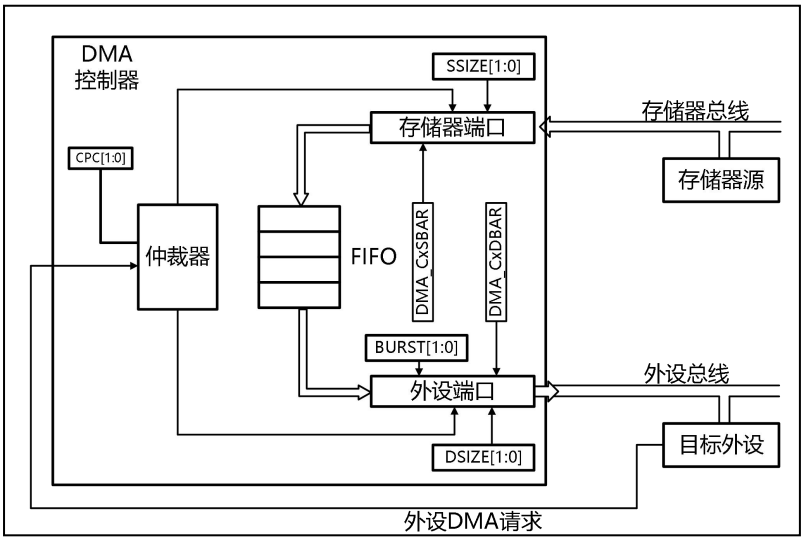
8.3.4.2 存储器到外设模式

使用这种 DMA 模式时，外设每产生一次 DMA 传输请求时：

- 将(DMA_CxCSAR 寄存器)中，存储器当前源地址内的数据传输到 DMA 的内部 FIFO
- 从 FIFO 中将数据传输到(DMA_CxCDAR 寄存器)中，当前目标外设的地址内

传输的数据大小由(DMA_CxCR 寄存器)"SSIZE"或"BURST"位决定。

图 8-5 存储器到外设模式



www.pai-ic.com | pengpai microelectronics

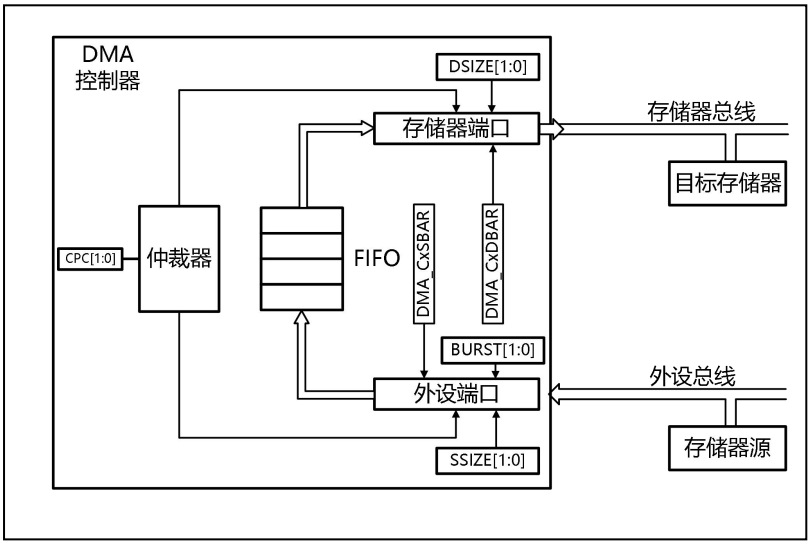
8.3.4.3 存储器到存储器模式

DMA 通道在没有外设请求触发的情况下同样可以工作。使用这种 DMA 模式时，通过将 DMA_CxCR 寄存器中的 EN 位置‘1’使能 DMA 通道时：

- 将(DMA_CxCSAR 寄存器)中，存储器当前源地址内的数据传输到 DMA 的内部 FIFO
- 从 FIFO 中将数据传输(DMA_CxCDAR 寄存器)中，当前目标存储器的地址内

传输的数据大小由(DMA_CxCR 寄存器)”SSIZE”或”BURST”位决定。

图 8-6 存储器到存储器模式



8.3.4.4 外设到外设模式

DMA 控制器也可支持外设到外设间数据的直接传输，此模式利用外设到存储器模式进行传输。

在配置过程中，需把一个外设的数据寄存器地址当成目标存储器使用，并同时禁用该外设的 DMA 模式。

www.pai-ic.com | pengpai microelectronics

8.3.5 DMA 通道关联外设

DMA 通过外设端口连接到各个外设。

DMA 传输支持由多种外设的事件触发，使用这些外设的事件触发 DMA 传输时，需要执行下述操作：

- 使能关联的目标外设中，相应的 DMA 请求控制位
- 将 DMA 通道连接至相应的外设

使能关联的目标外设中，相应的 DMA 请求控制位详见各个支持 DMA 关联功能的外设章节。将 DMA 通道连接至相应的外设，可以通过配置(DMA_CHAPCR1 寄存器)的”CHxSEL[5:0]”位实现，如下表：

表 22 错误状态和计数值

CHxSEL[5:0]	关联外设
00000	SPI0_TX
00001	SPI0_RX
00010	SPI1_TX
00011	SPI1_RX
00100	I2C0_TX
00101	I2C0_RX
00110	I2C1_TX
00111	I2C1_RX
01000	TIM1
01001	TIM5
01010	TIM6
01011	TIM7
01100	TIM8
01101	UART0_TX
01110	UART0_RX
01111	UART1_TX
10000	UART1_RX
10001	UART2_TX
10010	UART2_RX
10011	UART3_TX
10100	UART3_RX
10101	UART4_TX
10110	UART4_RX
10111	UART5_TX
11000	UART5_RX
11001	ADC
11010	CAN

注意：禁止两个 DMA 通道配置了相同的关联外设

www.pai-ic.com | pengpai microelectronics

8.3.6 循环模式

循环模式可用于处理循环缓冲区和连续数据流(例如 ADC 扫描模式)。可以使用(DMA_CxCR 寄存器)中的"CIRC"位使能此特性。

当激活循环模式时，当(DMA_CxCNTR 寄存器)的值根据数据传输量递减到 0 时：

- (DMA_CxCR 寄存器)的"EN"位被硬件清'0'，随即又被硬件自动置'1'。
- (DMA_CxCNTR 寄存器)的值自动从(DMA_CxNDTR 寄存器)中加载
- (DMA_CxCSAR 寄存器)的值自动从(DMA_CxSBAR 寄存器)中加载
- (DMA_CxCDAR 寄存器)的值自动从(DMA_CxDBAR 寄存器)中加载

然后继续响应 DMA 请求。

8.3.7 单次传输和突发传输

DMA 控制器可以产生一次传输单个数据项的单次传输，或一次传输由"多个数据项构成的数据帧"的突发传输。

数据帧的大小可以配置，通过(DMA_CxCR 寄存器)的"BURST[1:0]"位以决定数据帧由多少数据项组成。

为确保数据一致性，形成突发的每一组传输都不可分割：在突发传输序列期间，AHB 传输会锁定，并且 AHB 总线矩阵的仲裁器不解除对 DMA 主总线的授权。

根据单次或突发配置的情况，每个 DMA 请求在外设端口上相应地启动不同数量的传输：

- 当 DMA 内部的外设端口被配置为单次传输时:
  - 如果外设端口配置为数据源，根据(DMA_CxCR 寄存器)的"SSIZE[1:0]"位配置，每个 DMA 请求产生一个由若干字节构成的数据项到目标地址。
  - 如果外设端口配置为目标，根据(DMA_CxCR 寄存器)的"DSIZE[1:0]"位配置，每个 DMA 请求接收到一个由源地址产生的，若干字节构成的数据项。
- 当 DMA 内部的外设端口被配置为突发传输时：
  - 如果外设端口配置为数据源，根据(DMA_CxCR 寄存器)的"BURST[1:0]"位配置，每个 DMA 请求产生一个由若干数据项构成的数据帧到目标地址。
  - 如果外设端口配置为目标，根据(DMA_CxCR 寄存器)的"BURST[1:0]"位配置，每个 DMA 请求接收到一个由源地址产生的，若干数据项构成的数据帧。

注意：设置 DMA_CxCR 寄存器的 BURST[1:0]值时，需保证一次突发传输量不能超过 FIFO 的大小，否则会导致数据传输出错。

必须正确设置源和目标的基地址，以确保一个突发块内的所有传输在等于传输大小的地址边界对齐。

选择突发配置必须要遵守 AHB 协议，即突发传输不得越过 1KB 地址边界，因为可以分配给单个从设备的最小地址空间是 1KB。这意味着突发块传输不应越过 1KB 地址边界，否则就会产生一个 AHB 错误，并且 DMA 寄存器不会报告这个错误。

www.pai-ic.com | pengpai microelectronics

8.3.8 DMA 通道配置流程

配置 DMA 通道 x(其中 x 是通道编号)时应遵守下面的顺序：

- 首先确保 DMA 通道(DMA_SxCR 寄存器)中的”EN”位为 0，通道处于关闭状态。
- 在(DMA_CxSBAR 寄存器)中设置数据源基地址。DMA 传输时，数据会从此地址移动到 DMA 内部的 FIFO。
- 在(DMA_CxDBAR 寄存器)中设置数据目标基地址。DMA 传输时，数据会从 DMA 内部的 FIFO 移动到此地址。
- 在(DMA_CxNDTR 寄存器)中配置要传输的数据项的总数。
- 通过(DMA_CxCR 寄存器)的”DIR”、”SSIZE[1:0]”以及”DSIZE[1:0]”位，配置数据传输方向，源和目标的数据项宽度。
- 如有需要，通过(DMA_CxCR 寄存器)的”SINC”和”DINC”位以控制地址增量模式
- 如有需要，通过(DMA_CxCR 寄存器)的”BURSR[1:0]”位以配置数据传输的形式
- 如有需要，通过(DMA_CxCR 寄存器)的”CIRC”位以启用循环模式
- 如有需要，通过(DMA_CxCR 寄存器)的”CPC[1:0]”位以配置通道优先级
- 当 DMA 通道配置成存储器与外设间传输数据时，需在 DMA_CHAPCR 寄存器中设置 DMA 通道所关联外设。
- 通过将 DMA_CxCR 寄存器中的 EN 位置‘1’激活 DMA 通道。

当 DMA 开始工作：

- 即可响应连接到 DMA 通道的外设发出的任何 DMA 请求。
- (DMA_SR 寄存器)的工作状态标志(BSYx)便会置‘1’。
- 一旦传输结束，(DMA_SR 寄存器)的工作状态标志(BSYx)便会置‘0’，(DMA_IER 寄存器)如果传输完成中断使能位(TCxE)置‘1’，还会生成中断。

8.3.9 错误管理

DMA 控制器可以检测到以下错误：

- 传输错误：当发生下列情况时，DMA_SR 的传输错误中断标志(TExF)将置‘1’：
  - DMA 读或写访问期间发生总线错误
  - DMA 读或写时访问非法地址
- 配置错误：当发生下列情况时，DMA_SR 的配置错误中断标志(CEF)将置‘1’：
  - DMA 两个通道配置了相同的关联外设设备

www.pai-ic.com | pengpai microelectronics

8.3.10 DMA 中断

对于每个 DMA 通道，可在发生以下事件时产生中断：

- 数据传输完成
- 数据传输错误

对于 DMA 控制器，在发生以下事件时产生中断：

- 两个通道配置了相同的关联外设设备

可以使用单独的中断使能位以实现灵活性，如下表所示。

表 8-4 DMA 中断请求

中断事件	事件标志	使能控制位
数据传输完成	TCxF(1)(2)	TCxE(1)(3)
数据传输错误	TExF(1)(2)	TExE(1)(3)
配置错误	CEF(2)	CEE(3)

1. **x=0...5**
2. **DMA_SR 寄存器相关标志位**
3. **DMA_IER 寄存器相关标志位**

注意：在将使能控制位置‘1’前，应将相应的事件标志清零，否则会立即产生中断。

www.pai-ic.com | pengpai microelectronics

8.4 寄存器描述

8.4.1 DMA 通道 x 源基地址寄存器(DMA_CxSBAR)(x = 0...5)

Channel x Source Base Address Register

(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	SBA[31:16]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	SBA[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	SBA[31:0]：DMA 源基地址(DMA source base address) 当 DMA 控制器启动一次 DMA 传输时，SBA[31:0]会被送入当前源地址寄存器 DMA_CxCSAR 中。

8.4.2 DMA 通道 x 目标基地址寄存器(DMA_CxDBAR)(x = 0...5)

Channel x Destination Base Address Register

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	DBA[31:16]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	DBA[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	DBA[31:0]：DMA 目标基地址(DMA destination base address) 当 DMA 控制器启动一次 DMA 传输时，DBA[31:0]会被送入当前目标地址寄存器 DMA_CxCDAR 中。

www.pai-ic.com | pengpai microelectronics

8.4.3 DMA 通道 x 数据项数寄存器(DMA_CxNDTR)(x = 0...5)

Channel x Number of Data Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	NDT[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**NDT[15:0]**：要传输的数据项数目**(Number of data to transfer)** 设定 DMA 传输时数据项数目，数据项的单位取决于 DMA_CxCR 寄存器的 SSIZE。
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

8.4.4 DMA 通道 x 控制寄存器(DMA_CxCR)(x = 0...5)

Channel x Control Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	CIRC	DIR			CPC[1:0]		DSIZE[1:0]		BURST[1:0]		SSIZE[1:0]		DINC	SINC	EN
R/W	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**EN：DMA 通道开启(DMA channel enable)** 0： 通道关闭 1： 通道开启 ***注：*** ***该位被置‘1’前必须先设定好 DMA_CxSBAR 寄存器，DMA_CxDBAR 寄存器和 DMA_CxNDTR 寄存器。*** ***如果在数据传输过程中该位被软件清零，则该 DMA 传输通道将被复位。***
位 1	**SINC：源地址增量模式(Source address increment control)** 0： 不执行源地址增量操作 1： 执行源地址增量操作
位 2	**DINC：目标地址增量模式(Destination address increment control)** 0： 不执行目标地址增量操作 1： 执行目标地址增量操作
位 4：3	**SSIZE[1:0]：源数据项宽度(Source data size)** 设定源地址的数据项宽度 00： 字节 01： 半字 10： 字 11： 保留
位 6：5	**BURST[1:0]：数据突发传输配置(Burst transfer configuration)** 00： 单次传输 01： 数据帧由 4 个数据项构成 10： 数据帧由 8 个数据项构成 11： 数据帧由 16 个数据项构成

www.pai-ic.com | pengpai microelectronics

位 8：7	**DSIZE[1:0]：目标数据项宽度(Destination data size)** 设定目标地址的数据项宽度 00：　字节 01：　半字 10：　字 11：　保留
位 10：9	**CPC[1:0]：通道优先级配置(Channel priority config)** 设定当前 DMA 通道的优先级，四级优先级，数值越低，优先级越高 00：　优先级 3 01：　优先级 2 10：　优先级 1 11：　优先级 0
位 13：11	**DIR：数据传输方向(Direction)** 000：外设至存储器直接数据传输 001：存储器至存储器直接数据传输 100：存储器至外设直接数据传输 其他：保留
位 14	**CIRC：循环模式(Circular mode)** 0：　循环模式关闭，传输完成后，DMA 通道停止工作，EN 位清 0 1：　循环模式开启，传输完成后，DMA 继续工作详见”循环模式”一节描述。
位 31：15	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

8.4.5 DMA 通道 x 当前源地址寄存器(DMA_CxCSAR)(x = 0...5)

Channel x Current Source Address Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	CSA[31:16]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CSA[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	CSA[31:0]：DMA 当前源地址(DMA current source address) 指示当前 DMA 传输时的数据源地址。如果(DMA_CxCR 寄存器)的”SINC”位为 1，则每次传输后该寄存器的值会随着源地址的递增而同步改变；如果”SINC”位为 0，则其内容保持不变。

8.4.6 DMA 通道 x 当前目标地址寄存器(DMA_CxCDAR)(x = 0...5)

Channel x Current Destination Address Register

(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	CDA[31:16]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CDA[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	CDA[31:0]：DMA 当前目标地址(DMA current destination address) 指示当前 DMA 传输时的数据目标地址。如果 DMA_CxCR 寄存器的 DINC 位为 1，则每次传输后该寄存器的值会随着目标地址的递增而同步改变；如果 DINC 位为 0，则其内容保持不变。

www.pai-ic.com | pengpai microelectronics

8.4.7 DMA 通道 x 计数器寄存器(DMA_CxCNTR)(x = 0...5)

Channel x Counter Register

(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CNT[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**CNT[15:0]：计数器的值(Counter value)** 表示一次 DMA 传输过程中还有多少数据项尚未完成传输。DMA 控制器在传输了一个数据项后该寄存器就递减，直到归零，并结束本次 DMA 传输过程。
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

8.4.8 DMA 中断使能寄存器(DMA_IER)

Interrupt Enable Register
(地址偏移：0xC0)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	CEE	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	RW	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	TE5E	TE4E	TE3E	TE2E	TE1E	TE0E			TC5E	TC4E	TC3E	TC2E	TC1E	TC0E
R/W	Res	Res	RW	RW	RW	RW	RW	RW	Res	Res	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	TC0E：DMA 通道 0 数据传输完成中断使能(DMA channel 0 transfer complete interrupt enable) 0： 禁止通道 0 数据传输完成中断 1： 允许通道 0 数据传输完成中断
位 1	TC1E：DMA 通道 1 数据传输完成中断使能(DMA channel 1 transfer complete interrupt enable) 0： 禁止通道 1 数据传输完成中断 1： 允许通道 1 数据传输完成中断
位 2	TC2E：DMA 通道 2 数据传输完成中断使能(DMA channel 2 transfer complete interrupt enable) 0： 禁止通道 2 数据传输完成中断 1： 允许通道 2 数据传输完成中断
位 3	TC3E：DMA 通道 3 数据传输完成中断使能(DMA channel 3 transfer complete interrupt enable) 0： 禁止通道 3 数据传输完成中断 1： 允许通道 3 数据传输完成中断
位 4	TC4E：DMA 通道 4 数据传输完成中断使能(DMA channel 4 transfer complete interrupt enable) 0： 禁止通道 4 数据传输完成中断 1： 允许通道 4 数据传输完成中断
位 5	TC5E：DMA 通道 5 数据传输完成中断使能(DMA channel 5 transfer complete interrupt enable) 0： 禁止通道 5 数据传输完成中断 1： 允许通道 5 数据传输完成中断
位 7：6	保留。必须保持为默认值。
位 8	TE0E：DMA 通道 0 数据传输错误中断使能(DMA channel 0 transfer error interrupt enable) 0： 禁止通道 0 数据传输错误中断 1： 允许通道 0 数据传输错误中断
位 9	TE1E：DMA 通道 1 数据传输错误中断使能(DMA channel 1 transfer error interrupt enable) 0： 禁止通道 1 数据传输错误中断 1： 允许通道 1 数据传输错误中断

www.pai-ic.com | pengpai microelectronics

位 10	TE2E：DMA 通道 2 数据传输错误中断使能(DMA channel 2 transfer error interrupt enable) 0： 禁止通道 2 数据传输错误中断 1： 允许通道 2 数据传输错误中断
位 11	TE3E：DMA 通道 2 数据传输错误中断使能(DMA channel 3 transfer error interrupt enable) 0： 禁止通道 3 数据传输错误中断 1： 允许通道 3 数据传输错误中断
位 12	TE4E：DMA 通道 4 数据传输错误中断使能(DMA channel 4 transfer error interrupt enable) 0： 禁止通道 4 数据传输错误中断 1： 允许通道 4 数据传输错误中断
位 13	TE5E：DMA 通道 5 数据传输错误中断使能(DMA channel 5 transfer error interrupt enable) 0： 禁止通道 5 数据传输错误中断 1： 允许通道 5 数据传输错误中断
位 30：14	保留。必须保持为默认值。
位 31	CEE：DMA 通道配置错误中断使能(DMA channel configuration error interrupt enable) 0： 禁止通道配置错误中断 1： 允许通道配置错误中断

www.pai-ic.com | pengpai microelectronics

8.4.9 DMA 中断清除寄存器(DMA_ICR)

Interrupt Clear Register

(地址偏移：0xC4)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	CCEF	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	TE5E	TE4E	TE3E	TE2E	TE1E	TE0E	-	-	C5TCF	C4TCF	C3TCF	C2TCF	C1TCF	C0TCF
R/W	Res	Res	W	W	W	W	W	W	Res	Res	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**C0TCF：DMA 通道 0 数据传输完成标志清零(DMA channel 0 clear transfer complete interrupt flag)** 0：　无效 1：　清除通道 0 数据传输完成中断标志
位 1	**C1TCF：DMA 通道 1 数据传输完成标志清零(DMA channel 1 clear transfer complete interrupt flag)** 0：　无效 1：　清除通道 1 数据传输完成中断标志
位 2	**C2TCF：DMA 通道 2 数据传输完成标志清零(DMA channel 2 clear transfer complete interrupt flag)** 0：　无效 1：　清除通道 2 数据传输完成中断标志
位 3	**C3TCF：DMA 通道 3 数据传输完成标志清零(DMA channel 3 clear transfer complete interrupt flag)** 0：　无效 1：　清除通道 3 数据传输完成中断标志
位 4	**C4TCF：DMA 通道 4 数据传输完成标志清零(DMA channel 4 clear transfer complete interrupt flag)** 0：　无效 1：　清除通道 4 数据传输完成中断标志
位 5	**C5TCF：DMA 通道 5 数据传输完成标志清零(DMA channel 5 clear transfer complete interrupt flag)** 0：　无效 1：　清除通道 5 数据传输完成中断标志
位 7：6	保留。必须保持为默认值。
位 8	**C0TEF：DMA 通道 0 数据传输错误标志清零(DMA channel 0 clear transfer error interrupt flag)** 0：　无效 1：　清除通道 0 数据传输错误中断标志
位 9	**C1TEF：DMA 通道 1 数据传输错误标志清零(DMA channel 1 clear transfer error interrupt flag)** 0：　无效 1：　清除通道 1 数据传输错误中断标志

www.pai-ic.com | pengpai microelectronics

位 10	C2TEF：DMA 通道 2 数据传输错误标志清零(DMA channel 2 clear transfer error interrupt flag) 0： 无效 1： 清除通道 2 数据传输错误中断标志
位 11	C3TEF：DMA 通道 3 数据传输错误标志清零(DMA channel 3 clear transfer error interrupt flag) 0： 无效 1： 清除通道 3 数据传输错误中断标志
位 12	C4TEF：DMA 通道 4 数据传输错误标志清零(DMA channel 4 clear transfer error interrupt flag) 0： 无效 1： 清除通道 4 数据传输错误中断标志
位 13	C5TEF：DMA 通道 5 数据传输错误标志清零(DMA channel 5 clear transfer error interrupt flag) 0： 无效 1： 清除通道 5 数据传输错误中断标志
位 30：14	保留。必须保持为默认值。
位 31	CCEF：DMA 通道配置错误标志清零(DMA channel clear configuration error interrupt flag) 0： 无效 1： 清除通道配置错误中断

www.pai-ic.com | pengpai microelectronics

8.4.10 DMA 状态寄存器(DMA_SR)

Status Register

(地址偏移：0xC8)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	CEF	-	-	-	-	-	-	-	-	-	BSY5	BSY4	BSY3	BSY2	BSY1	BSY0
R/W	R	Res	Res	Res	Res	Res	Res	Res	Res	Res	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域			TE5F	TE4F	TE3F	TE2F	TE1F	TE0F			TC5F	TC4F	TC3F	TC2F	TC1F	TC0F
R/W	Res	Res	R	R	R	R	R	R	Res	Res	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	TC0F：DMA 通道 0 数据传输完成中断标志(DMA channel 0 transfer complete interrupt flag) 0： 通道 0 未发生数据传输完成中断 1： 通道 0 发生数据传输完成中断
位 1	TC1F：DMA 通道 1 数据传输完成中断标志(DMA channel 1 transfer complete interrupt flag) 0： 通道 1 未发生数据传输完成中断 1： 通道 1 发生数据传输完成中断
位 2	TC2F：DMA 通道 2 数据传输完成中断标志(DMA channel 2 transfer complete interrupt flag) 0： 通道 2 未发生数据传输完成中断 1： 通道 2 发生数据传输完成中断
位 3	TC3F：DMA 通道 3 数据传输完成中断标志(DMA channel 3 transfer complete interrupt flag) 0： 通道 3 未发生数据传输完成中断 1： 通道 3 发生数据传输完成中断
位 4	TC4F：DMA 通道 4 数据传输完成中断标志(DMA channel 4 transfer complete interrupt flag) 0： 通道 4 未发生数据传输完成中断 1： 通道 4 发生数据传输完成中断
位 5	TC5F：DMA 通道 5 数据传输完成中断标志(DMA channel 5 transfer complete interrupt flag) 0： 通道 5 未发生数据传输完成中断 1： 通道 5 发生数据传输完成中断
位 7：6	保留。必须保持为默认值。
位 8	TE0F：DMA 通道 0 数据传输错误中断标志(DMA channel 0 transfer error interrupt flag) 0： 通道 0 未发生数据传输错误中断 1： 通道 0 发生数据传输错误中断
位 9	TE1F：DMA 通道 1 数据传输错误中断标志(DMA channel 1 transfer error interrupt flag) 0： 通道 1 未发生数据传输错误中断 1： 通道 1 发生数据传输错误中断

www.pai-ic.com | pengpai microelectronics

位 10	TE2F：DMA 通道 2 数据传输错误中断标志(DMA channel 2 transfer error interrupt flag) 0： 通道 2 未发生数据传输错误中断 1： 通道 2 发生数据传输错误中断
位 11	TE3F：DMA 通道 3 数据传输错误中断标志(DMA channel 3 transfer error interrupt flag) 0： 通道 3 未发生数据传输错误中断 1： 通道 3 发生数据传输错误中断
位 12	TE4F：DMA 通道 4 数据传输错误中断标志(DMA channel 4 transfer error interrupt flag) 0： 通道 4 未发生数据传输错误中断 1： 通道 4 发生数据传输错误中断
位 13	TE5F：DMA 通道 5 数据传输错误中断标志(DMA channel 5 transfer error interrupt flag) 0： 通道 5 未发生数据传输错误中断 1： 通道 5 发生数据传输错误中断
位 15：14	保留。必须保持为默认值。
位 16	BSY0：DMA 通道 0 工作忙标志(DMA channel 0 busy flag) 0： 通道 0 空闲 1： 通道 0 正忙
位 17	BSY1：DMA 通道 1 工作忙标志(DMA channel 1 busy flag) 0： 通道 1 空闲 1： 通道 1 正忙
位 18	BSY2：DMA 通道 2 工作忙标志(DMA channel 2 busy flag) 0： 通道 2 空闲 1： 通道 2 正忙
位 19	BSY3：DMA 通道 3 工作忙标志(DMA channel 3 busy flag) 0： 通道 3 空闲 1： 通道 3 正忙
位 20	BSY4：DMA 通道 4 工作忙标志(DMA channel 4 busy flag) 0： 通道 4 空闲 1： 通道 4 正忙
位 21	BSY5：DMA 通道 5 工作忙标志(DMA channel 5 busy flag) 0： 通道 5 空闲 1： 通道 5 正忙
位 30：22	保留。必须保持为默认值。
位 31	CEF：DMA 通道配置错误中断标志(DMA channel configuration error interrupt flag) 0： 通道未发生配置错误中断 1： 通道发生配置错误中断

www.pai-ic.com | pengpai microelectronics

8.4.11 DMA 通道关联外设控制寄存器 1(DMA_CHAPCR1)

Channel Associated Peripheral Control Register 1

(地址偏移：0xCC)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	CH3SEL[5:0]					-	-	-	CH2SEL[5:0]				
R/W	Res	Res	Res	RW	RW	RW	RW	RW	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	CH1SEL[5:0]					-	-	-	CH0SEL[5:0]				
R/W	Res	Res	Res	RW	RW	RW	RW	RW	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0

位 4：0	**CH0SEL[5:0]：DMA 通道 0 所关联外设(DMA channel 0 peripheral selection)** 定义了 DMA 通道所连接的外设，参考”DMA 通道关联外设”一节描述
位 7：5	保留。必须保持为默认值。
位 12：8	**CH1SEL[5:0]：DMA 通道 1 所关联外设(DMA channel 1 peripheral selection)** 定义了 DMA 通道所连接的外设，参考”DMA 通道关联外设”一节描述
位 15：13	保留。必须保持为默认值。
位 20：16	**CH2SEL[5:0]：DMA 通道 2 所关联外设(DMA channel 2 peripheral selection)** 定义了 DMA 通道所连接的外设，参考”DMA 通道关联外设”一节描述
位 23：21	保留。必须保持为默认值。
位 28：24	**CH3SEL[5:0]：DMA 通道 3 所关联外设(DMA channel 3 peripheral selection)** 定义了 DMA 通道所连接的外设，参考”DMA 通道关联外设”一节描述
位 31：29	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

8.4.12 DMA 通道关联外设控制寄存器 2(DMA_CHAPCR2)

Channel Associated Peripheral Control Register 2

(地址偏移：0xD0)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	CH5SEL[5:0]					-	-	-	CH4SEL[5:0]				
R/W	Res	Res	Res	RW	RW	RW	RW	RW	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	1	0	1	0	0	0	0	0	1	0	0

位 4：0	**CH4SEL[5:0]：DMA 通道 4 所关联外设(DMA channel 4 peripheral selection)** 定义了 DMA 通道所连接的外设，参考”DMA 通道关联外设”一节描述
位 7：5	保留。必须保持为默认值。
位 12：8	**CH5SEL[5:0]：DMA 通道 5 所关联外设(DMA channel 5 peripheral selection)** 定义了 DMA 通道所连接的外设，参考”DMA 通道关联外设”一节描述
位 31：13	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

8.4.13 DMA 寄存器列表

地址	寄存器	描述	备注
DMA 通道寄存器 0			
0x4000_F000	DMA_C0SBAR	DMA 通道 0 源基地址寄存器	DMA_CxSBAR 说明
0x4000_F004	DMA_C0DBAR	DMA 通道 0 目标基地址寄存器	DMA_CxDBAR 说明
0x4000_F008	DMA_C0NDTR	DMA 通道 0 传输数据项数寄存器	DMA_CxNDTR 说明
0x4000_F00C	DMA_C0CR	DMA 通道 0 控制寄存器	DMA_CxCR 说明
0x4000_F010	DMA_C0CSAR	DMA 通道 0 当前源地址寄存器	DMA_CxCSAR 说明
0x4000_F014	DMA_C0CDAR	DMA 通道 0 当前目标地址寄存器	DMA_CxCDAR 说明
0x4000_F018	DMA_C0CNTR	DMA 通道 0 传输计数器寄存器	DMA_CxCNTR 说明
DMA 通道寄存器 1			
0x4000_F020	DMA_C1SBAR	DMA 通道 1 源基地址寄存器	DMA_CxSBAR 说明
0x4000_F024	DMA_C1DBAR	DMA 通道 1 目标基地址寄存器	DMA_CxDBAR 说明
0x4000_F028	DMA_C1NDTR	DMA 通道 1 传输数据项数寄存器	DMA_CxNDTR 说明
0x4000_F02C	DMA_C1CR	DMA 通道 1 控制寄存器	DMA_CxCR 说明
0x4000_F030	DMA_C1CSAR	DMA 通道 1 当前源地址寄存器	DMA_CxCSAR 说明
0x4000_F034	DMA_C1CDAR	DMA 通道 1 当前目标地址寄存器	DMA_CxCDAR 说明
0x4000_F038	DMA_C1CNTR	DMA 通道 1 传输计数器寄存器	DMA_CxCNTR 说明
DMA 通道寄存器 2			
0x4000_F040	DMA_C2SBAR	DMA 通道 2 源基地址寄存器	DMA_CxSBAR 说明
0x4000_F044	DMA_C2DBAR	DMA 通道 2 目标基地址寄存器	DMA_CxDBAR 说明
0x4000_F048	DMA_C2NDTR	DMA 通道 2 传输数据项数寄存器	DMA_CxNDTR 说明
0x4000_F04C	DMA_C2CR	DMA 通道 2 控制寄存器	DMA_CxCR 说明
0x4000_F050	DMA_C2CSAR	DMA 通道 2 当前源地址寄存器	DMA_CxCSAR 说明
0x4000_F054	DMA_C2CDAR	DMA 通道 2 当前目标地址寄存器	DMA_CxCDAR 说明
0x4000_F058	DMA_C2CNTR	DMA 通道 2 传输计数器寄存器	DMA_CxCNTR 说明
DMA 通道寄存器 3			
0x4000_F060	DMA_C3SBAR	DMA 通道 3 源基地址寄存器	DMA_CxSBAR 说明
0x4000_F064	DMA_C3DBAR	DMA 通道 3 目标基地址寄存器	DMA_CxDBAR 说明
0x4000_F068	DMA_C3NDTR	DMA 通道 3 传输数据项数寄存器	DMA_CxNDTR 说明
0x4000_F06C	DMA_C3CR	DMA 通道 3 控制寄存器	DMA_CxCR 说明
0x4000_F070	DMA_C3CSAR	DMA 通道 3 当前源地址寄存器	DMA_CxCSAR 说明
0x4000_F074	DMA_C3CDAR	DMA 通道 3 当前目标地址寄存器	DMA_CxCDAR 说明
0x4000_F078	DMA_C3CNTR	DMA 通道 3 传输计数器寄存器	DMA_CxCNTR 说明
DMA 通道寄存器 4			
0x4000_F080	DMA_C4SBAR	DMA 通道 4 源基地址寄存器	DMA_CxSBAR 说明
0x4000_F084	DMA_C4DBAR	DMA 通道 4 目标基地址寄存器	DMA_CxDBAR 说明
0x4000_F088	DMA_C4NDTR	DMA 通道 4 传输数据项数寄存器	DMA_CxNDTR 说明

www.pai-ic.com | pengpai microelectronics

0x4000_F08C	DMA_C4CR	DMA 通道 4 控制寄存器	DMA_CxCR 说明
0x4000_F090	DMA_C4CSAR	DMA 通道 4 当前源地址寄存器	DMA_CxCSAR 说明
0x4000_F094	DMA_C4CDAR	DMA 通道 4 当前目标地址寄存器	DMA_CxCDAR 说明
0x4000_F098	DMA_C4CNTR	DMA 通道 4 传输计数器寄存器	DMA_CxCNTR 说明
DMA 通道寄存器 5			
0x4000_F0A0	DMA_C5SBAR	DMA 通道 5 源基地址寄存器	DMA_CxSBAR 说明
0x4000_F0A4	DMA_C5DBAR	DMA 通道 5 目标基地址寄存器	DMA_CxDBAR 说明
0x4000_F0A8	DMA_C5NDTR	DMA 通道 5 传输数据项数寄存器	DMA_CxNDTR 说明
0x4000_F0AC	DMA_C5CR	DMA 通道 5 控制寄存器	DMA_CxCR 说明
0x4000_F0B0	DMA_C5CSAR	DMA 通道 5 当前源地址寄存器	DMA_CxCSAR 说明
0x4000_F0B4	DMA_C5CDAR	DMA 通道 5 当前目标地址寄存器	DMA_CxCDAR 说明
0x4000_F0B8	DMA_C5CNTR	DMA 通道 5 传输计数器寄存器	DMA_CxCNTR 说明
DMA 控制寄存器			
0x4000_F0C0	DMA_IER	DMA 中断使能寄存器	DMA_IER 说明
0x4000_F0C4	DMA_ICR	DMA 中断清除寄存器	DMA_ICR 说明
0x4000_F0C8	DMA_SR	DMA 状态寄存器	DMA_SR 说明
0x4000_F0CC	DMA_CHAPCR1	DMA 通道关联外设控制寄存器 1	DMA_CHAPCR1 说明
0x4000_F0D0	DMA_CHAPCR2	DMA 通道关联外设控制寄存器 2	DMA_CHAPCR2 说明

www.pai-ic.com | pengpai microelectronics

9 模拟/数字转换(ADC)

9.1 综述

MCU 有一个 12 位的逐次逼近型模数转换器 ADC，该 ADC 有多达 29 个通道，允许 ADC 测量 26 个外部和 3 个内部信号源。各通道的 A/D 转换可以在单次、连续或扫描采样模式执行。ADC 的结果可以左对齐或右对齐方式存储在 16 位数据寄存器中。ADC 的输入时钟由 PCLK 经分频产生。

9.2 特性

12 位模数转换分辨率
最多 26 路模拟信号输入
支持单次转换模式、连续转换模式和扫描模式
支持软件触发、定时器触发和外部触发
支持差分输入
独立编程的采样时间
支持转换完成和扫描完成中断
带内嵌数据一致性的数据对齐
集成的多路高精度基准电压源
可选的 ADC 参考：

- VDDA
- V_{REF+}

可选的 ADC 模拟通道输入电压范围：

- 0≤ Vin ≤VDDA(VDDA 为参考电压)
- 0≤ Vin ≤VREF+(V_{REF+}引脚为参考电压)

www.pai-ic.com | pengpai microelectronics

9.3 功能描述

下图是 ADC 模块框图，表 9-1 为 ADC 通道说明。

图 9-1 ADC 框图

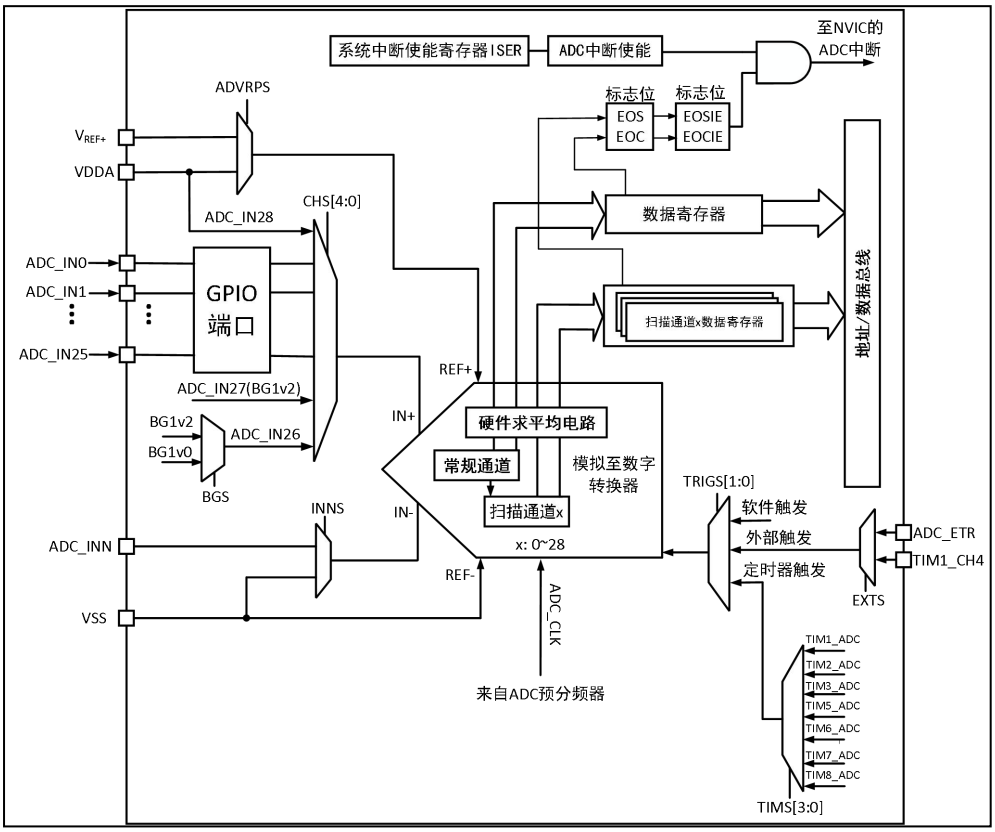


表 9-1 ADC 通道

名称	信号类型	描述
ADC_IN[25:0]	输入，外部模拟信号	26 个外部模拟输入通道
ADC_IN26(BGS)	输入，BG1v2(内部 1.2V 电压)	1.2V 内部带隙基准电压
	输入，BG1v0(内部 1.0V 电压)	1.0V 内部带隙基准电压
ADC_IN27	输入，内部参考电压 BG1v2	1.2V 内部带隙基准电压
ADC_IN28	输入，VDDA 电源	电源
ADC_INN	输入，输入通道负端	用于支持差分输入

www.pai-ic.com | pengpai microelectronics

9.3.1 ADC 开关控制

通过(ADC_CR1 寄存器)的“EN”位可以将 ADC 使能；EN 位置 1 时、ADC 将从断电状态下唤醒。

ADC 上电延迟一段时间后(t_{RDY})、待内部参考源处于稳定状态，(ADC_SR 寄存器)的”RDY”位将会置 1，此时设置(ADC_CR1 寄存器)的”SOC”位即可启动 ADC 转换；设置(ADC_CR1 寄存器)的“SCANE”位即可启动 ADC 扫描。

通过清除 EN 位可以停止转换，并将 ADC 置于断电模式，在该模式，ADC 几乎不耗电(非睡眠模式时，仅几个μA)。

注意：使用任意触发方式触发 ADC 转换或 ADC 扫描前，都应优先保证 ADC 已经 RDY 完毕。

9.3.2 ADC 时钟

由时钟控制器提供的 ADC_CLK 时钟和 PCLK 时钟同步，ADC 内部自带了一个专用的可编程预分频器、可通过对(ADC_CR2 寄存器)的“PSC[6:0]”位的配置以分频。

注意：ADC 最大频率参考《数据手册》相关描述。

9.3.3 通道选择

多达 29 路模拟通道可以选择，可以通过配置(ADC_CR1 寄存器)的“CHS[4:0]”位选择相应模拟输入通道。详见 ADC_CR1 寄存器描述。

注意：ADC_DR 是公共的，如果在切换通道前不对 ADC_DR 内的数据进行读取保存，切换通道后，上一个通道保存在 ADC_DR 内的采样结果将丢失。

www.pai-ic.com | pengpai microelectronics

9.3.4 转换模式

ADC 有 2 种转换模式：

- 单次转换模式
- 连续转换模式

软件可通过配置(ADC_CR1 寄存器)的“SCANE”和“MODE”位以选择相应的转换模式。

9.3.4.1 单次转换

使用该模式、需要将(ADC_CR1 寄存器)的”MODE”位配置为‘0’。

单次转换模式下、当 ADC 触发源为“软件触发”时，软件将(ADC_CR1 寄存器)的“SOC”置 1 以触发一次 ADC 单次转换，转换完成、则 ADC 停止转换，直到下一次 SOC 位被置 1。

每一次转换完成：

- 转换数据被储存在 16 位 ADC_DR 寄存器中
- EOC(转换完成)标志被设置
- 如果 ADC_CR1 寄存器的“EOCIE”位置‘1’，并且 NVIC 中的 ADC 中断使能，则产生 EOC 中断。

注意：当设置 ADC_CR2 寄存器的“AVGT”位进行单次多次转换时，需要将 ADC_CR2 寄存器的“AVGE”位置‘1’使能，否则即使“AVGT”位设置的转换次数大于 1，ADC 模块都默认为 1 次。

9.3.4.2 连续转换

使用该模式、需要将(ADC_CR1 寄存器)的”MODE”位配置为‘1’。

连续转换模式下，当 ADC 触发源为“软件触发”时，软件将 ADC_CR1 的 SOC 位置 1 以触发一次 ADC 连续转换，转换完成、则 ADC 自动开始下一次转换。

每一次转换完成：

- 转换数据被储存在 16 位 ADC_DR 寄存器中
- EOC(转换完成)标志被设置
- 如果 ADC_CR1 寄存器的“EOCIE”位置‘1’，并且 NVIC 中的 ADC 中断使能，则产生 EOC 中断。

www.pai-ic.com | pengpai microelectronics

9.3.5 扫描模式

此模式用来扫描一组模拟通道。
扫描模式可通过设置(ADC_CR1 寄存器)的 SCANE 位来选择。一旦这个位被设置，ADC 将根据(ADC_SCHR4 寄存器)的”SCNT”位所配置的通道数，扫描所有被加入“扫描组”中的通道。

9.3.5.1 单次扫描模式

当转换模式被配置为“单次转换”，同时扫描模式被使能，ADC 即处于单次扫描模式。
单次扫描模式下，ADC 将转换扫描组中的所有通道，每个通道转换结束时，转换完成后的 ADC 数据将同时被拷贝到(ADC_DR 寄存器)和(ADC_SCHDRx 寄存器)，与此同时(ADC_SR 寄存器)中的转换完成标志“EOC”被硬件置‘1’，随即下一个通道被自动转换。
直到扫描组中的所有通道均转换完成，(ADC_SR 寄存器)中的扫描转换完成标志“EOS”被硬件置‘1’，ADC 停止转换，直到下一次被触发转换。

9.3.5.2 连续扫描模式

当转换模式被配置为“连续转换”，同时扫描模式被使能，ADC 即处于连续扫描模式。
在单次扫描模式的基础上，一旦扫描组中的所有通道均转换完成，(ADC_SR 寄存器)中的扫描转换完成标志“EOS”被硬件置‘1’，ADC 不会停止转换，而是自动切换到扫描组第一个通道执行新一轮的转换。

9.3.6 触发方式

ADC 支持 3 种触发源，其中定时器触发源支持多个事件：

- 软件触发
- 外部管脚上升沿触发
- 定时器触发
  - TIM1_ADC 事件
  - TIM2_ADC 事件
  - TIM3_ADC 事件
  - TIM5_ADC 事件
  - TIM6_ADC 事件
  - TIM7_ADC 事件
  - TIM8_ADC 事件

软件可通过配置(ADC_CR1 寄存器)的”TRIGS”位以选择相应的触发源

9.3.6.1 软件触发

通过将(ADC_CR1 寄存器)的“TRIGS”位置“00”以将触发源设置为“软件触发”。
在软件触发时，通过将(ADC_CR1 寄存器)的“SOC”位置为‘1’以触发 ADC 转换。

9.3.6.2 定时器触发

通过将(ADC_CR1 寄存器)的“TRIGS”位置“01”以将触发源设置为定时器触发，转换可以由定时器事件触发(例如定时器 TIM1，TIM2，TIM3，TIM5，TIM6，TIM7，TIM8)。(ADC_CR1 寄存器)的”TIMS”位允许选择 ADC 定时触发源中 6 个可能的事件以触发 ADC 采样。详细可查看定时器章节对于下列信号的描述。

表 9-2 ADC 定时触发源选择

触发源	描述	TIMS[3:0]
TIM1_ADC 事件	来自片上定时器的内部信号	0x1
TIM2_ADC 事件		0x2
TIM3_ADC 事件		0x3
TIM5_ADC 事件		0x5
TIM6_ADC 事件		0x6
TIM7_ADC 事件		0x7
TIM8_ADC 事件		0x8

9.3.6.3 外部管脚触发

通过将(ADC_CR1 寄存器)的“TRIGS”位置“10”以将触发源设置为“外部管脚触发”。
软件可通过配置(ADC_CR1 寄存器)的“EXTS”位以选择相应管脚上升沿作为触发源，此时需要软件把相应 IO 引脚复用成相应数字功能。当 ADC_SR 寄存器的“RDY”位置‘1’时，如果“EXTS”位所设置管脚发生上升沿事件，将触发 ADC 转换。

www.pai-ic.com | pengpai microelectronics

9.3.7 集成的硬件求平均电路

ADC 内部集成了一个硬件求平均电路，通过几个简单的设置，即可实现 ADC 的滤波，而不占用系统资源：

- 通过将(ADC_CR1 寄存器)的“AVGE”位置‘1’以使能这个硬件求平均电路
- 通过配置(ADC_CR2 寄存器)的“AVGT”位，以管理最终平均值的平均次数
- 通过配置(ADC_CR2 寄存器)的“DFD”位，以选择是否将首次 ADC 转换的数据删除
- 当 ADC 转换到 AVGT 指定的次数，ADC 转换完成，EOC 标志位置位，平均值数据被搬运到 ADC_DR 寄存器中。
- 特别地、在扫描模式下使能硬件求平均电路，每个通道都将转换 AVGT 指定的次数，通道转换完成，平均值数据将被同时拷贝到(ADC_DR 寄存器)和(ADC_SCHDRx 寄存器)

注意：求平均的结果未经四舍五入。

9.3.8 ADC 中断

转换完成事件 EOC 和扫描完成事件 EOS 均可以产生中断，他们都有独立的中断使能位，当 NVIC 中的 ADC 中断被使能，这些事件的中断使能位将允许产生事件中断到 NVIC。

表 9-3 ADC 中断

中断事件	事件标志	使能控制位
单次转换结束	EOC	EOCIE
单次扫描结束	EOS	EOSIE

www.pai-ic.com | pengpai microelectronics

9.3.9 DMA 请求

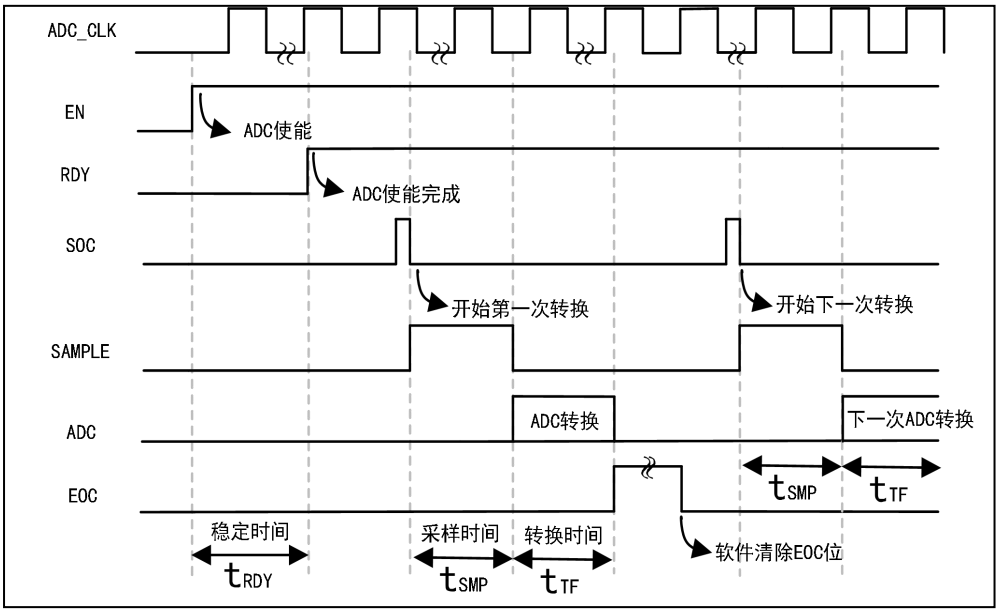
ADC_CR1 寄存器内的“DMAE”位置‘1’使能、DMA 通道外设关联 ADC 时，当 ADC 产生“EOC”事件，ADC 就会向 DMA 模块发出一个请求。在扫描模式中，由于各个通道的转换结果都存在(ADC_DR 寄存器)和(ADC_SCHDRx 寄存器)中，所以使用此模式时，特别是连续扫描模式，建议使用 DMA 功能，这可以避免丢失已经存储在(ADC_DR 寄存器)和(ADC_SCHDRx 寄存器)中的数据。

www.pai-ic.com | pengpai microelectronics

9.3.10 时序图

如下图所示，ADC 在使能之后，需要一个>200nS 的上电稳定时间 t_{RDY}，在启动 ADC 转换并经过一段可编程的采样时间 t_{SMP} 后，等待 20 个 ADC_CLK 周期的转换时间 t_{TF}，最终 EOC 标志被硬件置 1，此时在 ADC_DR 寄存器中，就更新了本次转换的结果。

图 9-2 ADC 转换时序图



注意：ADC 转换时间 t_{TF} 固定为 20 个 ADC_CLK

9.3.11 数据对齐

ADC_DR 寄存器和 ADC_SCHDRx 寄存器存储的数据为 13 位有符号数据，通过 ADC_CR1 寄存器中的“ALIGN”位选择转换后数据储存的对齐方式。数据可以左对齐或右对齐，如图 9-3 和图 9-4 所示。

图 9-3 数据右对齐

0	0	符号位	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0

图 9-4 数据左对齐

符号位	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0

www.pai-ic.com | pengpai microelectronics

9.3.12 可编程的采样时间

在进行转换前，ADC 需要对输入电压进行一段时间的采样，在这段采样时间 t_{SMP} 内，输入电压越稳定，ADC 转换后的值也就越平稳；

t_{SMP} 基于 ADC_CLK，可以通过配置(ADC_CR2 寄存器)的”SMP”位以修改采样时间的长度。

$t_{SMP}=t_{ADC_CLK}*(SMP+1)$

- t_{ADC_CLK} 为 ADC 时钟的周期
- SMP 为”SMP”位的值

采样时间应配置在 4~255 之间，详见寄存器(ADC_CR2)说明。

9.3.13 ADC 采样转换时间

结合”时序图”一节和”可编程的采样时间”一节的描述，可知：

ADC 采样转换时间 Tconv 为：

$Tconv = t_{SMP} + t_{TF} = t_{ADC_CLK} * ((SMP+1)+20)$

由于 SMP 最低为 3，故 ADC 采样转换时间最快为 24 个 ADC_CLK 时钟。

www.pai-ic.com | pengpai microelectronics

9.4 寄存器描述

9.4.1 ADC 控制寄存器 1(ADC_CR1)

Control Register 1
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	EXTS	DMAE	-	-	AVGE	-	-	-	BGS	CHS[4:0]				
R/W	Res	Res	RW	RW	Res	Res	RW	Res	Res	Res	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	1	0	0	1	1	1	1	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	EOSIE	SCANE	INNS	SOC	ALIGN	EOCIE	-	ADVRPS	TIMS[3:0]				TRIGS[1:0]		MODE	EN
R/W	RW	RW	RW	RW	RW	RW	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	1	0	0	0	0	1	0	0	0	0	0	0	0	0

位 0	**EN：ADC 使能控制(ADC enable)** 该位由软件设置和清除。当该位为‘0’时，写入‘1’将把 ADC 从断电模式下唤醒。 0： ADC 禁止 1： ADC 使能
位 1	**MODE：ADC 转换模式控制(ADC mode)** 0： 单次转换模式 1： 连续转换模式
位 3：2	**TRIGS[1:0]：ADC 触发源选择(ADC trigger source selection)** 这些位选择用于启动 ADC 转换的外部事件。 00： 软件触发 01： 定时器触发 10： 外部管脚上升沿触发 11： 保留
位 7：4	**TIMS[3:0]：ADC 定时器触发源选择(ADC timer trigger source selection)** 0001： TIM1_ADC 0010： TIM2_ADC 0011： TIM3_ADC 0101： TIM5_ADC 0110： TIM6_ADC 0111： TIM7_ADC 1000： TIM8_ADC 其他： 保留

www.pai-ic.com | pengpai microelectronics

位 8	ADVRPS：ADC 参考电压源正端选择(ADC voltage reference positive selection) 0： V_{REF+}(PA0) 1： VDDA
位 9	保留。必须保持为默认值。
位 10	EOCIE：ADC 转换完成中断使能(ADC end of conversion interrupt enable) 0： 禁止中断 1： 允许中断
位 11	ALIGN：ADC 转换结果对齐格式选择(ADC ALIGN) 0： 右对齐 1： 左对齐
位 12	SOC：ADC 转换启动控制(ADC start on control) 该位当 ADC 触发源为”软件触发”时，用于启动 ADC 转换。 该位只写， 读恒为 0， 写 0 无效，EN 使能后， 需要等待 RDY 状态位置 1，才能开始启动 ADC 转换。 0： 无效操作 1： ADC 启动转换
位 13	INNS：ADC 通道负端选择(ADC Input negative selection) 0： ADC_INN(PA1) 1： VSS
位 14	SCANE：扫描模式使能控制(ADC scan enable) 该位由软件设置和清除，用于开启或关闭扫描模式。在扫描模式中，转换由 SCHRx 寄存器选中的通道。 0： 扫描模式禁止 1： 扫描模式使能
位 15	EOSIE：ADC 扫描完成中断使能(ADC end of scan interrupt enable) 0： 禁止中断 1： 允许中断
位 20：16	CHS[4:0]：ADC 通道选择(ADC channel selection) 0x0： ADC_IN0(ADC 模拟输入通道 0) 0x1： ADC_IN1(ADC 模拟输入通道 1) …… 0x19： ADC_IN25(ADC 模拟输入通道 25) 0x1A： ADC_IN26(模拟通道电压) 0x1B： ADC_IN27(BG1v2) 0x1C： ADC_IN28(VDDA) 其它： 保留 ***注：*** ***1. ADC_IN2 在芯片内部连到了 OPA1_OUT。*** ***2. ADC_IN5 在芯片内部连到了 OPA0_OUT。*** ***3. ADC_IN20 在芯片内部连到了 OPA3_OUT。*** ***4. ADC_IN25 在芯片内部连到了 OPA2_OUT。*** ***5. ADC_IN26 在芯片内部连到了模拟通道电压，模拟通道电压源由 BGS 位决定。*** ***6. ADC_IN27 在芯片内部连到了内部参考电压 BG1v2。***

www.pai-ic.com | pengpai microelectronics

	7. ADC_IN28 在芯片内部连到了 VDDA。
位 21	BGS：模拟通道电压选择(ADC bg voltage selection) 0： BG1v2 1： BG1v0
位 24：22	保留。必须保持为默认值。
位 25	AVGE：ADC 求平均使能(Average enable) 0： 求平均禁止，ADC 输出实时采集值 1： 求平均使能
位 27：26	保留。必须保持为默认值。
位 28	DMAE：ADC DMA 传输使能(ADC DMA enable) 0： DMA 传输禁止 1： DMA 传输使能
位 29	EXTS：ADC 外部触发源选择(ADC external trigger source selection) 0： ADC_ETR 引脚 1： TIM1_CH4 引脚 *注：仅当引脚存在上升沿信号时触发 ADC 转换*
位 31：30	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

9.4.2 ADC 控制寄存器 2(ADC_CR2)

Control Register 2
(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	DFD	-	AVGT[2:0]			PSC[7:0]							
R/W	Res	Res	Res	RW	Res	RW	RW	RW	Res	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	SMP[7:0]								RDTC[7:0]							
R/W	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	1	1	0	0	0	1	0	0	0	1

位 7：0	**RDTC[7:0]：ADC 就绪时间控制(ADC ready time control)** LSB 为 1 个 ADC 时钟周期，ADC 时钟频率由 ADC_CR1 寄存器的 PSC 设定
位 15：8	**SMP[7:0]：ADC 采样时间(ADC sample time)** LSB 为 1 个 ADC 时钟周期，ADC 时钟频率由 ADC_CR1 寄存器的 PSC 设定 SMP 设定值应介于 3~255 之间，低于 3 的配置值（采样时间过短）可能造成 AD 转换结果不准确。
位 23：16	**PSC[7:0]：ADC 时钟频率控制(ADC prescaler)** ADC 时钟预分频器，LSB 为 1 分频，参考”ADC 时钟”一节描述 0x0：1.5 分频 0x1：2 分频 0x2：3 分频 …… 0xff：256 分频
位 26：24	**AVGT[2:0]：ADC 转换结果平均次数(Average times)** 0x0：平均 1 次更新结果 0x1：平均 2 次更新结果 0x2：平均 4 次更新结果 0x3：平均 8 次更新结果 …… 0x7：平均 128 次更新结果
位 27	保留。必须保持为默认值。
位 28	**DFD：删除首次数据(Delete first data)** 0：保留首次 ADC 转换数据 1：删除首次 ADC 转换数据
位 31：29	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

9.4.3 ADC 状态寄存器(ADC_SR)

Status Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	EOS	EOC	RDY
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**RDY：ADC 使能就绪标志位(ADC ready)** 0：　ADC 使能未完成 1：　ADC 使能完成
位 1	**EOC：ADC 转换完成标志位(ADC end of conversion)** 0：　ADC 转换未完成 1：　ADC 转换完成，读取 ADC_DR 寄存器或任一 ADC_SCHDRx 寄存器以清 0 转换完成标志
位 2	**EOS：ADC 扫描完成标志位(ADC end of scan)** 0：　ADC 扫描未完成 1：　ADC 扫描完成，读取 ADC_DR 寄存器或任一 ADC_SCHDRx 寄存器以清 0 扫描完成标志
位 31：3	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

9.4.4 ADC 结果寄存器(ADC_DR)

Data Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	DATA[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**DATA[15:0]：ADC 转换结果(ADC data)** 左对齐：位[15:3]为 ADC 转换结果，其中 DATA[15]为符号位 右对齐：位[13:1]为 ADC 转换结果，其中 DATA[13]为符号位 ***注：应保证每次转换完毕，都要读取一次 ADC 转换结果，避免引用上一次转换完成未被清 0 的 EOC 标志而导致意外的结果。***
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

9.4.5 ADC 扫描通道配置寄存器 1(ADC_SCHR1)

Scan Channel Configuration Register 1

(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	CH5[4:0]					CH4[4:0]					CH3[4:1]			
R/W	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CH3[0]	CH2[4:0]					CH1[4:0]					CH0[4:0]				
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 4：0	**CH0[4:0]：ADC 扫描通道 0 选择(ADC scan channel 0 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 9：5	**CH1[4:0]：ADC 扫描通道 1 选择(ADC scan channel 1 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 14：10	**CH2[4:0]：ADC 扫描通道 2 选择(ADC scan channel 2 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 19：15	**CH3[4:0]：ADC 扫描通道 3 选择(ADC scan channel 3 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 24：20	**CH4[4:0]：ADC 扫描通道 4 选择(ADC scan channel 4 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 29：25	**CH5[4:0]：ADC 扫描通道 5 选择(ADC scan channel 5 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 31：30	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

9.4.6 ADC 扫描通道配置寄存器 2(ADC_SCHR2)

Scan Channel Configuration Register 2

(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	CH11[4:0]					CH10[4:0]					CH9[4:1]			
R/W	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CH9[0]	CH8[4:0]					CH7[4:0]					CH6[4:0]				
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 4：0	**CH6[4:0]：ADC 扫描通道 6 选择(ADC scan channel 6 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 9：5	**CH7[4:0]：ADC 扫描通道 7 选择(ADC scan channel 7 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 14：10	**CH8[4:0]：ADC 扫描通道 8 选择(ADC scan channel 8 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 19：15	**CH9[4:0]：ADC 扫描通道 9 选择(ADC scan channel 9 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 24：20	**CH10[4:0]：ADC 扫描通道 10 选择(ADC scan channel 10 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 29：25	**CH11[4:0]：ADC 扫描通道 11 选择(ADC scan channel 11 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 31：30	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

9.4.7 ADC 扫描通道配置寄存器 3(ADC_SCHR3)

Scan Channel Configuration Register 3

(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	CH17[4:0]					CH16[4:0]					CH15[4:1]			
R/W	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CH15[0]	CH14[4:0]					CH13[4:0]					CH12[4:0]				
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 4：0	**CH12[4:0]：ADC 扫描通道 12 选择(ADC scan channel 12 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 9：5	**CH13[4:0]：ADC 扫描通道 13 选择(ADC scan channel 13 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 14：10	**CH14[4:0]：ADC 扫描通道 14 选择(ADC scan channel 14 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 19：15	**CH15[4:0]：ADC 扫描通道 15 选择(ADC scan channel 15 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 24：20	**CH16[4:0]：ADC 扫描通道 16 选择(ADC scan channel 16 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 29：25	**CH17[4:0]：ADC 扫描通道 17 选择(ADC scan channel 17 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 31：30	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

9.4.8 ADC 扫描通道配置寄存器 4(ADC_SCHR4)

Scan Channel Configuration Register 4

(地址偏移：0x20)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	SCNT[4:0]				
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	CH19[4:0]					CH18[4:0]				
R/W	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 4：0	**CH18[4:0]：ADC 扫描通道 18 选择(ADC scan channel 18 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 9：5	**CH19[4:0]：ADC 扫描通道 19 选择(ADC scan channel 19 selection)** 参考 ADC_CR1 寄存器的 CHS[4:0]位
位 15：10	保留。必须保持为默认值。
位 20：16	**SCNT[4:0]：ADC 扫描通道个数配置(ADC scan channel number configuration)** 0x0： 1 个扫描通道被加入扫描组 0x1： 2 个扫描通道被加入扫描组 ..... 0x13： 20 个扫描通道被加入扫描组 其他： 保留 ***注：扫描组首先从 CH0 开始，顺序扫描***
位 31：30	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

9.4.9 ADC 扫描通道 x 数据寄存器(ADC_SCHDRx)

Scan channel x data register
(地址偏移：
SCHDR0:0x40 SCHDR1:0x44 SCHDR2:0x48 SCHDR3:0x4C
SCHDR4:0x50 SCHDR5:0x54 SCHDR6:0x58 SCHDR7:0x5C
SCHDR8:0x60 SCHDR9:0x64 SCHDR10:0x68 SCHDR11:0x6C
SCHDR12:0x70 SCHDR13:0x74 SCHDR14:0x78 SCHDR15:0x7C
SCHDR16:0x80 SCHDR17:0x84 SCHDR18:0x88 SCHDR19:0x8C
)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	DATA[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	DATA[15:0]：ADC 扫描通道转换结果(ADC data) 左对齐：位[15:3]为 ADC 转换结果，其中 DATA[15]为符号位 右对齐：位[13:1]为 ADC 转换结果，其中 DATA[13]为符号位
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

9.4.10 ADC 寄存器列表

地址	寄存器	描述	备注
0x4001_2400	ADC_CR1	ADC 控制寄存器 1	ADC_CR1 说明
0x4001_2404	ADC_CR2	ADC 控制寄存器 2	ADC_CR2 说明
0x4001_2408	ADC_SR	ADC 状态寄存器	ADC_SR 说明
0x4001_240C	ADC_DR	ADC 结果寄存器	ADC_DR 说明
0x4001_2414	ADC_SCHR1	ADC 扫描通道配置寄存器 1	ADC_SCHR1 说明
0x4001_2418	ADC_SCHR2	ADC 扫描通道配置寄存器 2	ADC_SCHR2 说明
0x4001_241C	ADC_SCHR3	ADC 扫描通道配置寄存器 3	ADC_SCHR3 说明
0x4001_2420	ADC_SCHR4	ADC 扫描通道配置寄存器 4	ADC_SCHR4 说明
0x4001_2440	ADC_SCHDR0	ADC 扫描通道 0 数据寄存器	ADC_SCHDRx 说明
0x4001_2444	ADC_SCHDR1	ADC 扫描通道 1 数据寄存器	ADC_SCHDRx 说明
0x4001_2448	ADC_SCHDR2	ADC 扫描通道 2 数据寄存器	ADC_SCHDRx 说明
0x4001_244C	ADC_SCHDR3	ADC 扫描通道 3 数据寄存器	ADC_SCHDRx 说明
0x4001_2450	ADC_SCHDR4	ADC 扫描通道 4 数据寄存器	ADC_SCHDRx 说明
0x4001_2454	ADC_SCHDR5	ADC 扫描通道 5 数据寄存器	ADC_SCHDRx 说明
0x4001_2458	ADC_SCHDR6	ADC 扫描通道 6 数据寄存器	ADC_SCHDRx 说明
0x4001_245C	ADC_SCHDR7	ADC 扫描通道 7 数据寄存器	ADC_SCHDRx 说明
0x4001_2460	ADC_SCHDR8	ADC 扫描通道 8 数据寄存器	ADC_SCHDRx 说明
0x4001_2464	ADC_SCHDR9	ADC 扫描通道 9 数据寄存器	ADC_SCHDRx 说明
0x4001_2468	ADC_SCHDR10	ADC 扫描通道 10 数据寄存器	ADC_SCHDRx 说明
0x4001_246C	ADC_SCHDR11	ADC 扫描通道 11 数据寄存器	ADC_SCHDRx 说明
0x4001_2470	ADC_SCHDR12	ADC 扫描通道 12 数据寄存器	ADC_SCHDRx 说明
0x4001_2474	ADC_SCHDR13	ADC 扫描通道 13 数据寄存器	ADC_SCHDRx 说明
0x4001_2478	ADC_SCHDR14	ADC 扫描通道 14 数据寄存器	ADC_SCHDRx 说明
0x4001_247C	ADC_SCHDR15	ADC 扫描通道 15 数据寄存器	ADC_SCHDRx 说明
0x4001_2480	ADC_SCHDR16	ADC 扫描通道 16 数据寄存器	ADC_SCHDRx 说明
0x4001_2484	ADC_SCHDR17	ADC 扫描通道 17 数据寄存器	ADC_SCHDRx 说明
0x4001_2488	ADC_SCHDR18	ADC 扫描通道 18 数据寄存器	ADC_SCHDRx 说明
0x4001_248C	ADC_SCHDR19	ADC 扫描通道 19 数据寄存器	ADC_SCHDRx 说明

10 高级控制定时器(TIM1&TIM8)

10.1 综述

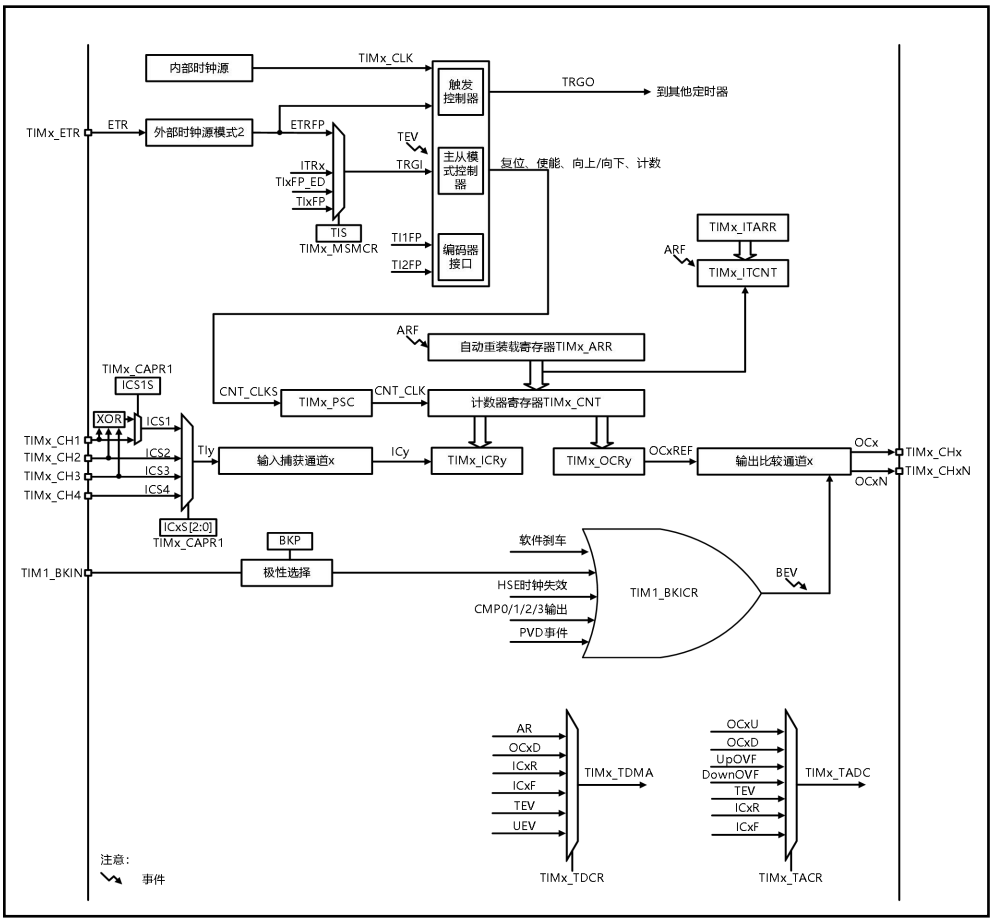
高级控制定时器 TIMx 包含一个 16 位自动重载计数器，该计数器由可编程预分频器驱动它们适合多种用途，包含测量输入信号的脉冲宽度或周期(输入捕获)，或者产生输出波形(输出比较、PWM、嵌入死区时间的互补 PWM 等)。
使用定时器预分频器，可以实现脉冲宽度和波形周期从微秒级到毫秒级的任意调节。
高级控制定时器 TIMx、通用定时器(TIMx)和基本定时器(TIM2/TIM3)彼此是完全独立的，它们之间可以进行一些同步操作，但并不共享任何资源。

10.2 特性

- 全功能的 TIM1 以及无互补输出通道和刹车功能的 TIM8
- 16 位向上、向下、中央计数的自动装载计数器
- 16 位可编程预分频器，计数器时钟频率的分频系数为 1～65536 之间的任意数值
- 多达 4 个独立通道，支持：
  - 输入捕获
  - 输出比较
  - PWM 生成(向上/向下的边沿或者中间对齐模式)
  - 单脉冲模式输出
- 4 个输出比较通道分别配备独立的输出比较值寄存器
- 4 个输入捕获通道分别配备独立的输入捕获值寄存器
- 死区时间可编程的互补 PWM 输出
- 4 位可编程的中断重复计数器，支持最多计数 16 次计数重载事件以产生中断
- 1 路刹车输入信号可以将定时器置于关闭状态，或将输出信号置于空闲状态
- 如下事件发生时产生中断/DMA 请求：
  - 计数器重载：计数器向上溢出/向下溢出
  - 各个输入捕获通道的捕获事件
  - 各个输出比较通道的比较事件
  - 从模式下触发事件(可触发中断，不可触发 DMA 请求)
  - 刹车事件
- 触发 ADC 采样
- 支持定位用增量（正交）编码器和霍尔传感器电路
- 触发输入用作外部时钟
- 更新事件 UEV 由下列操作产生：
  - TIMx_CR1 寄存器 UG 位置‘1’
  - 复位模式下(从模式)上升沿触发输入

10.3 TIMx 功能描述

图 10-1 高级控制定时器框图



注：TIM1 包含所有结构，TIM8 不包含互补通道输出和刹车结构

10.3.1 时基单元

可编程高级控制定时器的主要部分是一个 16 位计数器和与其相关的自动重装载寄存器。这个计数器可以向上计数、向下计数或者中央对齐(交替进行向上和向下)计数。计数器的时钟可通过预分频器进行分频。

自动重装载寄存器和预分频寄存器可以由软件读写，即使计数器还在运行读写仍然有效。

时基单元包含：

- 计数器寄存器(TIMx_CNT)
- 预分频寄存器(TIMx_PSC)
- 自动重装载寄存器(TIMx_ARR)
- 中断重复计数值寄存器(TIMx_ITARR)
- 中断重复计数器(TIMx_ITCNT)

预分频寄存器和自动重装载寄存器中分别集成了一个缓冲器，未达到计数重载事件或更新事件之前，所有对预分频寄存器和自动重装载寄存器的修改均会被存放到内部缓冲器中，直到计数重载事件或更新事件时生效、缓冲器中的内容被更新到预分频寄存器和自动重装载寄存器中。当计数器达到溢出条件(由计数方向决定)时，产生计数器重载事件和计数器重载标志 ARF。

计数器由预分频器的时钟输出 CNT_CLK 驱动，仅当 TIMx_CR1 寄存器中的计数器启动位(EN)置‘1’时，才会启动计数器(有关计数器使能的更多信息，另请参见主从模式控制器的相关说明)。

注意：在设置了 TIMx_CR1 寄存器的 EN 位的一个时钟周期后，计数器才开始计数。

www.pai-ic.com | pengpai microelectronics

10.3.1.1 预分频器

高级定时器的时基单元集成了一个 16 位的预分频器，预分频器支持 1 至 65536 之间的任意数值对计数器时钟进行分频。

计数器时钟 CNT_CLK 等于 CNT_CLKS/(PSC[15:0]+1)。

TIMx_PSC 寄存器内部存在缓冲，因此可以在运行过程中改变它的数值；新的预分频数值将在下一个更新事件或计数重载事件时生效。

以下两图是在运行过程中改变预分频系数的例子。

图 10-2 预分频系数从 1 变到 2 的计数器时序图

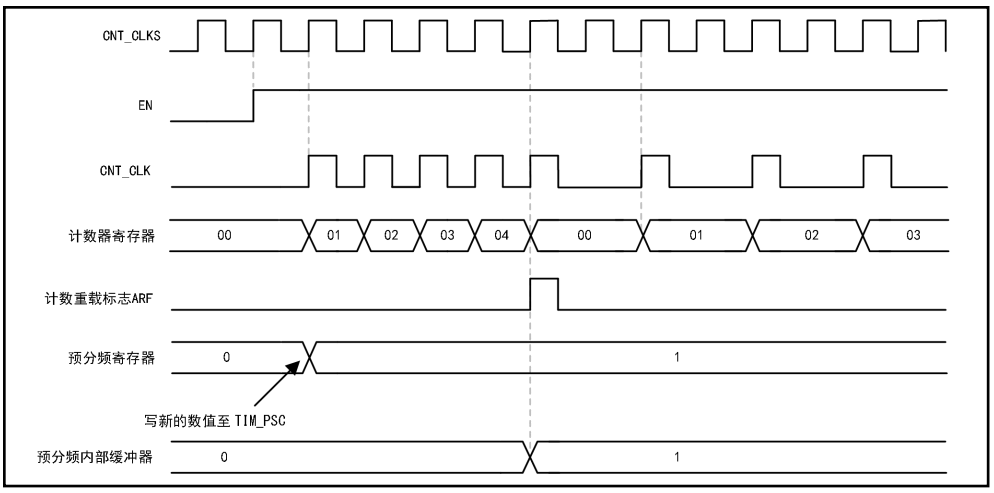
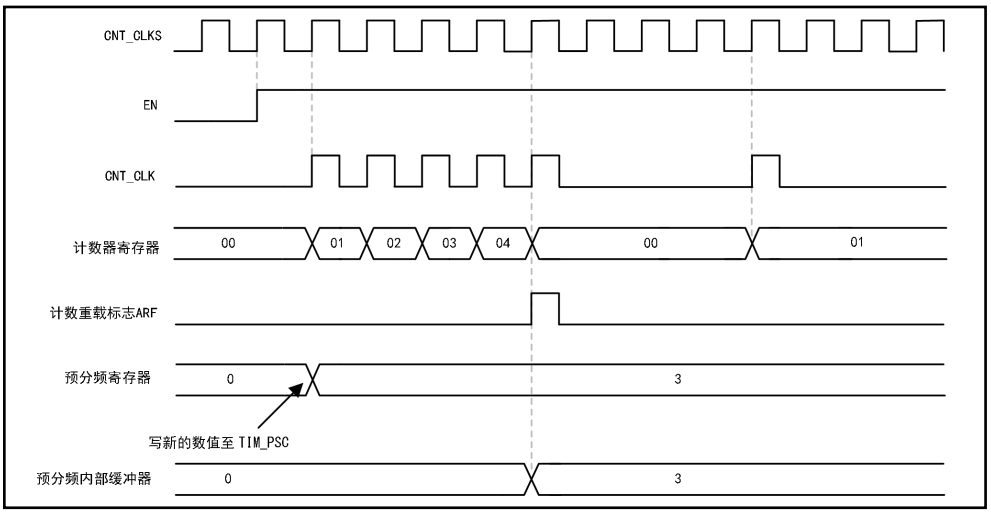


图 10-3 预分频系数从 1 变到 4 的计数器时序图



www.pai-ic.com | pengpai microelectronics

10.3.2 计数模式

注意：

1.计数模式的变更、仅在定时器关闭(EN=0)时

2.定时器使能之后，CMS 位的操作只读

10.3.2.1 向上计数模式

在向上计数模式中，计数器从 0 计数到自动重装载值(TIMx_ARR 寄存器中的值)，然后计数器溢出、重新从 0 开始计数并且发生计数器上溢(UpOVF)和计数器重载标志 ARF。

每次计数器溢出时可以产生计数重载事件，当发生一个计数重载事件时：

- 硬件将计数重载标志位(TIMx_SR 寄存器中的 ARF 位)置‘1’
- 预分频器的内部缓冲器更新(TIMx_PSC 寄存器中的当前值被生效)
- 自动重装载内部缓冲器更新(TIMx_ARR 寄存器中的当前值被生效)

下图给出一些例子，当 TIMx_ARR=0x36 时计数器在不同时钟频率下的动作。

图 10-4 计数器时序图，内部时钟分频因子为 1

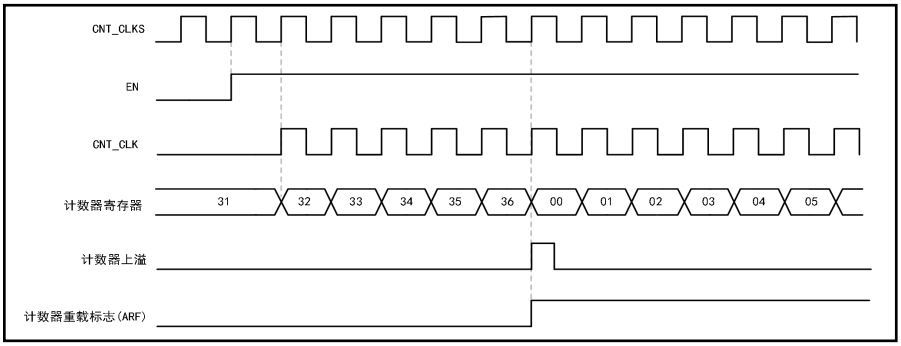
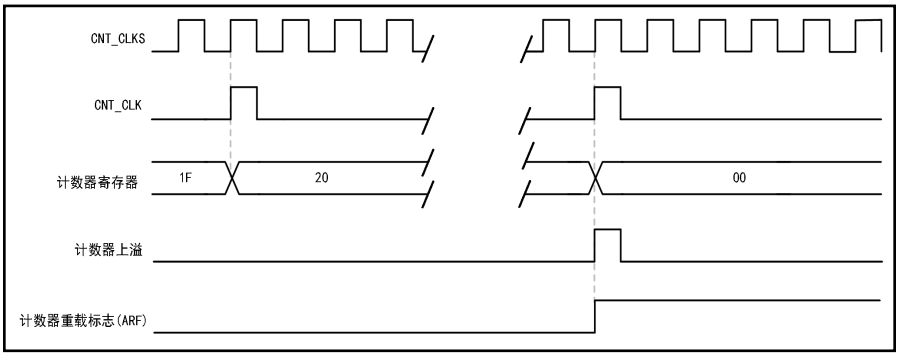
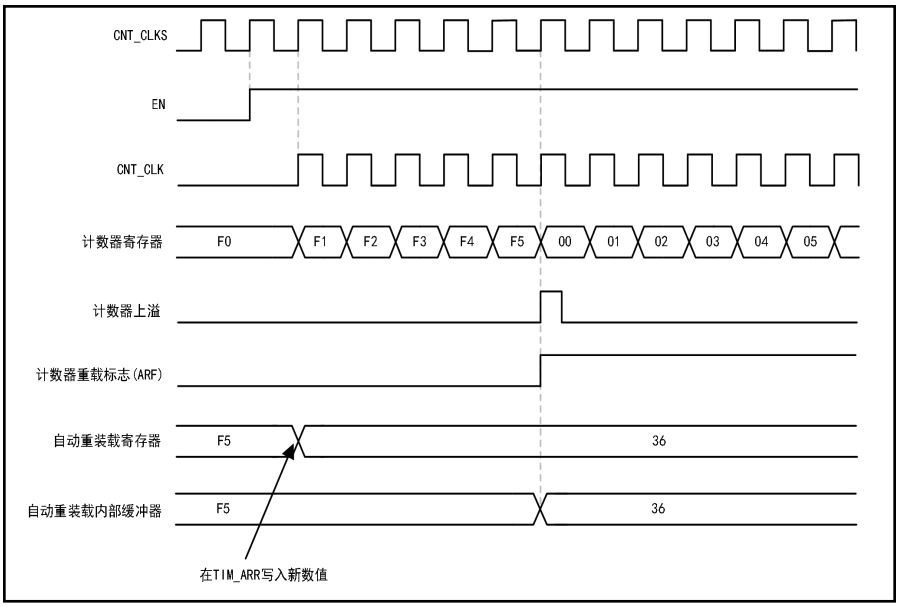


图 10-5 计数器时序图，内部时钟分频因子为 N



www.pai-ic.com | pengpai microelectronics

图 10-6 计数器时序图，修改自动重装载寄存器时的计数重载事件



10.3.2.2 向下计数模式

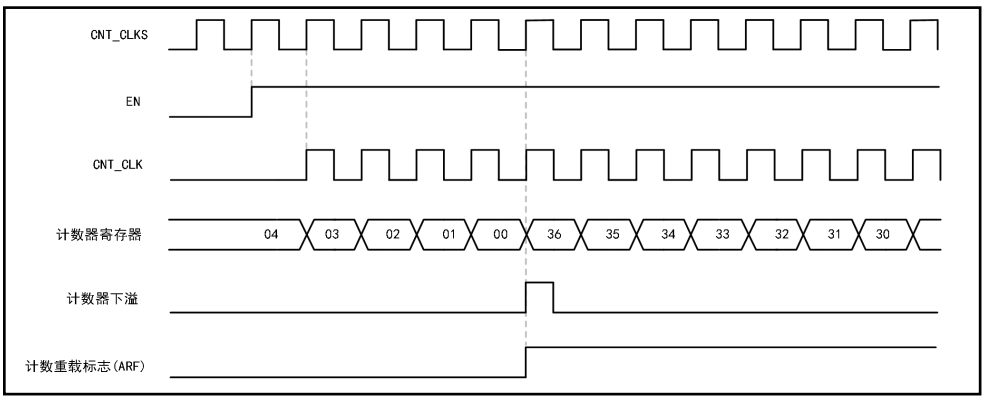
在向下计数模式中，计数器从自动装入的值(TIMx_ARR 计数器的值)开始向下计数到 0，然后计数器溢出、从自动装入的值重新开始计数、并且发生计数器下溢(DownOVF)计数器重载标志 ARF。

每次计数器溢出时可以产生计数重载事件，当发生一个计数重载事件时：

- 硬件将计数重载标志位(TIMx_SR 寄存器中的 ARF 位)置‘1’
- 预分频器的内部缓冲器更新(TIMx_PSC 寄存器中的当前值被生效)
- 自动重装载内部缓冲器更新(TIMx_ARR 寄存器中的当前值被生效)

下图给出一些例子，当 TIMx_ARR=0x36 时计数器在不同时钟频率下的动作。

图 10-7 计数器时序图，内部时钟分频因子为 1



www.pai-ic.com | pengpai microelectronics

图 10-8 计数器时序图，内部时钟分频因子为 N

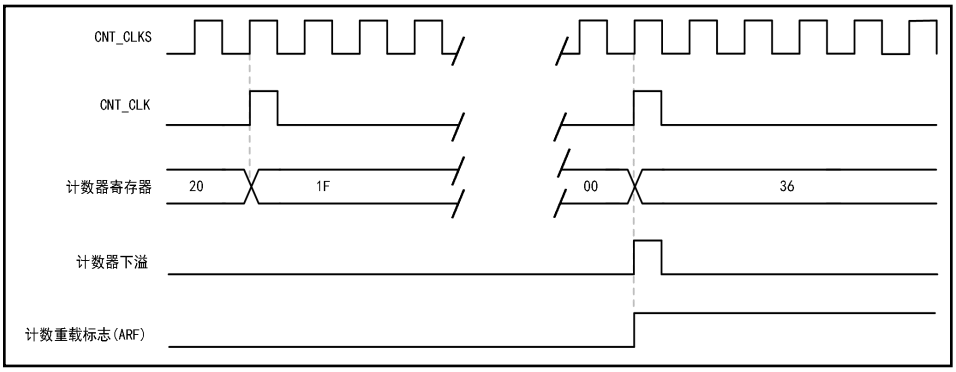
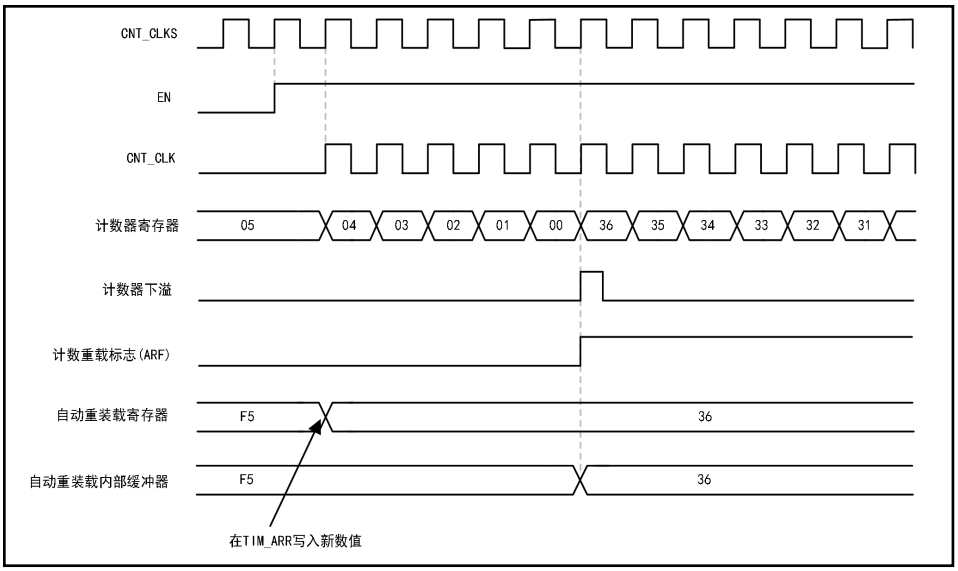


图 10-9 计数器时序图，修改自动重装载寄存器时的计数重载事件



www.pai-ic.com | pengpai microelectronics

10.3.2.3 中央对齐模式

在中央对齐模式中，计数器按“向上再向下”的两个步骤进行计数：

- 步骤 1：计数器从 0 计数到“自动重装载值(TIMx_ARR 寄存器中的值)-1”，然后计数器溢出、并发生计数器上溢(UpOVF)和计数器重载标志 ARF；
- 步骤 2：满足步骤 1 后，计数器由自动重装载值向下计数到 1，然后计数器溢出，并发生计数器下溢(DownOVF)和计数器重载标志 ARF，然后再重复步骤 1。

当发生计数重载事件时，所有的下述寄存器都被更新，并且计数重载标志位(TIMx_SR 寄存器中的 ARF 位)也被设置，此时：

- 预分频器内部缓冲器被加载为预装载(TIMx_PSC 寄存器)的值。
- 自动重装载内部缓冲器被加载为预装载值(TIMx_ARR 寄存器中的内容)。

注意：

1. 计数器溢出时，自动重装载寄存器的更新总是在计数器更新之前

2. 不建议运行在中央对齐模式时改写计数器计数方向(TIMx_CR 寄存器的 DIR 位)

以下是一些计数器在不同时钟频率下的操作的例子：

图 10-10 计数器时序图，内部时钟分频因子为 1，TIMx_ARR=0x06

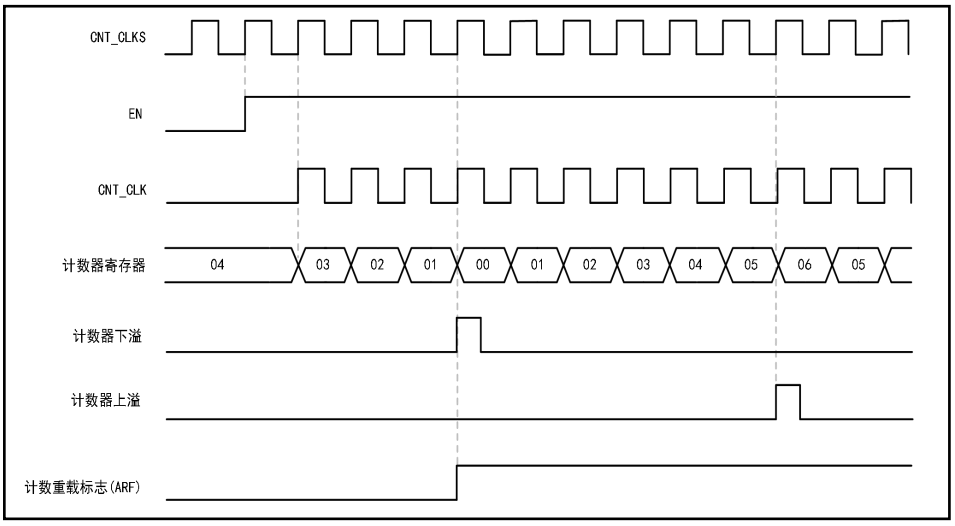
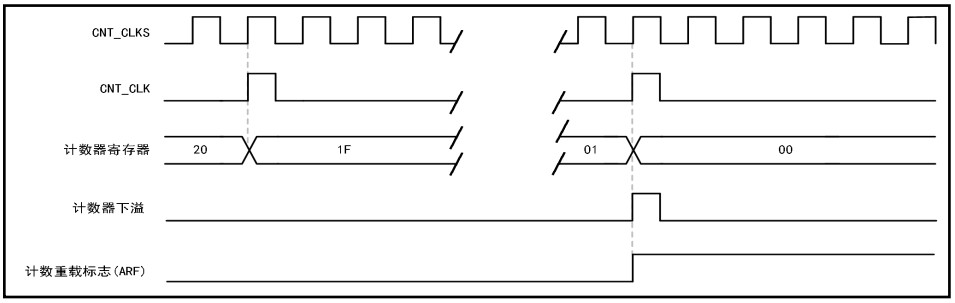
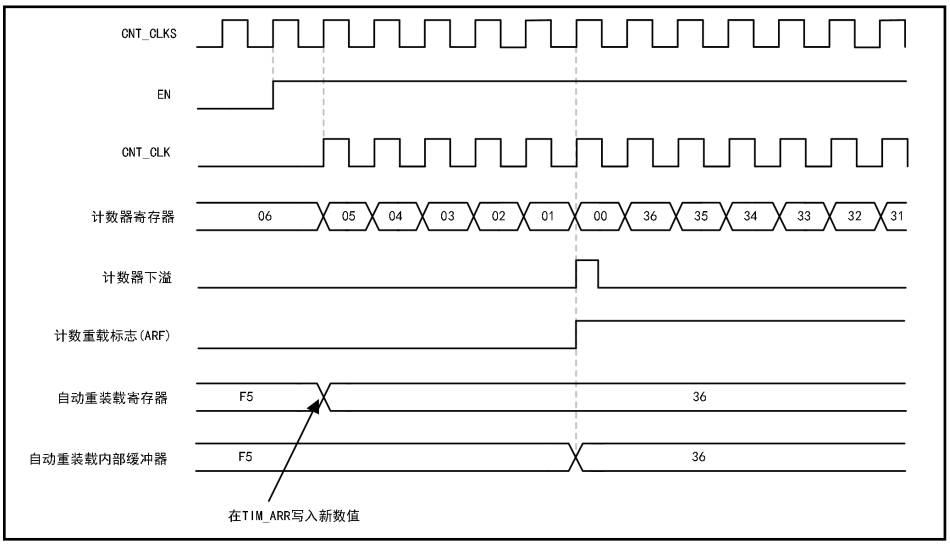


图 10-11 计数器时序图，内部时钟分频因子为 N



www.pai-ic.com | pengpai microelectronics

图 10-12 计数器时序图，修改自动重装载寄存器时的计数重载事件



10.3.2.4 单脉冲模式

相较于前述中的计数模式、单脉冲模式(OPM)是一个特例。

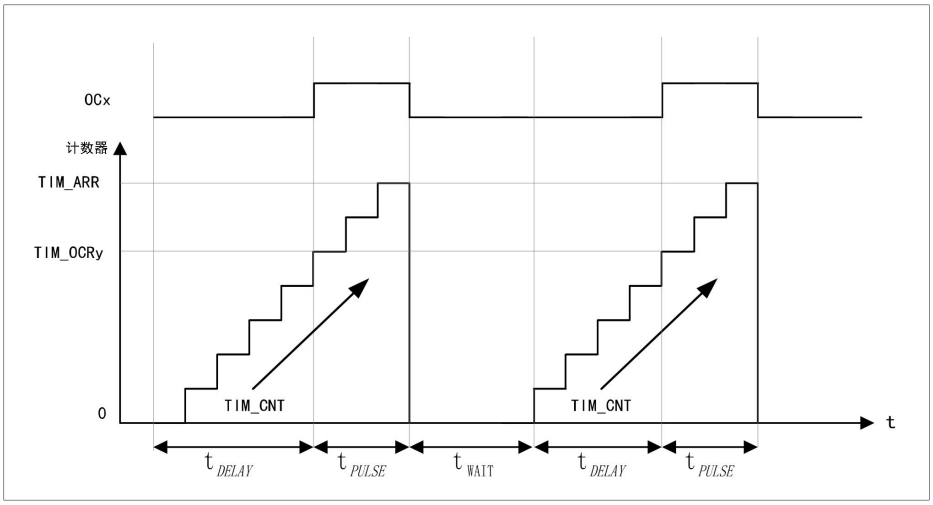
设置(TIMx_CR2 寄存器)中的“OPM”位以使能单脉冲模式、高级定时器的单脉冲模式(OPM)允许定时器产生一个脉宽可程序控制的脉冲或者一个脉冲时间。

单脉冲模式下、计数器计数到自动重装载值后溢出、并产生了计数器上溢(UpOVF)和计数器重载标志 ARF、紧接着计数器被自动停止。

仅当比较值与计数器的初始值不同时，才能产生一个脉冲。启动之前(当定时器正在等待触发)，必须如下配置：

- 向上计数方式：计数器 CNT < OCRy ≤ ARR(特别地,OCRy>0)
- 向下计数方式：计数器 CNT > OCRy(CNT 从 ARR 重载)。

图 10-13 单脉冲模式的例子



通过设定合适的 TIMx_ARR 和 TIMx_OCRy 以产生相应的 t_{DELAY} 和 t_{PULSE} 并在 OCx 上生成一段可控的脉冲。

通过自定义的 t_{WAIT}(软件或定时器延时)可产生一段连续可控的脉冲。

www.pai-ic.com | pengpai microelectronics

10.3.3 定时器中断

高级控制定时器支持下列中断：

- ARI 计数重载中断
- OC1I 输出比较 1 中断
- OC2I 输出比较 2 中断
- OC3I 输出比较 3 中断
- OC4I 输出比较 4 中断
- IC1I 捕获 1 中断
- IC2I 捕获 2 中断
- IC3I 捕获 3 中断
- IC4I 捕获 4 中断
- UI 更新中断
- BKI 刹车中断(TIM8 不支持)

这些中断的实际使能位分布在控制寄存器 2(TIMx_CR2)、输入捕获配置寄存器 1(TIMx_CAPR1)和刹车和死区寄存器(TIMx_BDTR)当中，当相关的中断使能位置’1’、定时器在产生相应的事件后将同步生成

一个中断请求到 NVIC，当 NVIC 中的 TIMx 中断被使能时， 系统将产生对应的中断。

www.pai-ic.com | pengpai microelectronics

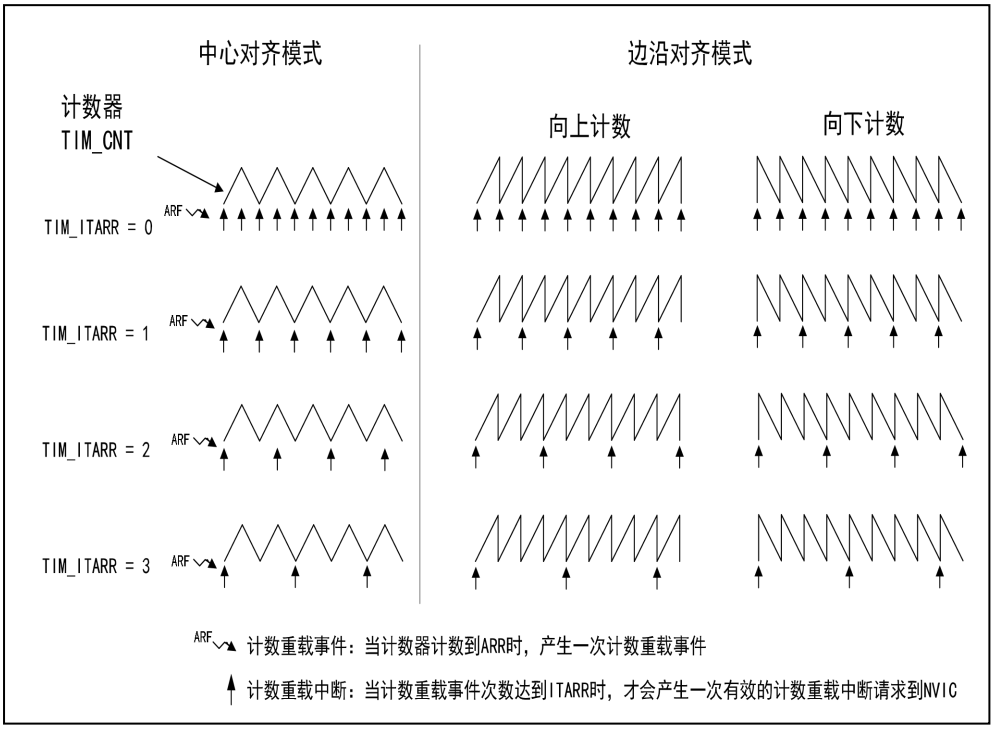
10.3.4 中断重复计数器

传统的定时器，计数重载事件与更新中断是同步的，但在一些应用中，要求更新中断频率的可控，此时，就可以使用中断重复计数器。

高级定时器集成了一个 4 位的中断重复计数器，支持 0 至 15 之间的任意数值对计数重载事件进行计数。

中断重复计数器 ITCNT 按照中断重复计数器值寄存器(TIMx_ITARR)中的值，对计数重载中断的次数进行计数，并将计数结果存放在中断重复计数器寄存器(TIMx_ITCNT)中，直到 ITCNT 溢出，才产生一次计数重载中断请求到 NVIC。

图 10-14 TIMx_ITARR 的寄存器设置，以及中断请求发出的频率



www.pai-ic.com | pengpai microelectronics

10.3.5 时钟选择

计数器时钟可由下列时钟源提供：

- 定时器时钟(TIMx_CLK)
- 外部时钟模式 1：外部输入引脚连接的触发信号(TRGI)提供计数器时钟
- 外部时钟模式 2：外部触发输入引脚 TIMx_ETR 提供计数器时钟
- 外部触发输入(ITRx)：使用一个定时器作为另一定时器的预分频器，例如，可将定时器 1 配置为定时器 5 的预分频器。更多详细信息，请参见请参见普通定时器章，"定时器同步"一节描述。

外部时钟模式 2 可以单独启用，计数器时钟源优先级：外部时钟模式 2 > 外部时钟模式 1 > TIMx_CLK。

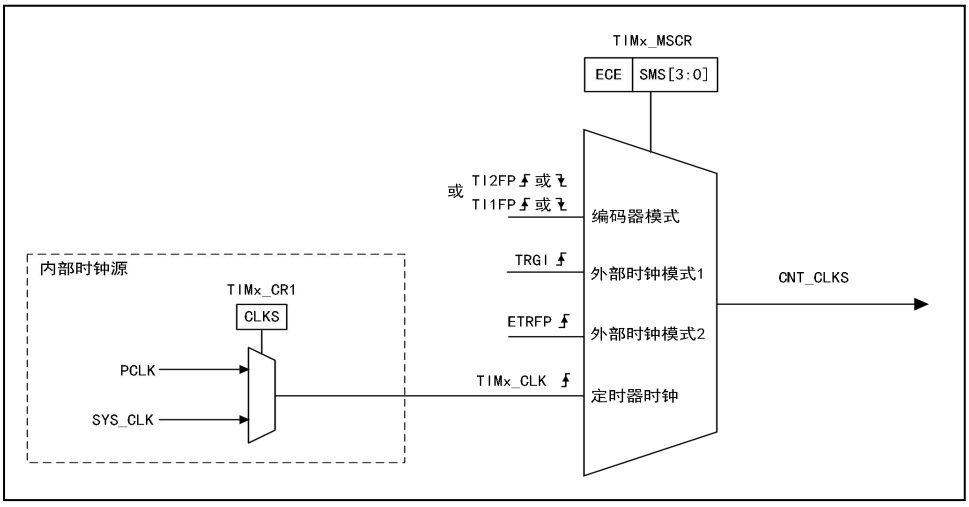
注意：当外部时钟模式 2 启用时，计数器时钟总是由外部时钟模式 2 提供，外部模式 1 或者定时器时钟无意义

10.3.5.1 定时器时钟

通过(TIMx_CR1 寄存器)的"CLKS"位可以选择定时器的时钟源 TIMx_CLK。

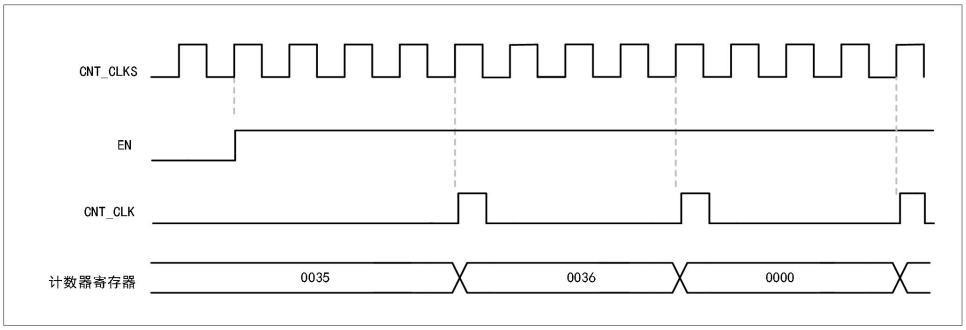
当从模式和外部时钟模式 2 被禁止((TIMx_MSCR 寄存器)的"SMS[1:0]"位及"ECE"位为'0')，TIMx_CR1 寄存器的"EN"位写入'1'时，计数器的时钟源 CNT_CLKS 就由内部时钟 TIMx_CLK 提供。

图 10-15 定时器时钟源框图



下图示出当 TIMx_ARR=0x36，计数器在向上计数模式下，内部时钟分频因子为 4 时的操作。

图 10-16 向上计数模式下的定时器时序图，内部时钟分频因子为 4

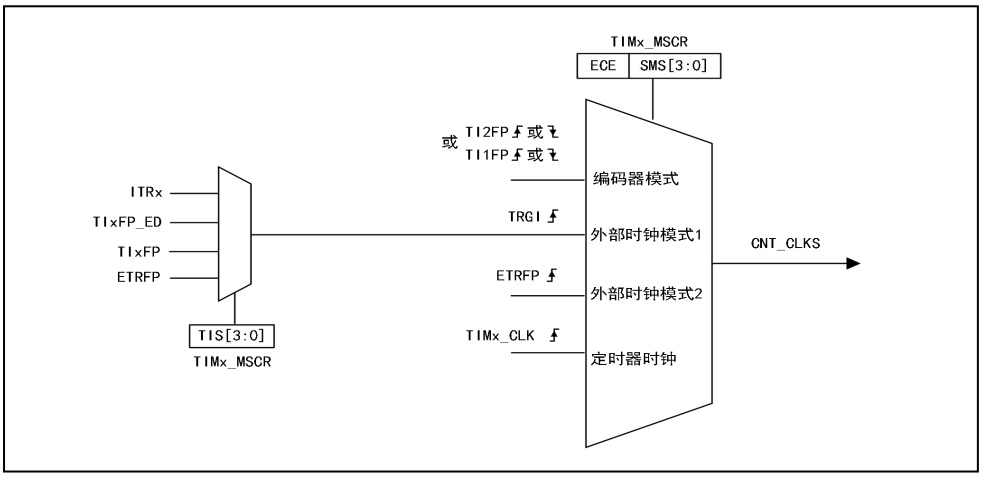


www.pai-ic.com | pengpai microelectronics

10.3.5.2 外部时钟源模式 1

当 TIMx_MSCR 寄存器中的“SMS”配置成“111”时，可选择此模式。计数器可在选定的输入信号上出现上升沿时计数。

图 10-17 外部时钟源模式 1 框图



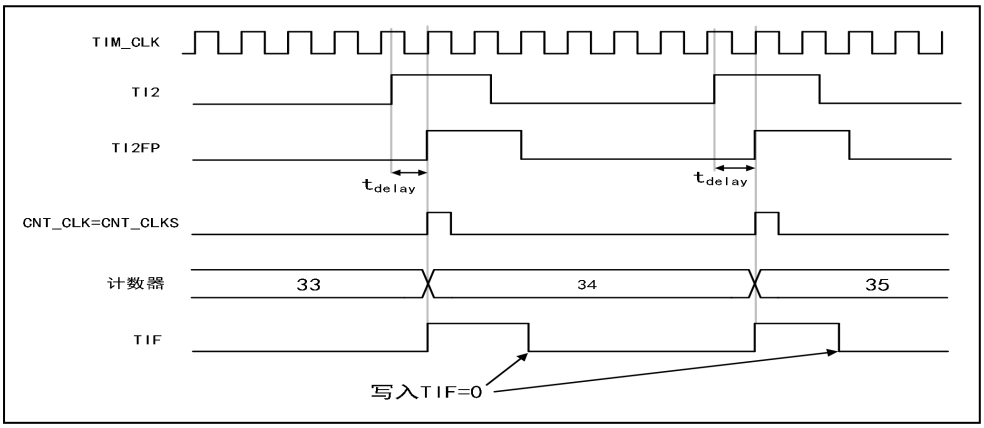
例如，要使向上计数器在 TI2FP 输入出现上升沿时计数，请执行以下步骤：

- 通过配置(TIMx_CAPR1 寄存器)中“IC2S”位，以配置通道 2 输入源 TI2。
- 通过将(TIMx_CR3 寄存器)的”CC2P”位置‘0’来配置 TI2P 的极性。
- 通过配置(TIMx_CAPR2 寄存器)的”IC2FR[2:0]”位来配置 TI2FP 滤波时间
- 通过将(TIMx_MSCR 寄存器)的”TIS”位置为“1001”以令 TI2FP 连接到 TRGI。
- 通过将(TIMx_MSCR 寄存器)的”SMS”位置为“111”，令定时器在外部时钟模式 1 下工作。
- 通过配置(TIMx_PSC 寄存器)的“PSC”位以控制计数器频率，本例中“PSC”位为 0，每当 TI2FP 上出现一个上升沿，计数器+1。
- 通过在(TIMx_CR1 寄存器)中置“EN”为‘1’以使能计数器。

注意：由于捕获预分频器不用于触发操作，因此无需对其进行配置。

当 TI2FP 出现上升沿时，计数器便会计数一次，并且产生 TEV 事件，TIF 标志置‘1’。

图 10-18 外部时钟模式 1 下的控制电路



1. TI2 的上升沿与实际计数器时钟之间的延迟 t_{delay} 是由于滤波同步电路引起的。

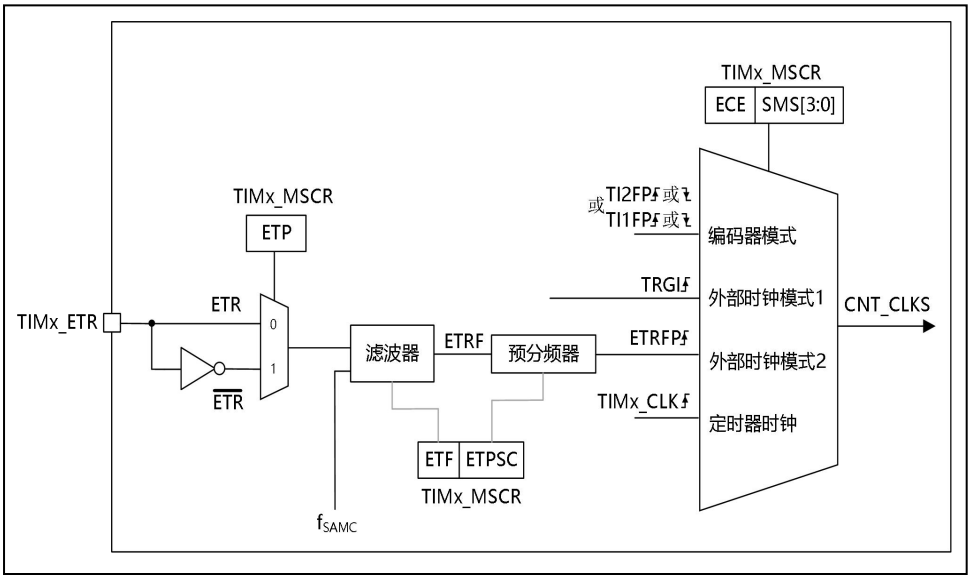
www.pai-ic.com | pengpai microelectronics

10.3.5.3 外部时钟源模式 2

通过将(TIMx_MSCR 寄存器)的"ECE"位置'1'以选择此模式。

计数器可在外部触发输入引脚"TIMx_ETR"上出现上升沿或下降沿时计数。

图 10-19 外部时钟源模式 2 框图

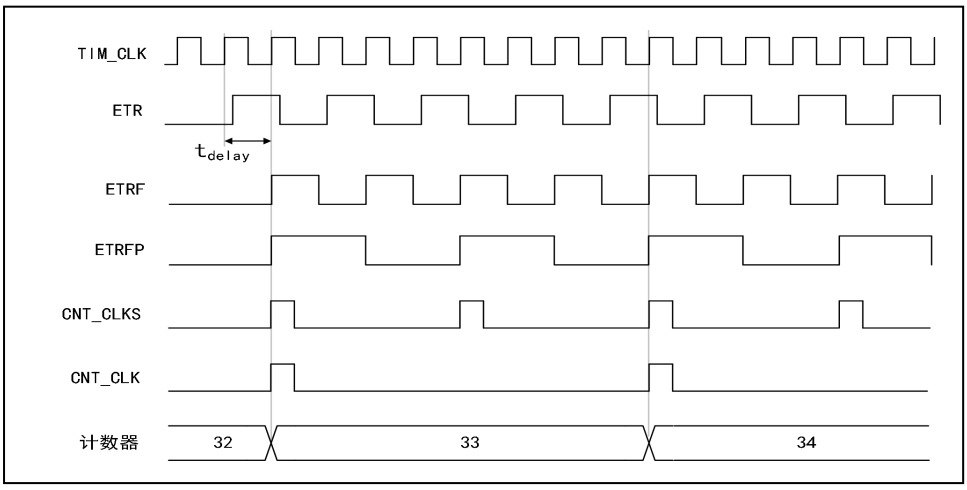


例如，要使计数器在 ETRF 每出现 4 个上升沿时向上计数，请执行以下步骤：

- 可选的，通过(TIMx_MSMCR 寄存器)的"ETF"位配置滤波器，本例"ETF"位为 0，无需滤波。
- 设置(TIMx_MSCR 寄存器)的"ETPSC"位为'01，配置预分频器为 2 分频
- 设置(TIMx_MSCR 寄存器)的"ETP"位为'0'来选择 ETR 引脚的上升沿检测。
- 设置(TIMx_PSC 寄存器)的"PSC"位为'1'，对计数器时钟源进行 2 分频。
- 设置(TIMx_MSCR 寄存器)的"ECE"位为'1'来使能外部时钟模式 2。
- 设置(TIMx_CR1 寄存器)的"EN"位为'1'来使能计数器。

下图显示了本示例计数器的相关行为。ETRF 每出现 4 个上升沿，计数器计数一次。

图 10-20 外部时钟模式 2 下的控制电路



1. ETR 的上升沿与实际计数器时钟之间的延迟 t_{delay} 是由于滤波电路引起的。

www.pai-ic.com | pengpai microelectronics

10.3.6 数字滤波器

对于输入捕获通道 TIx 和外部触发输入引脚 TIMx_ETR，硬件会进行一个同步滤波处理。

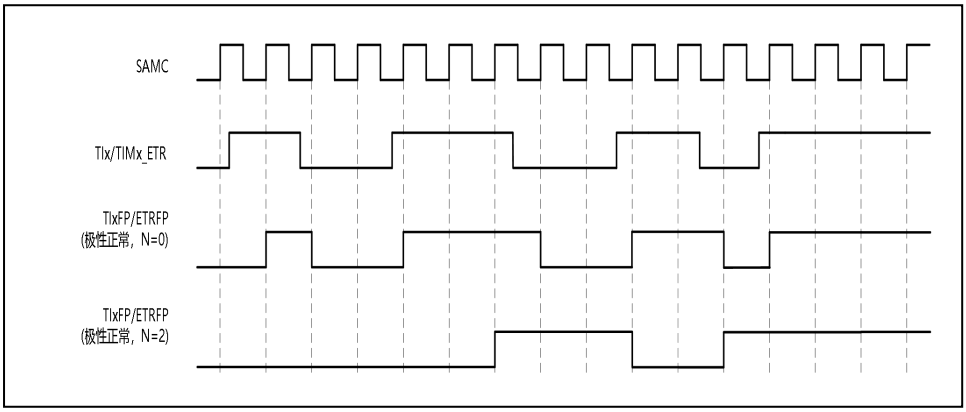
滤波采样时钟”SAMC”由定时器时钟”TIMx_CLK”提供。通过配置(TIMx_CR1 寄存器)的“SAMPSC”位，设置滤波采样时钟的频率(f_{SAMC})。

TIx 和 ETR 的滤波级数 N 可分别通过(TIMx_CAPR2 寄存器)的“ICxFR”位和(TIMx_MSCR 寄存器)的“ETF”位进行配置。

滤波器会对 TIx 和 ETR 输入信号按照 f_{SAMC} 进行 N 级采样，当电平翻转后持续时间不小于设定的滤波级数 N 时钟周期时才认为当前的这次电平翻转为有效的电平变化沿，这样可滤除宽度小于采样级数 N 的 f_{SAMC} 周期的毛刺。

例如：假设信号边沿变化时，输入信号最多在 5 个内部时钟周期内发生抖动。因此，我们必须将滤波时间设置为大于 5 个内部时钟周期。在检测到大于 5 个 f_{SAMC} 周期的新电平后，才可以确认输入信号上的电平变化沿。

图 10-21 滤波时序图



www.pai-ic.com | pengpai microelectronics

10.3.7 输入捕获功能

输入捕获功能围绕着一个输入捕获值寄存器(TIMx_ICRy)，每个输入捕获通道内部集成的极性选择器、输入滤波器、边沿检测器、预分频器可用于检测一段脉冲、或任意电平沿的宽度。

最多支持 4 个捕获通道、每个捕获通道都支持独立的中断请求，以下两种信号类型可被电平和边沿检测器识别：

- 上升沿信号
- 下降沿信号

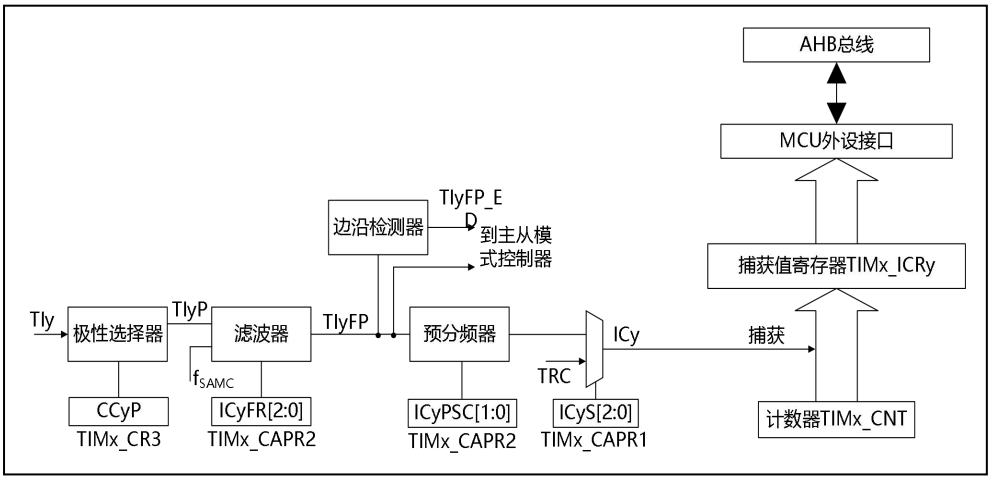
注意：一个 TIMx_CHy 复用功能引脚上，不应该同时使能输入捕获功能和输出比较功能。

10.3.7.1 输入捕获通道

每个输入捕获通道内部都集成了极性选择器、滤波器和预分频器。

输入捕获通道对相应的 TIy 输入信号进行采样，经极性选择器、滤波器和预分频器后生成一个信号(TIyFP)，该信号，或其经边沿检测器后生成的信号(TIyFP_ED)可用作主从模式控制器的触发输入信号"TRGI"。TIyFP 信号也可用作输入捕获信号。

图 10-22 输入捕获通道的框图



www.pai-ic.com | pengpai microelectronics

10.3.7.2 输入捕获模式

在输入捕获模式下，当相应的 TIxFP 信号检测到跳变沿后，将使用输入捕获值寄存器(TIMx_ICRy)来锁存计数器的值。发生捕获时，(TIMx_SR 寄存器)中相应的“ICxR”或“ICxF”标志置‘1’，并可发送中断或触发 ADC 转换以及 DMA 请求(如果已使能)。可通过软件向“ICxR”或“ICxF”写入‘1’来给相应标志位清零。

以下示例说明了如何在 TIMx_CH2 上输入上升沿时将计数器的值捕获到 TIMx_ICR2 中。具体操作步骤如下：

- 在 TIMx_CH2 的复用功能引脚上，使能数字复用功能
- 设置(TIMx_CAPR1 寄存器)的“IC2S[2:0]”位为’010’，选择输入捕获源为 ICS2。
- 配置 TIMx 的时基单元
- 可选的，配置(TIMx_CAPR2 寄存器)的“IC2FR”位，以配置输入滤波器。
- 设置(TIMx_CR3 寄存器)中的“CC2P”位为‘0’，令 TI2 输入电平不翻转；
- 设置(TIMx_CAPR1 寄存器)中的“IC2R”位为‘1’，通道 2 上升沿捕获使能
- 可选的，配置(TIMx_CAPR2 寄存器)中的“IC2PSC”位，以配置输入预分频器。
- 可选的，通过将(TIMx_CAPR1 寄存器)中的“IC2I”位置‘1’来使能相关中断请求，或者配置(TIMx_TDCR 寄存器)中的“IC2RDE”位及(TIMx_TACR 寄存器)中的“IC2RAE”来使能 DMA 请求或触发 ADC 转换。
- 设置 TIMx_CR1 寄存器的“EN”位启动计数器

本示例发生上升沿输入捕获时：

- 发生有效跳变沿时，TIMx_ICR1 寄存器会获取计数器的值。
- 将 TIMx_SR 寄存器的“IC2R”位置‘1’。
- 根据 TIMx_CAPR1 寄存器中的“IC2I”位生成中断。
- 根据 TIMx_TDCR 寄存器中的“IC2RDE”位生成 DMA 请求。
- 根据 TIMx_TACR 寄存器中的“IC2RAE”位触发 ADC 转换。

注意：建议在读取捕获标志之前读取数据，这是为了避免丢失在读出捕获溢出标志之后和读取数据之前可能产生的捕获溢出信息。

www.pai-ic.com | pengpai microelectronics

10.3.8 输出比较功能

输出比较功能围绕着一个输出比较值寄存器，每个输出比较通道内部集成了输出模式控制器、刹车控制器、死区发生器、输出控制器，可以用来控制一个输出波形，或者指示一段给定的的时间已经到时。

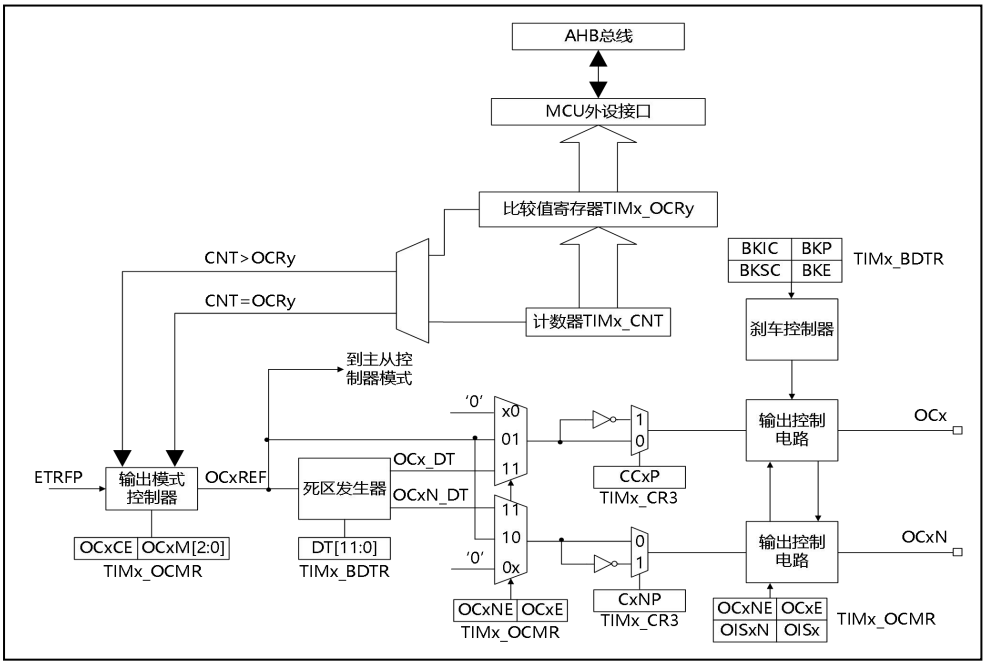
最多支持 4 个输出通道和 4 个互补输出通道(TIM8 无互补通道)，4 个输出通道均支持独立的中断请求，当计数器值与比较值匹配时产生中断请求或 DMA 请求。

注意：一个 TIMx_CHx 复用功能引脚上，不应该同时使能输入捕获功能和输出比较功能。

10.3.8.1 输出比较通道

输出比较通道生成一个中间波形作为基准：OCxREF（高电平有效）。这个基准信号被注入输出比较通道内部的信号链，信号链末端的 OCx/OCxN 将根据信号链的控制逻辑输出不同的电平信号。

图 10-23 输出比较通道的框图



注：TIM1 包含所有结构，TIM8 不包含互补通道输出和刹车结构

10.3.8.2 强制输出模式

强制输出模式下，输出比较信号(OCxREF 和相应的 OCx/OCxN)能够由软件强制设置为有效或无效状态，而不依赖于输出比较寄存器和计数器之间的任何比较结果，共有两个可配置的选择:

- 设置(TIM8_OCMR 寄存器)的“OCxM”位为“110”，强制 OCxREF 为无效电平
- 设置(TIM8_OCMR 寄存器)的“OCxM”位为“111”，强制 OCxREF 为有效电平

无论如何，TIMx_OCRy 寄存器与计数器之间的比较仍会执行，而且允许将标志置‘1’。因此可发送相应的中断和 DMA 请求和 ADC 同步信号。

注意：强制输出模式下，OCx/OCxN 的输出电平由（TIM8_OCMR 寄存器）的“OISx/OISxN”位决定。例如：OIS1=1 时，强制 OC1REF 为无效电平时，OC1 仍为高电平。

www.pai-ic.com | pengpai microelectronics

10.3.8.3 输出比较模式

此功能用于控制输出波形，或指示已经过某一时间段。

当计数器向上计数时与输出比较值寄存器 x 匹配(OCxU)或者向下计数时与输出比较值寄存器 x 匹配(OCxD)时，输出比较功能：

- 将为相应的输出引脚分配一个可编程值，该值由输出比较模式(TIMx_OCMR 寄存器)的“OCxM”位和输出极性(TIMx_CR3 寄存器)的“CCxP”位定义。匹配时，输出引脚既可保持其电平(OCxM=000)，也可设置为有效电平(OCxM=100)、无效电平(OCXM=101)或进行翻转(OCxM=011)等。
- 将 TIMx_SR 状态寄存器中的“OCxF”标志置‘1’。
- 如果相应中断使能位(TIMx_CR2 寄存器中的“OCxI”位)置‘1’，将生成中断。
- 如果相应 DMA 使能位(TIMx_TDCR 寄存器的“OCxDE”位)置‘1’，将发送 DMA 请求。
- 如果相应触发 ADC 使能位(TIMx_TACR 寄存器的“OCxUE”或“OCxDE”位)置‘1’，将触发 ADC。

在输出比较模式下，更新事件 UEV 或计数重载事件会影响 OCxREF 和 OCx 输出。同步的精度可以达到计数器的一个计数周期。输出比较模式也可用于输出单脉冲（在单脉冲模式下）。

输出比较模式的配置步骤：

- 在相应的复用功能 GPIO 上、复用 TIMx_CHx 功能。
- 配置 TIMx 的时基单元
- 选择计数器时钟（内部、外部、预分频器）
- 在 TIMx_ARR 和 TIMx_OCRy 寄存器中写入所需数据
- 如果要生成中断请求，则需将 TIMx_CR2 寄存器中的“OCxI”位置‘1’
- 如果要生成 DMA 请求，则需将 TIMx_TDCR 寄存器中的“OCxDE”位置‘1’
- 如果需要触发 ADC，则需将 TIMx_TACR 寄存器中的“OCxUE”或“OCxDE”位置‘1’
- 通过配置 TIMx_OCMR 寄存器中的“OCxM”位，以选择输出比较模式
- 配置 TIMx_OCMR 寄存器中的“OCxE”位，以使能通道输出
- 如有需要、配置 TIMx_OCMR 寄存器中的“CCxP”位和“OISx”位，以选择输出通道正常运行时的有效电平及空闲状态时的输出电平
- 如果需要、配置 TIMx_OCMR 寄存器中的“OCxNE”、“CxNP”和“OISxN”位，这些位用于使能互补通道输出、选择互补通道输出正常运行时的有效电平及空闲状态时的输出电平
- 设置 TIMx_CR1 寄存器的“EN”位启动计数器

当发生一个输出比较时：

- 通道 OCx 根据 OCxM 和 CCxP 的配置输出电平
- 如果使能了互补通道 OCxN，则 OCxN 根据 OCxM 和 CxNP 的配置输出电平
- TIMx_SR 寄存器中对应的标志将被硬件置‘1
- 根据 TIMx_CR2 寄存器中的“OCxI”位生成中断
- 根据 TIMx_TDCR 寄存器中的“OCxDE”位生成 DMA 请求
- 根据 TIMx_TACR 寄存器中的“OCxUE”和“OCxDE”位触发 ADC

www.pai-ic.com | pengpai microelectronics

10.3.9 PWM 模式

脉冲宽度调制模式可以产生一个由 TIMx_ARR 寄存器确定频率、由 TIMx_OCRy 寄存器确定占空比的信号。

在 TIMx_OCMR 寄存器中的 OCxM 位写入‘001’(PWM 模式 1)或‘010’(PWM 模式 2)，能够独立地设置每个 OCx 输出通道产生一路 PWM。

在 PWM 模式(模式 1 或模式 2)下，TIMx_CNT 和 TIMx_OCRy 始终在进行比较，以确定是 TIMx_CNT≥TIMx_OCRy 还是 TIMx_CNT≤TIMx_OCRy（取决于计数器计数方向）。

根据 TIMx_CR1 寄存器中“CMS”位的状态，定时器能够产生边沿对齐的 PWM 信号或中央对齐的 PWM 信号，在边沿对齐模式下，通过 DIR 位可以设置计数器向上或向下计数。

10.3.9.1 PWM 边沿对齐模式

- 向上计数配置

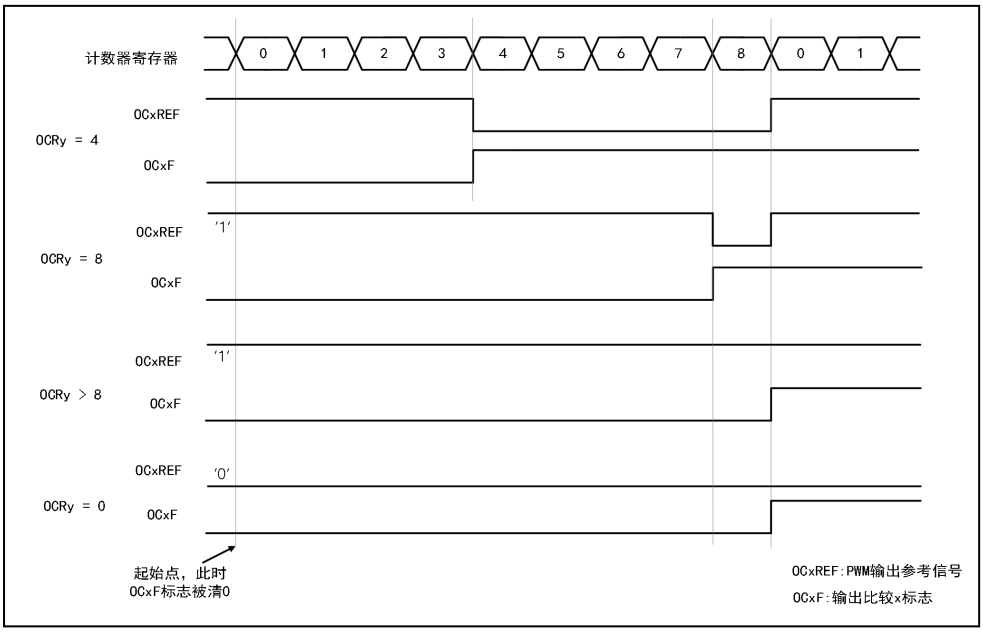
将 TIMx_CR1 寄存器中的 DIR 位清‘0’的时候执行向上计数。参考”向上计数模式”一节描述。

下面是一个 PWM 模式 1 的例子：

- 当 TIMx_CNT<TIMx_OCRy 时，PWM 输出参考信号 OCxREF 输出高电平，否则输出低电平。
- 当 TIMx_OCRy 的值大于自动重装载值(TIMx_ARR)，则 OCxREF 保持为高电平。
- 当 TIMx_OCRy 的值为 0，则 OCxREF 保持为低电平。

下图为 TIMx_ARR=8 时边沿对齐的 PWM 波形实例。

图 10-24 边沿对齐的 PWM 波形(ARR=8)



www.pai-ic.com | pengpai microelectronics

- 向下计数的配置

将 TIMx_CR1 寄存器中的 DIR 位置‘1’的时候执行向下计数。参考”向下计数模式”一节描述。

下面是一个 PWM 模式 1 的例子：

1. 当 TIMx_CNT>TIMx_OCRy 时，OCxREF 输出低电平，否则输出高电平。
2. 当 TIMx_OCRy 中的值大于自动重装载值(TIMx_ARR)，则 OCxREF 保持为高电平。
3. 当 TIMx_OCRy 中的值为 0，则 OCxREF 保持为低电平。

10.3.9.2 PWM 中央对齐模式

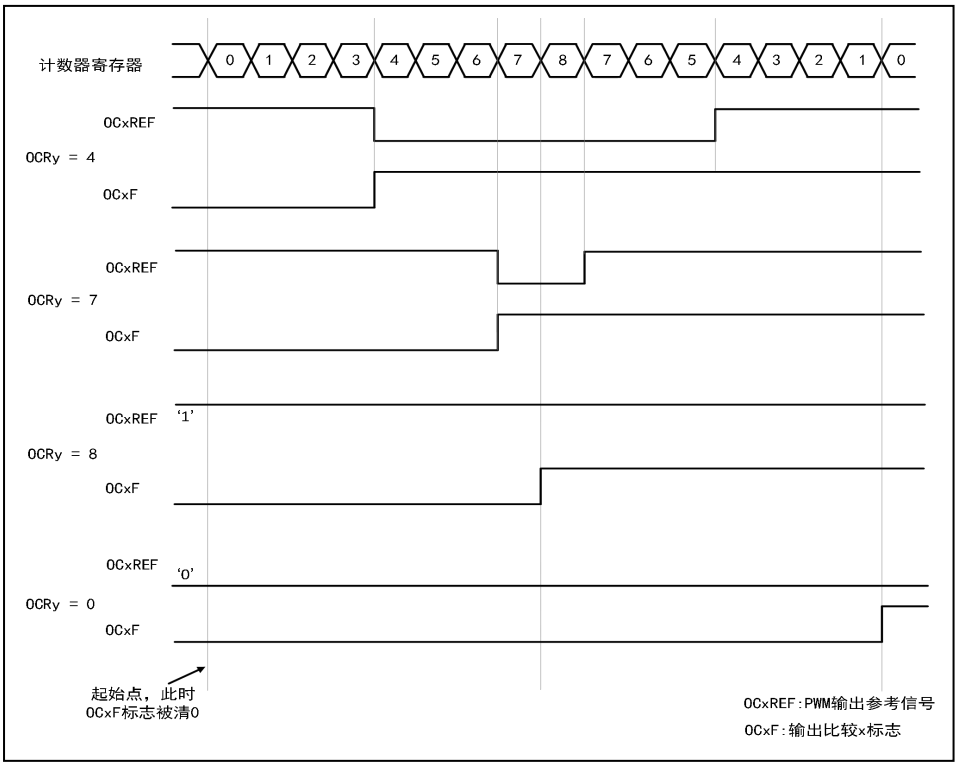
当 TIMx_CR1 寄存器中的“CMS”位为‘1’时执行中央对齐模式计数。

中央对齐模式下，输出比较标志在计数器向上和向下计数时被分别置‘1’，一个中央计数周期内将产生两次计数重载事件，TIMx_CR1 寄存器中的计数方向位(DIR)此时将由硬件更新，此时若软件写该位将会破坏此模式下计数。参照”中央对齐模式”一节描述。

下图给出了一些中央对齐的 PWM 波形例子：

- TIMx_ARR=8
- PWM 模式 1
- CMS 为‘1’

图 10-25 中央对齐的 PWM 波形



使用中央对齐模式的提示：

- 首次进入中央对齐模式时，计数器计数方向为 TIMx_CR1 寄存器中“DIR”位的值
- TIMx_CR1 寄存器中“DIR”位的值随中央计数方向的切换而改变
- 使用中心对齐模式最为保险的方法是：在启动计数器前通过软件生成更新（将 TIMx_CR1 寄存器中的“UG”位置‘1’），并且不要在定时器运行过程中对“DIR”位执行写操作。

www.pai-ic.com | pengpai microelectronics

10.3.9.3 互补输出和死区插入

高级控制定时器(TIMx)能够输出 4 路主输出和互补输出信号(TIM8 无互补输出)。
通过内部集成的死区控制器、还能够管理输出的瞬时状态，以避免推挽式连接的两个晶体管开关同时导通。
避免推挽式连接的两个晶体管开关同时导通的这段时间通常被称为死区时间，用户应该根据连接的输出器件和它们的特性(电平转换的延时、电源开关的延时等)来调整死区时间。
每路输出可以独立选择输出极性(主输出 OCx 或互补输出 OCxN)。可通过对 TIMx_CR3 寄存器中的“CCxP”和“CxNP”位执行写操作来完成极性选择。
TIMx_OCMR 寄存器的“OCxE”和“OCxNE”位同时置‘1’时，将使能死区插入。
TIMx_BDTR 寄存器中的“DT[11:0]”位用于控制所有通道的死区生成。将基于参考信号 OCxREF 生成 2 个输出 OCx 和 OCxN。如果 OCx 和 OCxN 为高电平有效：

- 输出信号 OCx 与参考信号相同，只是其上升沿相对参考上升沿存在延迟。
- 输出信号 OCxN 与参考信号相反，并且其上升沿相对参考下降沿存在延迟。

互补输出的配置步骤：

- 在相应的复用功能 GPIO 上、复用 TIMx_CHx 和 TIMx_CHxN 功能。
- 配置高级定时器的时基单元
- 将相应的数据写入 TIMx_OCRy 寄存器中
- 配置(TIMx_OCMR 寄存器)的“OCxM”位，从下列两种输出比较模式中选择：
  - 001： PWM 模式 1
  - 010： PWM 模式 2
- 配置(TIMx_OCMR 寄存器)的“CCxP”和“CxNP”位，选择 PWM 有效电平
- 配置(TIMx_OCMR 寄存器)的“OISx”和“OISxN”位，选择空闲状态时的输出电平
- 配置(TIMx_OCMR 寄存器)的“OCxE”和“OCxNE”位，使能主通道和互补通道输出
- 如有需要、配置(TIMx_BDTR 寄存器)的“BKE”以使能定时器刹车输入功能；再通过配置(TIMx_BKICR 寄存器)、可选择多达 8 种的定时器刹车源
- 设置(TIMx_CR1 寄存器)的“EN”位启动计数器
- 如果要产生一个输出比较中断请求，设置 TIMx_CR2 寄存器中的“OCxI”位
- 如果要产生一个输出比较 DMA 请求，设置 TIMx_TDCR 寄存器中的“OCxDE”位
- 如果要产生一个输出比较触发 ADC，设置 TIMx_TACR 寄存器中的“OCxUE”或“OCxDE”位

死区插入的配置步骤：

- 在互补输出配置完毕的基础上，配置 TIMx 刹车和死区寄存器 TIMx_BDTR，TIMx_BDTR 提供了一个长度 12 位的死区时间配置位“DT”，支持数值 0~4095 的范围内配置死区时间，单位为 1 个未经预分频的计数器时钟源(CNT_CLKS)周期。

注意：

1. 死区时间的配置仅在互补输出时生效。如果死区时间大于当前有效电平的持续时间(OCx 或者 OCxN)，则不会产生相应的脉冲。

2. TIM8 无互补通道

www.paj-ic.com | pengpai microelectronics

每一个通道的死区延时都是相同的，下面几张图显示了输出比较源信号(OCxREF)和 OCxREF 通过死区控制器输出的信号(OCx，OCxN)之间的关系。(在这些示例中，假定 CCxP=0、CxNP=0、OCxE=1 并且 OCxNE=1)

图 10-26 带死区插入的互补输出

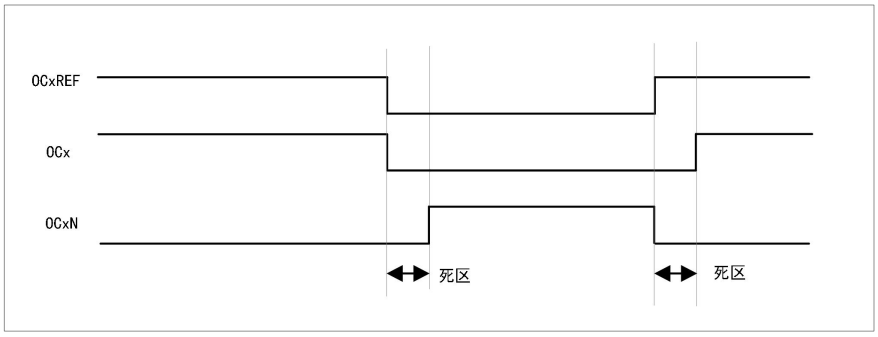


图 10-27 死区波形延迟大于负脉冲(负占空比 < 50%，DT > (ARR - OCRy))

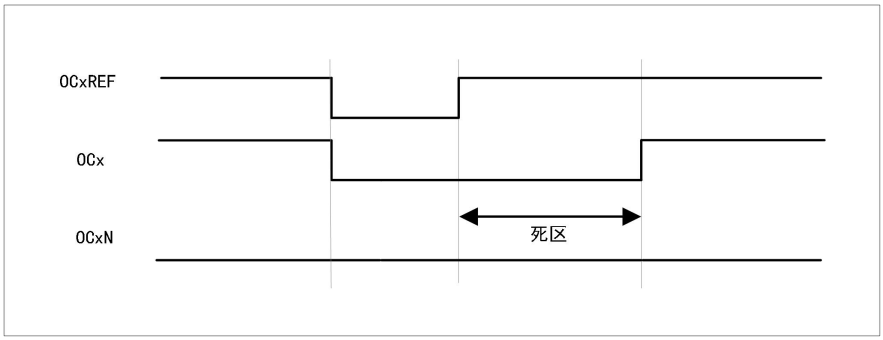


图 10-28 死区波形延迟大于正脉冲(正占空比 < 50%，DT > OCRy)

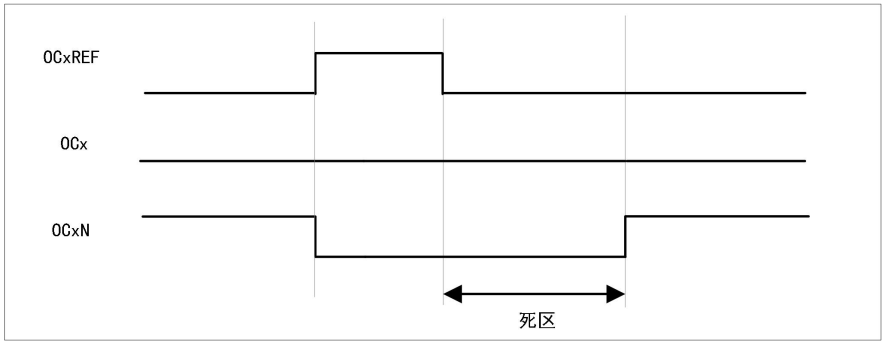
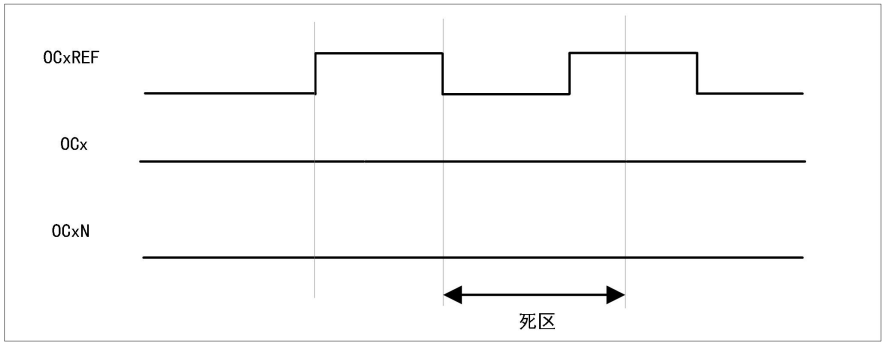


图 10-29 死区波形延迟大于正脉冲(占空比 = 50%，DT > OCRy)



www.pai-ic.com | pengpai microelectronics

10.3.9.4 刹车功能

刹车功能用于保障系统可以第一时间将 PWM 关闭，并将各引脚的输出电平置于预期的空闲状态，或强制关闭定时器。

刹车源可以是：

- 刹车输入引脚(TIMx_BKIN)
- 比较器输出(CMP0_OUT/CMP1_OUT/CMP2_OUT/CMP3_OUT)
- 软件刹车(TIMx_BDTR 寄存器“BKSC”位控制)
- 时钟失效事件(HSE 失效)
- PVD 事件

上述刹车源可以同时被启用，当多个刹车源有效时，总是最先发生的刹车源事件决定最高优先级，最后发生的刹车源事件决定刹车时间的长度。

芯片复位后，刹车功能处于禁止状态。将 TIMx_BDTR 寄存器中的“BKE”位置‘1’，可使能刹车功能。刹车输入的极性可通过该寄存器中的“BKP”位来选择。“BKE”和“BKP”位可同时修改。

刹车功能的配置步骤：

- 配置(TIMx_BKICR 寄存器)，以选择当前的刹车源
- 设置(TIMx_BDTR 寄存器)的“BKP”位，以选择刹车输入信号的极性
- 设置(TIMx_BDTR 寄存器)的“BKE”位，以使能刹车功能
- 如果需要、设置(TIMx_BDTR 寄存器)的“BKIC”位，以使能刹车后关闭定时器
- 如果要产生一个刹车中断请求，设置(TIMx_BDTR 寄存器)中的“BKI”位

当发生一个刹车事件 BEV 时：

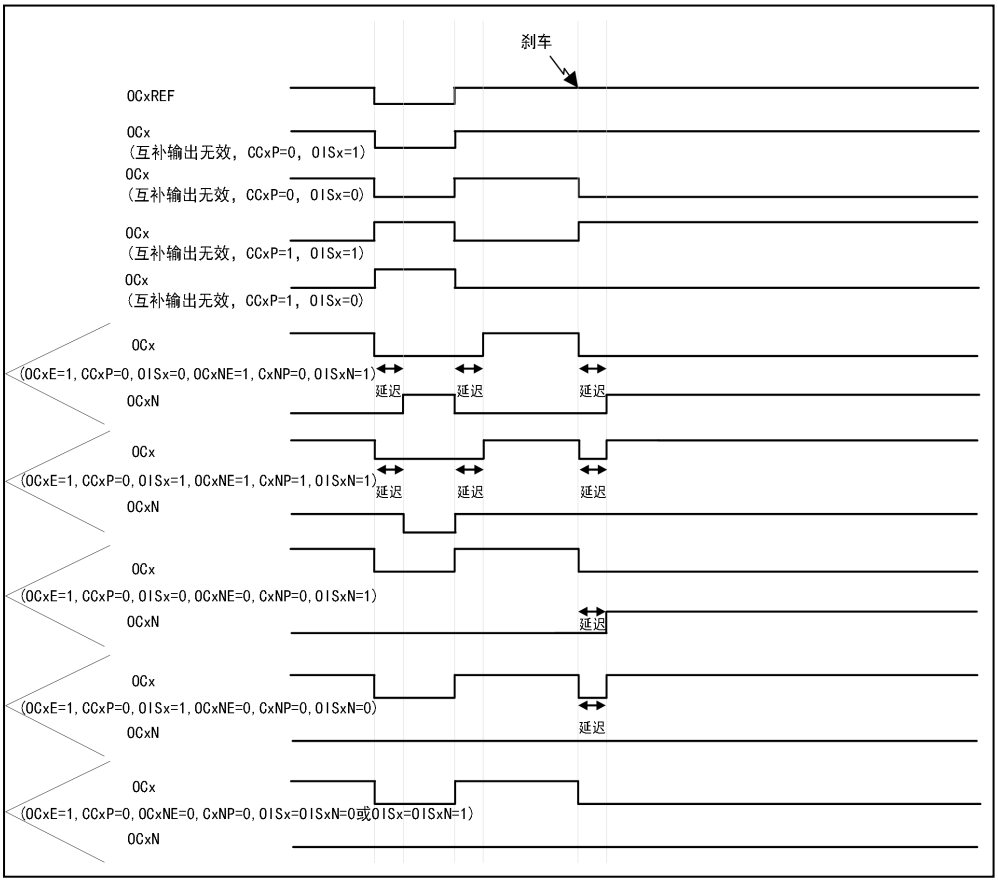
- 通道 OCx 和 OCxN 处于空闲状态
- 通道 OCx 根据 OISx 的配置输出空闲状态电平
- 如果使能了互补通道 OCxN，则刹车后、则 OCxN 根据 OISxN 的配置输出空闲状态电平
- (TIMx_SR)寄存器中对应的 BIF 标志将被硬件置‘1’
- 如果使能了刹车中断 BKI，则会产生一个 TIMx 中断请求到 NVIC。

注意：TIM8 不支持刹车功能

www.pai-ic.com | pengpai microelectronics

下图显示响应刹车的输出实例。

图 10-30 响应刹车的输出



www.pai-ic.com | pengpai microelectronics

10.3.10 发生外部事件时清除 OCxREF 信号

对于给定通道，当(TIMx_OCMR 寄存器)中的“OCxCE”位置‘1’，并且在 ETRFP 输入施加高电平，可使 OCxREF 信号变为低电平。OCxREF 信号将保持低电平，直到发生下一计数重载事件或更新事件(UEV)。

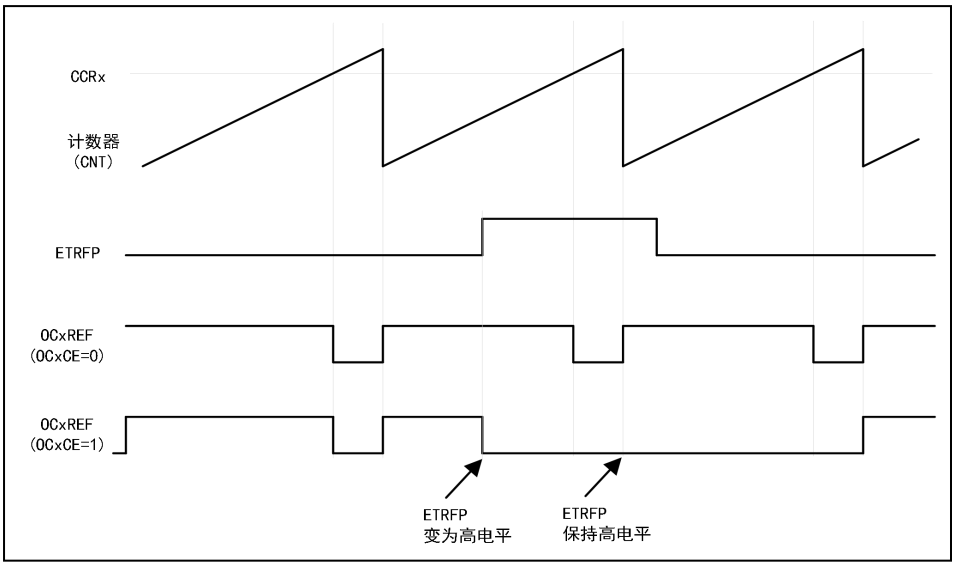
当 TIMx_OCMR 寄存器的 OCxM =“1xx”时，不适用此功能。

例如，ETR 信号可以连接到输出比较通道，用于控制电流。此时，ETR 必须如下配置：

- 必须禁止外部时钟模式 2：TIMx_MSCR 寄存器中的“ECE”位清‘0’
- 外部触发极性(ETP)和外部触发滤波器(ETF)可根据用户需要进行配置

下图对比了使能位“OCxCE”在不同值下的情况，显示了当 ETRFP 输入变为高电平时 OCxREF 信号的行为。在本例中，定时器 TIMx 编程为 PWM 模式。

图 10-31 清除 TIMx 的 OCxREF



注意：如果 PWM 的占空比为 100%(CCRx>ARR)，则下次计数器溢出时会再次使能 OCxREF。

www.pai-ic.com | pengpai microelectronics

10.3.11 编码器接口模式

选择编码器接口模式时，如果计数器仅在 TI2FP 边沿处计数，在(TIMx_MSCR 寄存器)中写入 SMS="001"；如果计数器仅在 TI1FP 边沿处计数，写入 SMS="010"；如果计数器在 TI1FP 和 TI2FP 边沿处均计数，则写入 SMS="011"。

通过编程(TIMx_CR3 寄存器)的 CC1P 和 CC2P 位，选择 TI1 和 TI2 极性。如果需要，还可对输入滤波器进行编程。C1NP 和 C2NP 必须保持低电平。

TI1FP 和 TI2FP 两个输入用于连接增量编码器，计数方向与编码器信号的关系请参见下表。

如果使能计数器(在 TIMx_CR1 寄存器的"EN"位中写入'1')，则计数器的时钟由 TI1FP 或 TI2FP 上的每次有效信号转换提供，将根据两个输入的信号转换序列，产生计数脉冲和方向信号。根据该信号转换序列，计数器相应向上或向下计数，同时硬件对 TIMx_CR1 寄存器的"DIR"位进行相应修改。任何输入(TI1FP 或 TI2FP)发生信号转换时，都会计算 DIR 位，无论计数器是仅在 TI1FP 或 TI2FP 边沿处计数，还是同时在 TI1FP 和 TI2FP 处计数。

编码器接口模式就相当于带有方向选择的外部时钟。这意味着，计数器仅在 0 到 TIMx_ARR 寄存器中的自动重载值之间进行连续计数（根据具体方向，从 0 向上计数到 ARR，或从 ARR 向下计数到 0）。因此，在启动前必须先配置 TIMx_ARR。同样，捕获、比较、预分频器、计数器及触发输出功能继续正常工作。编码器模式和外部时钟模式 2 不兼容，因此不能同时选择。

在此模式下，计数器会根据增量编码器的速度和方向自动进行修改，因此，其内容始终表示编码器的位置。计数方向对应于所连传感器的旋转方向。下表汇总了可能的组合（假设 TI1FP 和 TI2FP 不同时切换）。

表 10-1 计数方向与编码器信号的关系

有效边沿	相反信号的电平 (TI1FP 对应 TI2FP，TI2FP 对应 TI1FP)	TI1FP 信号		TI2FP 信号	
		上升	下降	上升	下降
仅在 TI1FP 处计数	高	向下	向上	不计数	不计数
	低	向上	向下	不计数	不计数
仅在 TI2FP 处计数	高	不计数	不计数	向上	向下
	低	不计数	不计数	向下	向上
在 TI1FP 和 TI2FP 处均计数	高	向下	向上	向上	向下
	低	向上	向下	向下	向上

外部增量编码器可直接与 MCU 相连，无需外部接口逻辑。不过，通常使用比较器将编码器的差分输出转换为数字信号。这样大幅提高了抗噪声性能。用于指示机械零位的第三个编码器输出可与外部中断输入相连，用以触发计数器复位。

www.pai-ic.com | pengpai microelectronics

图 10-33 以计数器工作为例，说明了计数信号的生成和方向控制。同时也说明了选择双边沿时如何对输入抖动进行补偿。将传感器靠近其中一个切换点放置时可能出现这种情况。本例中假设配置如下：

- CC1P=‘0’，C1NP=‘0’，且 IC1FR=“000”(TIMx_CR3 寄存器，TI1FP1 未反相；TIMx_CAPR2 寄存器，无滤波)。
- CC2P=‘0’，C2NP=‘0’，且 IC2FR=“000”(TIMx_CR3 寄存器，TI1FP2 未反相；TIMx_CAPR2 寄存器，无滤波)。
- SMS=“011”(TIMx_MSCR 寄存器，编码模式 3，两个输入在上升沿和下降沿均有效)。
- EN=‘1’(TIMx_CR1 寄存器，使能计数器)。

图 10-32 编码器接口模式 3 下的计数器工作示例

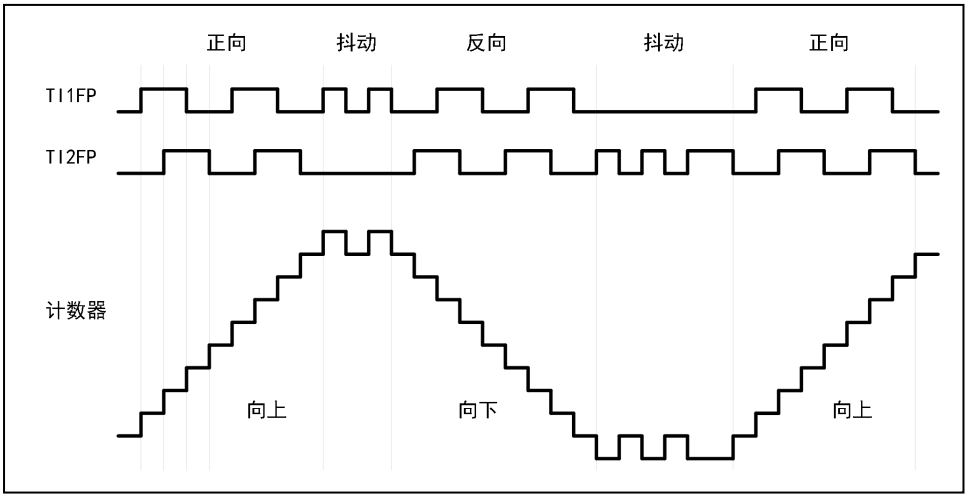
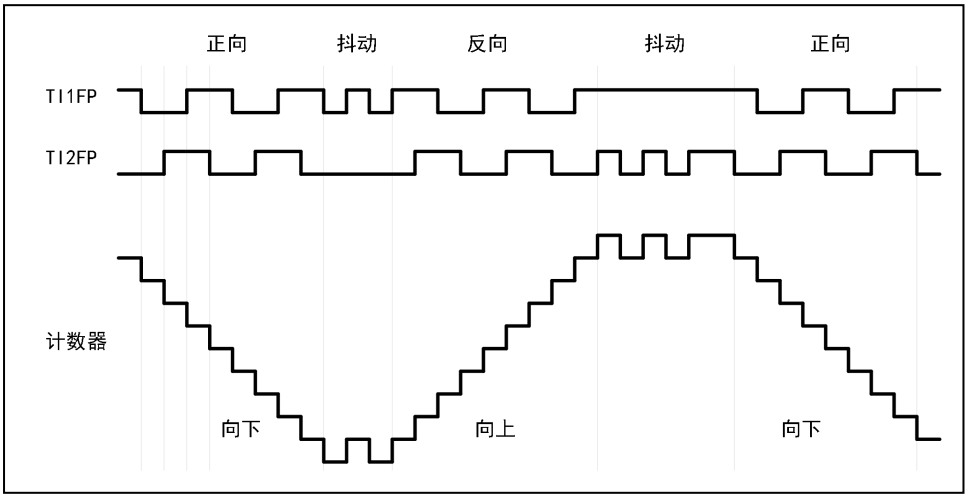


图 10-34 举例说明 TI1 极性反相时计数器的行为(除 CC1P=‘1’外，其它配置与上例相同)。

图 10-33 编码器接口模式 3 下 TI1 极性反相时的计数器工作示例



定时器配置为编码器接口模式时，会提供传感器当前位置的相关信息。使用另一个配置为捕获模式的定时器测量两个编码器事件之间的周期，可获得动态信息（速度、加速度和减速度）。指示机械零位的编码器输出即可用于此目的。根据两个事件之间的时间间隔，还可定期读取计数器。如果可能，可以将计数器值锁存到第三个输入捕获寄存器来实现此目的（捕获信号必须为周期性信号，可以由另一个定时器产生）；还可以通过由实时时钟生成的 DMA 请求读取计数器值。

www.pai-ic.com | pengpai microelectronics

10.3.12 定时器输入异或功能

通过 TIMx_CAPR1 寄存器中的“ICS1S”位，可将 ICS1 的输入信号连接到异或门的输出，从而将 TIMx_CH1 到 TIMx_CH3 这三个输入引脚组合在一起。
异或输出可与触发或输入捕获等所有定时器输入功能配合使用。下面以连接霍尔传感器为例介绍了此功能。

10.3.13 连接霍尔传感器

可通过用于生成电机驱动 PWM 信号的高级控制定时器 TIMx 以及图 10-35 中称为“接口定时器”的另一个定时器 TIM5，实现与霍尔传感器的连接。定时器 TIM5 的 3 个输入引脚(TIM5_CH1、TIM6_CH1 和 TIM7_CH1)通过异或门连接输出到 ICS1 输入信号(TIM5_CAPR1 寄存器中的“ICS1S”位置‘1’来选择)，并由“接口定时器”进行捕获。
TIM5 配置通道 1 上升沿和下降沿捕获，并且捕获后计数器复位(TIM5_CAPR1 寄存器中 IC1R=1、IC1F=1、IC1RC=1)。这样，每当 3 个输入中有一个输入发生切换时，计数器会从 0 开始重新计数。这样将产生由霍尔输入的任何变化而触发的时基。
捕获值对应于输入上两次变化的间隔时间，可提供与电机转速相关的信息。
“接口定时器”可用于产生比较参考信号，用作触发输出更改高级控制定时器(TIMx)各个通道的配置。TIMx 定时器用于生成电机驱动 PWM 信号。为此，必须对接口定时器通道进行编程，以便在编程的延迟过后产生上升沿信号(在输出比较或 PWM 模式中)。该信号通过 TRGO 输出发送到高级控制定时器(TIMx)。
示例：霍尔输入与普通定时器 TIM5 相连接，每当霍尔输入发生更改，需要在所编程的延迟过后更改高级控制定时器 TIMx 的 PWM 配置。
在接口定时器 TIM5 中：

- 向 TIM5_CAPR1 寄存器的“ICS1S”位写入‘1’、“IC1S”位写入“001”，使 3 个定时器输入经过异或运算后进入 TI1 输入通道。
- 时基编程：向 TIM5_ARR 写入其最大值(计数器必须通过 TI1 的捕获清零)。设置预分频器，以得到最大计数器周期，该周期长于传感器上两次变化的间隔时间。
- 将通道 1 编程为捕获模式：向 TIM5_CAPR1 寄存器的“IC1R”位写入‘1’、“IC1F”位写入‘1’、“IC1RC”位写入‘1’。如果需要，还可以通过 TIM5_CAPR2 寄存器编程数字滤波器。
- 将通道 1 编程为 PWM2 模式，并具有所需延迟：向 TIM5_OCMR 寄存器的 OC1M 位写入“002”。
- 选择 OC1REF 作为 TRGO 上的触发输出：向 TIM5_MSCR 寄存器的“TOS”位写入“0100”。

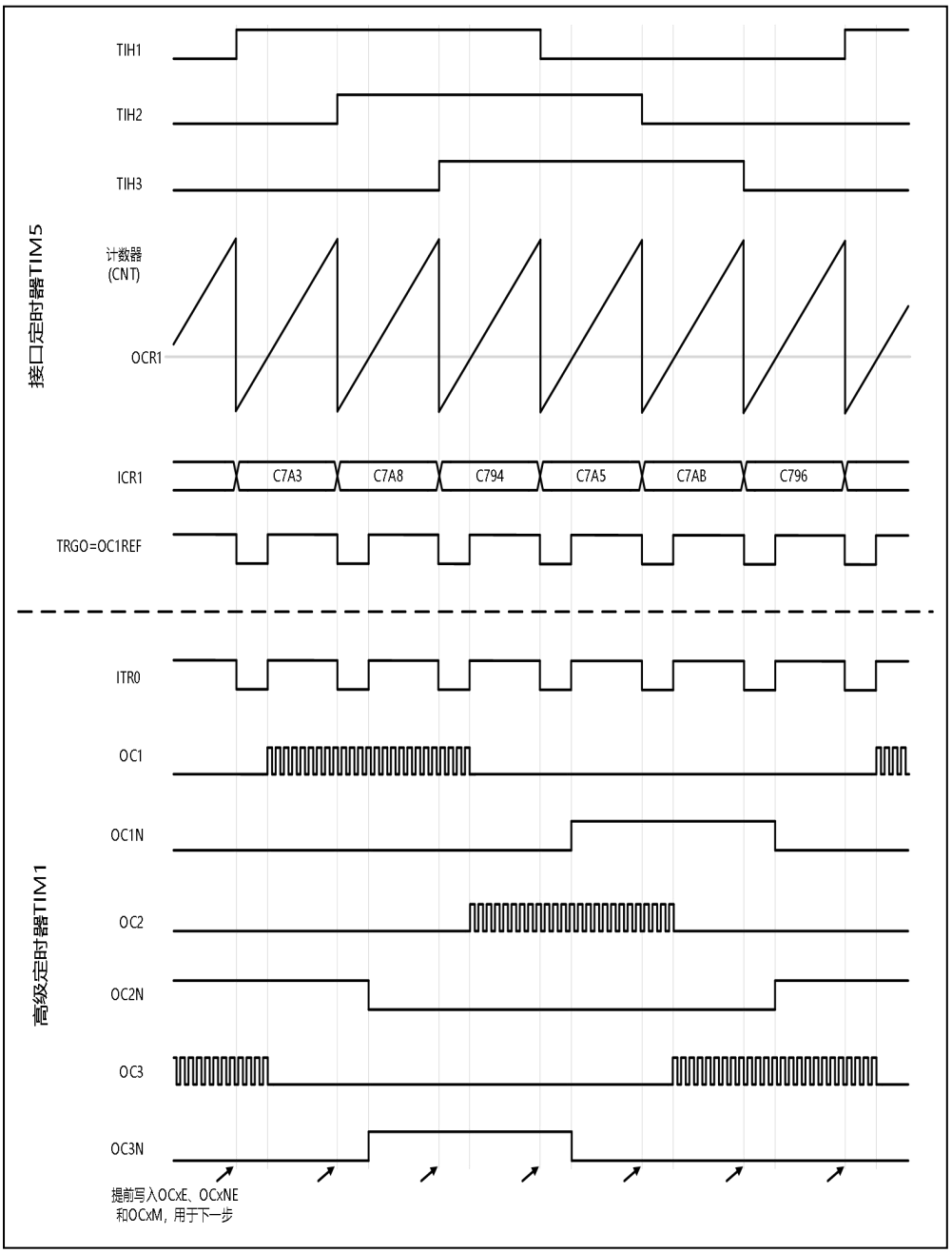
在高级控制定时器 TIMx 中：

- 选择 ITR0 输入作为触发输入：向 TIMx_MSCR 寄存器的“TIS”位写入“0000”。
- 定时器编程为可产生 PWM 信号。
- 设置(TIMx_CR1 寄存器)的”CPC”位为’1’，比较控制信号进行预装载(TIM8 不支持)。
- 发生 TEV 事件后，在 PWM 控制位（CCxE、CCxNE、OCxM）中写入下一步的配置，此操作可在由 TIM5 通道 1 捕获事件产生的中断子程序中完成。

www.pai-ic.com | pengpai microelectronics

下图为本示例的示意图。

图 10-34 霍尔传感器接口的示例



www.pai-ic.com | pengpai microelectronics

10.3.14 TIMx 与外部触发同步

高级定时器和普通定时器从内部连接在一起，主定时器的触发输出可以作为从定时器的触发输入，以实现定时器同步或链接。它们可在以下几种模式下实现同步：复位模式、门控模式和触发模式。

表 10-2 TIMx 处于从模式时、内部可选的主定时器触发连接

从 TIM	ITR0	ITR1	ITR2	ITR3
TIM1	TIM5	TIM8	TIM6	TIM7
TIM8	TIM5	TIM1	TIM6	TIM7

10.3.14.1 从模式：复位模式

当触发输入信号产生变化时，计数器及其预分频器可重新初始化。此外，还会生成更新事件 UEV。然后，所有预装载寄存器(TIMx_ARR 和 TIMx_OCRy)都将更新。

在以下示例中，TI1FP 输入上上出现上升沿时，向上计数器清零：

- 配置输入滤波时间(本例中不需要滤波)。由于捕获预分频器不用于触发操作，因此无需对其进行配置。在 TIMx_CR3 寄存器中写入 CC1P='0'和 C1NP='0'，验证极性(仅检测 TI1FP 上升沿)。
- 在 TIMx_MSCR 寄存器中写入 TIS="1000"，选择 TI1FP 作为输入触发源。
- 在 TIMx_MSCR 寄存器中写入 SMS="100"，将定时器配置为复位模式。
- 通过在 TIMx_PSC 寄存器中写入 PSC=1，本例对计数器时钟源进行 2 分频。
- 在 TIMx_CR1 寄存器中写入 EN='1'，启动计数器。

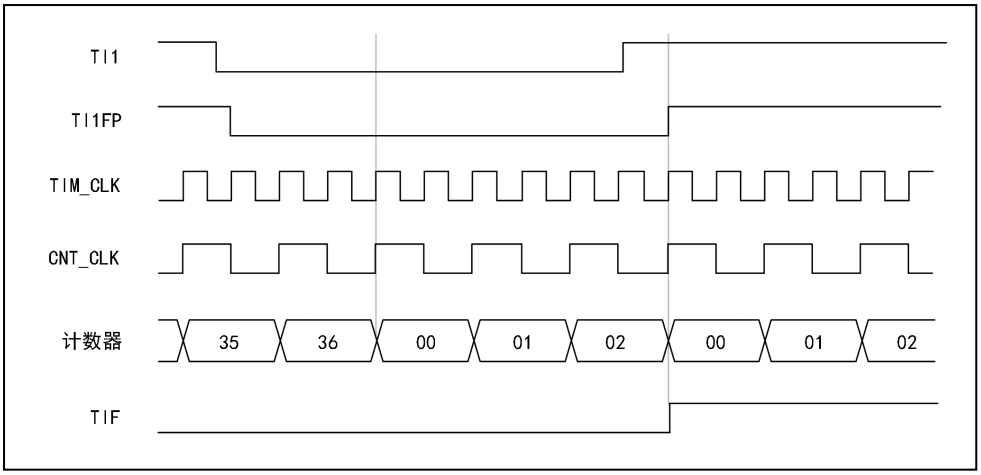
计数器使用 CNT_CLK 计数，然后正常运转，直到出现 TI1FP 上升沿。

当 TI1FP 出现上升沿时，计数器清零，然后重新从 0 开始计数。同时，产生 TEV 事件，且触发标志(TIMx_SR 寄存器中的"TIF"位)置'1'，并且还能够：

- 发送中断(取决于 TIMx_MSCR 寄存器中的"TIE"位)
- DMA 请求(TIMx_TDCR 寄存器中的"TDE"位)
- 触发 ADC(TIMx_TACR 寄存器中的"TAE"位)

下图显示了本示例自动重载寄存器 TIMx_ARR=0x36 时的相关行为。

图 10-35 复位模式下的控制电路



www.pai-ic.com | pengpai microelectronics

10.3.14.2 从模式：门控模式

输入信号的电平可用来使能计数器。

在以下示例中，向上计数器仅在 TI1FP 输入为高电平时计数：

- 配置输入滤波时间(本例中 TI1FP=$\overline{TI1}$，不需要滤波)。在 TIMx_CR3 寄存器中写入 CC1P='1'和 C1NP='0'，以确定极性(仅检测 TI1FP 高电平)。
- 在 TIMx_MSCR 寄存器中写入 TIS="1000"，选择 TI1FP 作为输入触发源。
- 在 TIMx_MSCR 寄存器中写入 SMS="101"，将定时器配置为门控模式。
- 通过在 TIMx_PSC 寄存器中写入 PSC=1，本例对计数器时钟源进行 2 分频。
- 在 TIMx_CR1 寄存器中写入 EN='1'，启动计数器(在门控模式下，如果 EN=0，则无论触发输入电平如何，计数器都不启动)。

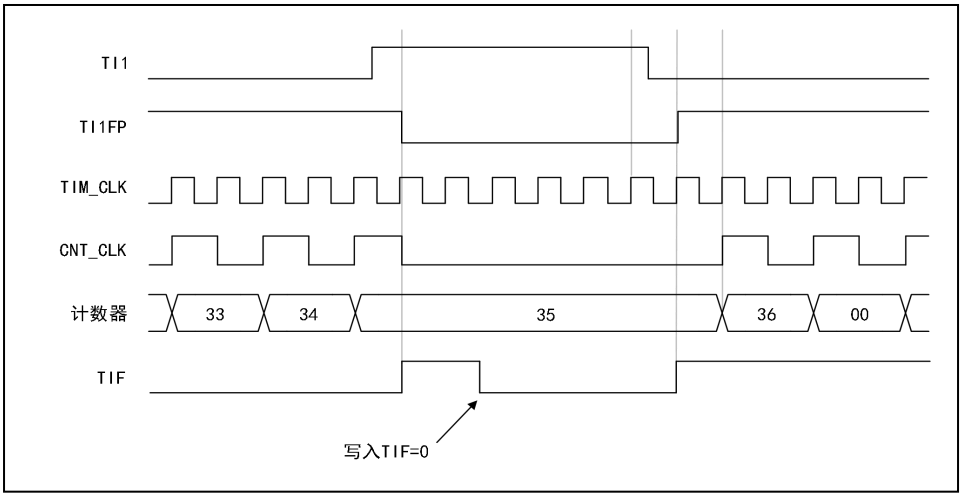
本例中只要 TI1FP 为高电平，计数器就开始根据 CNT_CLK 计数，直到 TI1FP 变为低电平时停止计数。

计数器启动或停止时，都会同步产生一个 TEV 事件，此时(TIMx_SR 寄存器)中的"TIF"标志都会置'1'，并且还能够：

- 发送中断(取决于 TIMx_MSCR 寄存器中的"TIE"位)
- DMA 请求(TIMx_TDCR 寄存器中的"TDE"位)
- 触发 ADC(TIMx_TACR 寄存器中的"TAE"位)

下图显示了本示例自动重载寄存器 TIMx_ARR=0x36 时计数器的相关行为。

图 10-36 门控模式下的控制电路



www.pai-ic.com | pengpai microelectronics

10.3.14.3 从模式：触发模式

所选输入上发生某一事件时可以启动计数器。

在以下示例中，TI2FP 输入上出现上升沿时，计数器向上计数启动：

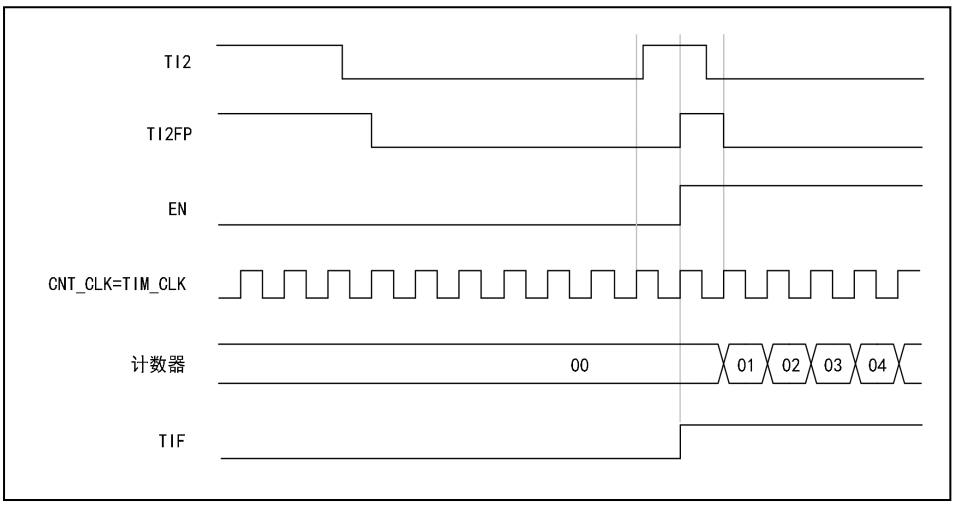
- 配置输入滤波时间(本例不需要滤波)。在 TIMx_CR3 寄存器中写入 CC2P='0'和 C2NP='0'，验证极性(仅检测 TI2FP 上升沿)。
- 在 TIMx_MSCR 寄存器中写入 TIS="1001"，选择 TI2FP 作为输入触发源。
- 在 TIMx_MSCR 寄存器中写入 SMS="110"，将定时器配置为触发模式。
- 通过在 TIMx_PSC 寄存器中写入 PSC=0，本例对计数器时钟源不分频。

本例中当 TI1FP 出现上升沿时，此时如果定时器不使能(TIMx_CR 寄存器的"EN"位置 0)，则硬件自动使能定时器。计数器开始根据 CNT_CLK 计数，并且同步生成一个 TEV 事件，此时 TIMx_SR 寄存器中的"TIF"标志置'1'，并且还能够：

- 发送中断(取决于 TIMx_MSCR 寄存器中的"TIE"位)
- DMA 请求(TIMx_TDCR 寄存器中的"TDE"位)
- 触发 ADC(TIMx_TACR 寄存器中的"TAE"位)

下图显示了本示例自动重载寄存器 TIMx_ARR=0x36 时计数器的相关行为。

图 10-37 触发模式下的控制电路



www.pai-ic.com | pengpai microelectronics

10.3.14.4 从模式：外部时钟模式 2 + 触发模式

外部时钟模式 2 可与另一种从模式(外部时钟模式 1 和编码器模式除外)结合使用。这种情况下，ETR 信号用作外部时钟输入，在复位模式、门控模式或触发模式下工作时，可选择另一个输入作为触发输入。

注意：不允许通过 TIMx_MSCR 寄存器中的 TIS 位来选择 ETRPF 作为 TRGI。

在以下示例中，只要 TI1FP 出现上升沿，计数器即会在 ETRFP 信号的每个上升沿处向上计数：

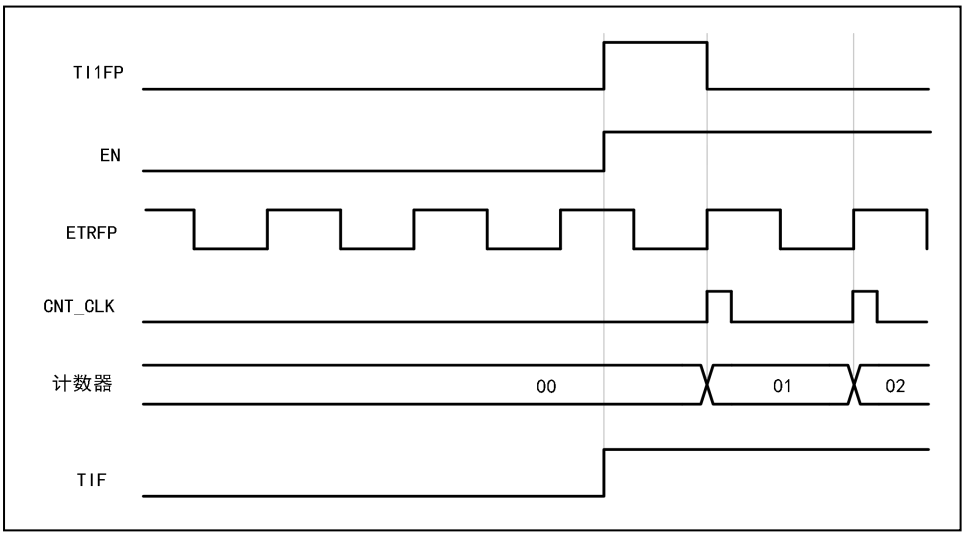
- 通过对 TIMx_MSCR 寄存器进行如下编程，配置外部触发输入电路：
  - ETF = “000”：无滤波器
  - ETPSC = “00”：禁止预分频器
  - ETP = ‘0’：检测 ETRFP 的上升沿，并写入 ECE=‘1’，以使能外部时钟模式 2
- 如下配置通道 1，以检测 TI1FP 的上升沿：
  - IC1FR=“000”：无滤波器
  - 由于捕获预分频器不用于触发操作，因此无需对其进行配置
  - TIMx_CR3 寄存器中 CC1P=‘0’且 C1NP=‘0’，以确定极性(仅检测 TI1FP 上升沿)
- 在 TIMx_MSCR 寄存器中写入 TIS=“1000”，选择 TI1FP 作为输入触发源。
- 在 TIMx_MSCR 寄存器中写入 SMS=“110”，将定时器配置为触发模式。

本例中 TI1FP 出现上升沿时，此时如果定时器不使能(TIMx_CR 寄存器的“EN”位置 0)，则硬件自动使能定时器，并且同步生成一个 TEV 事件，此时 TIMx_SR 寄存器中的“TIF”标志置‘1’，然后计数器在 ETRFP 出现上升沿时计数，并且还能够：

- 发送中断(取决于 TIMx_MSCR 寄存器中的“TIE”位)
- DMA 请求(TIMx_TDCR 寄存器中的“TDE”位)
- 触发 ADC(TIMx_TACR 寄存器中的“TAE”位)。

下图显示了本示例自动重载寄存器 TIMx_ARR=0x36 时计数器的相关行为。

图 10-38 外部时钟模式 2 + 触发模式下的控制电路



www.pai-ic.com | pengpai microelectronics

10.3.15 定时器同步

高级定时器(TIMx)跟普通定时器(TIM5、TIM6、TIM7)从内部链接在一起，以实现定时器同步或级联。有关详细信息，请参见普通定时器的"定时器同步"一节描述。

10.3.16 ADC 同步

定时器可通过多种内部信号产生 ADC 触发事件：

- 计数器向上计数比较匹配 OCxU
- 计数器向下计数比较匹配 OCxD
- 计数器上溢 UpOVF
- 计数器下溢 DownOVF
- 触发输入事件 TEV
- 上升沿捕获 ICxR
- 下降沿捕获 ICxF

用户可根据需要配置 TIMx_TACR 寄存器的相应位，通过设置的相应事件生成 ADC 触发源 TIMx_TADC。

注意：选择 TADC 信号触发外设时， TADC 信号的频率应该在小于外设的最大工作频率。

10.3.17 调试模式

当微控制器进入调试模式(Cortex-M0 核心停止)时，根据 TIMx_CR1 寄存器中的“DBGE”位的设置，TIMx 计数器或者继续计数或者停止工作。
在产生断点时，有必要根据定时器的不同用途，选择计数器的工作模式：
在产生断点时，“DBGE”位置‘1’，计数器继续计数。
在产生断点时，“DBGE”位置‘0’，计数器停止计数。

www.pai-ic.com | pengpai microelectronics

10.4 寄存器描述

10.4.1 TIMx 状态寄存器(TIMx_SR)(x=1,8)

Status Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	UF	TIF	BIF	IC4F	IC4R	IC3F	IC3R	IC2F	IC2R	IC1F	IC1R	OC4F	OC3F	OC2F	OC1F	ARF
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**ARF**：计数重载标志**(auto reload flag)** 当计数器值与重载值匹配时，该位由硬件置 1，软件对该位写 1 将其清除 0：　无匹配事件产生，计数器未发生过溢出 1：　计数器发生溢出，计数器重载事件产生
位 1	**OC1F**：输出比较 1 标志**(output compare 1 flag)** 当计数器值与比较值 1 匹配时，该位由硬件置 1，软件可对该位写 1 将其清除 0：　无匹配发生 1：　TIMx_CNT 的值与 TIMx_OCR1 的值匹配
位 2	**OC2F**：输出比较 2 标志**(output compare 2 flag)** 参考 OC1F 描述
位 3	**OC3F**：输出比较 3 标志**(output compare 3 flag)** 参考 OC1F 描述
位 4	**OC4F**：输出比较 4 标志**(output compare 4 flag)** 参考 OC1F 描述
位 5	**IC1R**：输入捕获 1 上升沿标志**(input capture 1 rising edge flag)** 当通道 1 捕获到上升沿信号时该位由硬件置 1，软件可对该位写 1 将其清 0：　无上升沿捕获事件发生 1：　捕获 1 通道发生上升沿捕获事件
位 6	**IC1F**：输入捕获 1 下降沿标志**(input capture 1 falling edge flag)** 当通道 1 捕获到下降沿信号时产生该位由硬件置 1，软件可对该位写 1 将其清除 0：　无下降沿捕获事件发生 1：　捕获 1 通道发生下降沿捕获事件
位 7	**IC2R**：输入捕获 2 上升沿标志**(input capture 2 rising edge flag)** 参考 IC1R 描述

www.pai-ic.com | pengpai microelectronics

位 8	IC2F：输入捕获 2 下降沿标志(input capture 2 falling edge flag) 参考 IC1F 描述
位 9	IC3R：输入捕获 3 上升沿标志(input capture 3 rising edge flag) 参考 IC1R 描述
位 10	IC3F：输入捕获 3 下降沿标志(input capture 3 falling edge flag) 参考 IC1F 描述
位 11	IC4R：输入捕获 4 上升沿标志(input capture 4 rising edge flag) 参考 IC1R 描述
位 12	IC4F：输入捕获 4 下降沿标志(input capture 4 falling edge flag) 参考 IC1F 描述
位 13	BIF：刹车事件标志位(Break input flag) 刹车事件 BEV 发生时由硬件对该位置 1，软件可对该位写 1 将其清除 0：　无刹车事件发生 1：　发生刹车事件 ***注：*** ***1. 刹车事件的刹车源由(TIMx_BKICR 寄存器)的决定*** ***2. TIM8 无刹车功能，该位无意义***
位 14	TIF：触发事件标志(Trigger input flag) 在除门控模式以外的所有模式下，当使能从模式后在 TRGI 输入上检测到有效边沿时产生触发事件 TEV，该标志将由硬件置 1；选择门控模式时，触发事件 TEV 将在计数器启动或停止时发生，该标志并由硬件置 1。 该标志需要通过软件写 1 清零。 0：　无触发事件发生 1：　发生触发事件
位 15	UF：更新事件标志位(update flag) 更新事件 UEV 发生时由硬件对该位置 1，软件可对该位写 1 将其清除 0：　无更新事件发生 1：　发生更新事件
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.2 TIMx 控制寄存器 1(TIMx_CR1)(x=1,8)

Control Register 1

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	CPC	CMS	DIR	DBGE	-	SAMPSC[2:0]			-	CLKS	UG	EN
R/W	Res	Res	Res	Res	RW	RW	RW	RW	Res	RW	RW	RW	Res	RW	W	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**EN**：定时器使能控制位**(Counter enable)** 0：　关闭定时器 1：　使能定时器
位 1	**UG**：产生更新事件**(Update generation)** 0：　无动作 1：　重新初始化计数器，并产生一个更新事件 ***注 1：预分频内部缓冲器也被清'0'(但是预分频系数不变)。*** ***注 2：中央计数模式下或 DIR=0(向上计数)时计数器被清'0'；当 DIR=1(向下计数)时，计数器取 TIMx_ARR 的值。***
位 2	**CLKS**：定时器内部时钟源选择控制位**(TIM internal clock source selection)** 0：　PCLK 1：　SYS_CLK
位 3	保留。必须保持为默认值。
位 6：4	**SAMPSC[2:0]**：采样时钟预分频器**(Sampling clock division)** 此位域指示定时器时钟(f_{TIMx_CLK})频率与数字滤波器(ETR、TIx)所使用采样时钟(f_{SAMC})之间的分频比 000：　$f_{SAMC} = f_{TIMx_CLK}$ 001：　$f_{SAMC} = f_{TIMx_CLK} / 2$ 010：　$f_{SAMC} = f_{TIMx_CLK} / 4$ 011：　$f_{SAMC} = f_{TIMx_CLK} / 8$ 100：　$f_{SAMC} = f_{TIMx_CLK} / 16$ 101：　$f_{SAMC} = f_{TIMx_CLK} / 32$ 其他：　保留
位 7	保留。必须保持为默认值。
位 8	**DBGE**：计数器调试挂起控制位**(TIM debug)** 0：　定时器在调试暂停时被挂起，计数器停止计数 1：　定时器在调试暂停时继续工作，计数器仍旧计数

www.pai-ic.com | pengpai microelectronics

位 9	DIR：计数方向控制(Direction) 0： 计数器向上计数 1： 计数器向下计数
位 10	CMS：选择中央对齐模式(Center-aligned mode selection) 0： 边沿对齐模式。计数器依据方向位(DIR)向上或向下计数。 1： 中央对齐模式。计数器交替的向上和向下计数。 ***注：该位只能在定时器使能前(EN=0)设置***
位 11	CPC：比较预装载控制(Compare preloaded control) 0： OCxE、OCxNE 和 OCxM 位未进行预装载 1： OCxE、OCxNE 和 OCxM 位进行了预装载，在 TRGI 上检测到上升沿时才会对这些位进行更新 ***注：*** ***1. 当 TRGI 出现上升沿时，OCxE 和 OCxNE 会立即生效，OCxM 会在当前周期或占空比匹配结束后生效，以保证输出波形的周期的完整性*** ***2. TIM8 不支持比较预装载控制***
位 31：12	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.3 TIMx 主从模式控制寄存器(TIMx_MSCR)(x=1,8)

Master And Slave Mode Control Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	SYNC	TOS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	ETP	ECE	ETPSC[1:0]		-	ETF[2:0]			TIE	SMS[2:0]			TIS[3:0]			
R/W	RW	RW	RW	RW	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位 3：0	**TIS[3:0]**：触发输入选择**(Trigger input selection)** 此位域可选择将要用于同步计数器的触发输入 0000： 内部触发 0(ITR0) 0001： 内部触发 1(ITR1) 0010： 内部触发 2(ITR2) 0011： 内部触发 3(ITR3) 0100： TI1 边沿检测器(TI1FP_ED) 0101： TI2 边沿检测器(TI2FP_ED) 0110： TI3 边沿检测器(TI3FP_ED) 0111： TI4 边沿检测器(TI4FP_ED) 1000： 滤波后的定时器输入 1(TI1FP) 1001： 滤波后的定时器输入 2(TI2FP) 1010： 滤波后的定时器输入 3(TI3FP) 1011： 滤波后的定时器输入 4(TI4FP) 1100： 外部触发输入(ETRFP) 其他： 保留 有关各定时器 ITRx 含义的详细信息，请参见”TIMx 与外部触发同步”一节描述 ***注：这些位只能在 SMS=000 下进行更改***

www.pai-ic.com | pengpai microelectronics

位 6：4	SMS[2:0]：从模式选择(Slave mode selection) 000： 禁止从模式，如果 TIMx_CR1 的 EN=‘1’，预分频器时钟直接由 TIMx_CLK 提供 001： 编码器模式 1，计数器根据 TI2FP 电平在 TI1FP 边沿向上/向下计数 010： 编码器模式 2，计数器根据 TI1FP 电平在 TI2FP 边沿向上/向下计数 011： 编码器模式 3，计数器在 TI1FP 和 TI2FP 的边沿计数，计数的方向取决于另外一个信号的电平 100： 复位模式，在所选触发输入(TRGI)上出现上升沿时，重新初始化计数器并生成一个更新事件 101： 门控模式，触发输入(TRGI)为高电平时使能计数器时钟。只要触发输入变为低电平，计数器立即停止计数（但不复位）。该模式下计数器的启动和停止都是受控的 110： 触发模式，触发信号(TRGI)出现上升沿时启动计数器。该模式只控制计数器的启动 111： 外部时钟模式 1，由所选触发信号(TRGI)的上升沿提供计数器时钟 ***注：*** ***1. 如果将 TIxFP_ED 选作触发输入(TIS="01xx")，则不得使用门控模式。实际上，TIxFP 每次转换时，TIxFP_ED 都输出 1 个脉冲，而门控模式检查的则是触发信号的电平。*** ***2. 使用触发模式时，如果定时器不使能(EN=0)，当 TRGI 出现上升沿时，硬件自动使能定时器(EN=1)***
位 7	TIE：触发信号(TGRI)中断使能(Trigger interrupt enable) 0： 禁止触发信号(TGRI)中断 1： 使能触发信号(TGRI)中断
位 10：8	ETF[2:0]：外部触发滤波器(External trigger filter) 数字滤波器由事件计数器组成，按 f_{SAMC} 频率进行采样，每 N 个相同事件才视为一个有效边沿。 000： 无滤波器 001： N = 2 010： N = 4 011： N = 8 100： N = 16 101： N = 32 110： N = 64 111： 保留
位 11	保留。必须保持为默认值。
位 13：12	ETPSC[1:0]：外部触发预分频器(External trigger prescaler) 00： 预分频器关闭 01： 2 分频 ETRF 频率 10： 4 分频 ETRF 频率 11： 8 分频 ETRF 频率
位 14	ECE：外部时钟使能(External clock enable) 此位可使能外部时钟模式 2 0： 禁止外部时钟模式 2 1： 使能外部时钟模式 2。计数器时钟由 ETRFP 信号的任意有效边沿提供 ***注：当外部时钟模式 2 启用时，计数器时钟总是由外部时钟模式 2 提供，外部模式 1 或者定时器时钟无意义***
位 15	ETP：外部触发极性(External trigger polarity) 此位可选择将 ETR 还是 $\overline{ETR}$ 用于触发操作 0： ETR 未反相，高电平或上升沿有效 1： ETR 反相，低电平或下降沿有效

www.pai-ic.com | pengpai microelectronics

位 19：16	TOS[3:0]：触发输出选择(Trigger output selection) 这些位可选择将要发送到从定时器以实现同步的信息(TRGO)。这些位的组合如下： 0000： **复位**--发生更新事件时触发输出(TRGO)。如果复位由触发输入生成(主从模式控制器配置为复位模式)，则 TRGO 上的信号相比实际复位会有延迟。 0001： **使能**--定时器使能信号(TIMx_CR1 的 EN 位)作为触发输出(TRGO)。该触发输出可用于同时启动多个定时器，或者控制在一段时间内使能从定时器。 0010： **更新**--计数重载事件或更新事件 UEV 作为触发输出(TRGO)。例如，主定时器可用作从定时器的时钟源。 0100： **比较**--OC1REF 信号用作触发输出(TRGO) 0101： **比较**--OC2REF 信号用作触发输出(TRGO) 0110： **比较**--OC3REF 信号用作触发输出(TRGO) 0111： **比较**--OC4REF 信号用作触发输出(TRGO) 1000： **比较脉冲**--发生输入捕获 1 或输出比较 1 事件时，触发输出都会发送一个正脉冲(TRGO) 1001： **比较脉冲**--发生输入捕获 2 或输出比较 2 事件时，触发输出都会发送一个正脉冲(TRGO) 1010： **比较脉冲**--发生输入捕获 3 或输出比较 3 事件时，触发输出都会发送一个正脉冲(TRGO) 1011： **比较脉冲**--发生输入捕获 4 或输出比较 4 事件时，触发输出都会发送一个正脉冲(TRGO) 其他： 保留 ***注：当发生输入捕获或输出比较事件时，发出的正脉冲宽度为一个 TIM_CLK 周期。***
位 20	SYNC：定时器同步使能(TIM synchronization enable) 0： 禁止 1： 主定时器通过 TRGO 信号产生一个延时 t_{SYNC} 以同步其从定时器
位 31：20	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.4 TIMx 中断重复计数值寄存器(TIMx_ITARR)(x=1,8)

Interrupt Auto Reload Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	ITARR[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	ITARR[3:0]：中断重复计数值(TIM interrupt auto reload) 当 ITARR 值不为 0 时，中断重复计数器 ITCNT 将对计数重载事件 ARF 计数，直到计数重载事件次数达到 ITARR 值，定时器才向 NVIC 发送 ARI 中断请求。 这意味着在不同的计数模式中，NVIC 接收到来自 TIMx 的更新中断请求频率为： 在边沿对齐模式下，计数整周期 在中心对称模式下，计数半周期
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.5 TIMx 中断重复计数器(TIMx_ITCNT)(x=1,8)

Interrupt Counter Register
(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	ITCNT[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**ITCNT[3:0]**：中断计数器的值**(TIM interrupt counter value)** 当软件更新 ITARR 时，该位会清零并重新开始对计数重载事件 ARF 进行计数，直到 ITCNT=ITARR，TIMx 向 NVIC 发送一次 ARI 中断请求，ITCNT 则自动从 0 开始重新计数。 更多细节请参考”中断重复计数器”一节描述。
位 31：4	保留。必须保持为默认值。

10.4.6 TIMx 预分频寄存器(TIMx_PSC)(x=1,8)

Prescaler Register
(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	PSC[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**PSC[15:0]**：预分频器的值**(Prescaler value)** PSC 包含了当前实时装入预分频器寄存器的值，详见”预分频器”一节描述。
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.7 TIMx 计数器寄存器(TIMx_CNT)(x=1,8)

Counter Register

(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CNT[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

注意：该寄存器只读。

位 15：0	**CNT[15:0]**：计数器的值**(Counter value)**
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.8 TIMx 控制寄存器 2(TIMx_CR2)(x=1,8)

Control Register 2

(地址偏移：0x20)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	UIE	OPM	OC4I	OC3I	OC2I	OC1I	ARI
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**ARI**：计数重载中断使能**(Auto reload interrupt enable)** 当计数器值与自动重装载值匹配时产生中断请求 0：　禁止计数器重载中断 1：　使能计数器重载中断
位 1	**OC1I**：输出比较 1 中断使能**(output compare 1 interrupt enable)** 当计数器值与比较值 OCR1 匹配时产生中断请求 0：　不产生中断 1：　产生中断
位 2	**OC2I**：输出比较 2 中断使能**(output compare 2 interrupt enable)** 参考 OC1I 描述。
位 3	**OC3I**：输出比较 3 中断使能**(output compare 3 interrupt enable)** 参考 OC1I 描述。
位 4	**OC4I**：输出比较 4 中断使能**(output compare 4 interrupt enable)** 参考 OC1I 描述。
位 5	**OPM**：单脉冲模式**(One-pulse mode)** 0：　在发生计数器重载时，计数器不停止 1：　在发生计数器重载时，计数器停止计数(清除 TIMx_CR1 的 EN 位)
位 6	**UIE**：更新中断使能**(update interrupt enable)** 当定时器发生更新事件时产生中断请求 0：　不产生中断 1：　产生中断
位 31：7	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.9 TIMx 自动重装载寄存器(TIMx_ARR)(x=1,8)

Auto Reload Register

(地址偏移：0x24)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	ARR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**ARR[15:0]**：自动重装载的值**(Auto reload value)** 详细参考”计数模式”一节中有关 ARR 的更新和动作。 ***注：当自动重装载的值为 0 时，计数器不工作。***
位 31：16	保留。必须保持为默认值。

10.4.10 TIMx 输出比较值寄存器 y(TIMx_OCRy) (x=1,8)(y=1..4)

Output Compare Register y

(地址偏移：OCR1：0x28；OCR2：0x2C；OCR3：0x30；OCR4：0x34)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	OCR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**OCR[15:0]**：输出比较通道的值**(output compare value)** 取值范围 0x0000~0xFFFF ARR 寄存器用于设定 PWM 的周期，OCR1、OCR2、OCR3 和 OCR4 寄存器用于设定四路 PWM 输出的占空比
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.11 TIMx 输入捕获配置寄存器 1(TIMx_CAPR1)(x=1,8)

Capture Configuration Register 1

(地址偏移：0x38)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	IC4S[2:0]			-	IC3S[2:0]			-	IC2S[2:0]			ICS1S	IC1S[2:0]		
R/W	Res	RW	RW	RW	Res	RW	RW	RW	Res	RW	RW	RW	RW	RW	RW	RW
复位	0	1	0	0	0	0	1	1	0	0	1	0	0	0	0	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	IC4I	IC4RC	IC4F	IC4R	IC3I	IC3RC	IC3F	IC3R	IC2I	IC2RC	IC2F	IC2R	IC1I	IC1RC	IC1F	IC1R
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	IC1R：通道 1 上升沿捕获使能(input capture 1 rising capture enable) 0：　通道 1 上升沿捕获禁止 1：　通道 1 上升沿捕获使能
位 1	IC1F：通道 1 下降沿捕获使能(input capture 1 falling capture enable) 0：　通道 1 下降沿捕获禁止 1：　通道 1 下降沿捕获使能
位 2	IC1RC：通道 1 捕获复位计数器(input capture 1 capture reset counter enable) 0：　通道 1 捕获时不复位计数器 1：　通道 1 捕获时复位计数器 ***注：计数器是公共的，这意味着在 A 通道使能捕获且开启复位计数器功能，将影响 B 通道的 PWM 输出。应当避免这样的应用。***
位 3	IC1I：通道 1 捕获中断(input capture 1 interrupt enable) 0：　通道 1 捕获中断禁止 1：　通道 1 捕获中断使能
位 4	IC2R：通道 2 上升沿捕获使能(input capture 2 rising capture enable) 参考 IC1R 的描述。
位 5	IC2F：通道 2 下降沿捕获使能(input capture 2 falling capture enable) 参考 IC1F 的描述。
位 6	IC2RC：通道 2 捕获复位计数器(input capture 2 capture reset counter enable) 参考 IC1RC 的描述。
位 7	IC2I：通道 2 捕获中断(input capture 2 interrupt enable) 参考 IC1I 的描述。
位 8	IC3R：通道 3 上升沿捕获使能(input capture 3 rising capture enable) 参考 IC1R 的描述。
位 9	IC3F：通道 3 下降沿捕获使能(input capture 3 falling capture enable) 参考 IC1F 的描述。

www.pai-ic.com | pengpai microelectronics

位 10	IC3RC：通道 3 捕获复位计数器(input capture 3 capture reset counter enable) 参考 IC1RC 的描述。
位 11	IC3I：通道 3 捕获中断(input capture 3 interrupt enable) 参考 IC1I 的描述。
位 12	IC4R：通道 4 上升沿捕获使能(input capture 4 rising capture enable) 参考 IC1R 的描述。
位 13	IC4F：通道 4 下降沿捕获使能(input capture 4 falling capture enable) 参考 IC1F 的描述。
位 14	IC4RC：通道 4 捕获复位计数器(input capture 4 capture reset counter enable) 参考 IC1RC 的描述。
位 15	IC4I：通道 4 捕获中断(input capture 4 interrupt enable) 参考 IC1I 的描述。
位 18：16	IC1S[2:0]：通道 1 捕获源选择(input capture 1 source selection) 001： ICS1 010： ICS2 011： ICS3 100： ICS4 101： TRC 其他： 保留 ***注：TRC 信号不经过通道极性选择器、滤波器和预分频器。***
位 19	ICS1S：TI1 选择(ICS1 selection) 0： TIMx_CH1 引脚连接到 ICS1 输入 1： TIMx_CH1、CH2 和 CH3 引脚连接到 ICS1S 输入(异或组合)
位 22：20	IC2S[2:0]：通道 2 捕获源选择(input capture 2 source selection) 参考 IC1S 的描述。
位 23	保留。必须保持为默认值。
位 26：24	IC3S[2:0]：通道 3 捕获源选择(input capture 3 source selection) 参考 IC1S 的描述。
位 27	保留。必须保持为默认值。
位 30：28	IC4S[2:0]：通道 4 捕获源选择(input capture 4 source selection) 参考 IC1S 的描述。
位 31	保留。必须保持为默认值。

10.4.12 TIMx 输入捕获配置寄存器 2(TIMx_CAPR2)(x=1,8)

Capture Configuration Register 2

(地址偏移：0x3C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	IC4PSC[1:0]		-	IC4FR[2:0]			-	-	IC3PSC[1:0]		-	IC3FR[2:0]		
R/W	Res	Res	RW	RW	Res	RW	RW	RW	Res	Res	RW	RW	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	IC2PSC[1:0]		-	IC2FR[2:0]			-	-	IC1PSC[1:0]		-	IC1FR[2:0]		
R/W	Res	Res	RW	RW	Res	RW	RW	RW	Res	Res	RW	RW	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 2：0	**IC1FR[2:0]**：输入捕获 1 滤波器(Input capture 1 filter) 数字滤波器由事件计数器组成，按 f_{SAMC} 频率进行采样，每 N 个相同事件才视为一个有效边沿。 000： 无滤波器 001： N = 2 010： N = 4 011： N = 8 100： N = 16 101： N = 32 110： N = 64 111： 保留
位 3	保留。必须保持为默认值。
位 5：4	**IC1PSC[1:0]**：输入捕获 1 预分频器(Input capture 1 prescaler) 00： 无预分频器，捕获输入上每检测到一个边沿便执行捕获 01： 每发生 2 个事件便执行一次捕获 10： 每发生 4 个事件便执行一次捕获 11： 每发生 8 个事件便执行一次捕获
位 7：6	保留。必须保持为默认值。
位 10：8	**IC2FR[2:0]**：输入捕获 2 滤波器(Input capture 2 filter) 参考 IC1FR 描述。
位 11	保留。必须保持为默认值。
位 13：12	**IC2PSC[1:0]**：输入捕获 2 预分频器(Input capture 2 prescaler) 参考 IC1PSC 描述。
位 15：14	保留。必须保持为默认值。
位 18：16	**IC3FR[2:0]**：输入捕获 3 滤波器(Input capture 3 filter) 参考 IC1FR 描述。
位 19	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

位 21：20	IC3PSC[1:0]：输入捕获 3 预分频器(Input capture 3 prescaler) 参考 IC1PSC 描述。
位 23：22	保留。必须保持为默认值。
位 26：24	IC4FR[2:0]：输入捕获 4 滤波器(Input capture 4 filter) 参考 IC1FR 描述。
位 27	保留。必须保持为默认值。
位 29：28	IC4PSC[1:0]：输入捕获 4 预分频器(Input capture 4 prescaler) 参考 IC1PSC 描述。
位 31：30	保留。必须保持为默认值。

10.4.13 TIMx 输入捕获值寄存器 y(TIMx_ICRy) (x=1,8)(y=1..4)

Input Capture Register y

(地址偏移：ICR1：0x40；ICR2：0x44；ICR3：0x48；ICR4：0x4C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	ICR[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	ICR[15:0]：通道输入捕获值(input capture value) 当捕获事件发生时，计数器 CNT[15:0]中的值被同步到 ICR[15:0]
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.14 TIMx 输出比较配置寄存器(TIMx_OCMR)(x=1,8)

Output Compare Mode Register

(地址偏移：0x50)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	OC4E	OC3E	OC2E	OC1E	OC4NE	OC3NE	OC2NE	OC1NE	OIS4N	OIS3N	OIS2N	OIS1N	OIS4	OIS3	OIS2	OIS1
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	OC4CE	OC4M[1:0]			OC3CE	OC3M[2:0]			OC2CE	OC2M[2:0]			OC1CE	OC1M[2:0]		
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 2：0	**OC1M[2:0]：通道 1 输出比较模式(output compare 1 mode)** OC1M 定义了输出参考信号 OC1REF 的动作，而 OC1REF 决定了 OC1、OC1N 的值。OC1REF 是高电平有效，而 OC1、OC1N 的有效电平取决于 CC1P、C1NP 位。 000： 输出禁止，OC1/OC1N 通道的 GPIO 处于输入状态 001： PWM 模式 1 向上计数期间 TIMx_CNT<TIMx_OCR1 时，OC1REF 输出高电平，否则输出低电平 向下计数期间 TIMx_CNT>TIMx_OCR1 时，OC1REF 输出低电平，否则输出高电平 010： PWM 模式 2 向上计数期间 TIMx_CNT<TIMx_OCR1 时，OC1REF 输出低电平，否则输出高电平 向下计数期间 TIMx_CNT>TIMx_OCR1 时，OC1REF 输出高电平，否则输出低电平 011： 翻转电平，TIMx_CNT=TIMx_OCR1 时，OC1REF 输出电平翻转 100： 匹配时输出有效电平，TIMx_CNT=TIMx_OCR1 时，OC1REF 信号强制变为高电平 101： 匹配时输出无效电平，TIMx_CNT=TIMx_OCR1 时，OC1REF 信号强制变为低电平 110： 强制变为无效电平，OC1REF 强制变为低电平 111： 强制变为有效电平，OC1REF 强制变为高电平 ***注 1：输出禁止时，被复用的 GPIO 处于输入状态，但复用前对上/下拉电阻的配置仍生效。*** ***注 2：输出禁止后，比较值寄存器仍在与计数器进行比较，切换 OC1M 模式即可恢复 PWM 输出，若要完全禁止 OC1/OC1N 输出，可将当前复用功能清除(详见 AFIO 描述)，或者关闭 TIMx。***
位 3	**OC1CE：通道 1 输出比较清除使能(output compare 1 clear enable)** 0： OC1REF 不受 ETRFP 输入影响 1： ETRFP 输入上检测到高电平时，OC1REF 信号强制变为 CC1P 指定的无效电平
位 6：4	**OC2M[2:0]：通道 2 输出比较模式(output compare 2 mode)** 参考 OC1M[2:0]的描述。
位 7	**OC2CE：通道 2 输出比较清除使能(output compare 2 clear enable)** 参考 OC1CE 的描述。
位 10：8	**OC3M[2:0]：通道 3 输出比较模式(output compare 3 mode)** 参考 OC1M[2:0]的描述。

www.pai-ic.com | pengpai microelectronics

位 11	OC3CE：通道 3 输出比较清除使能(output compare 3 clear enable) 参考 OC1CE 的描述。
位 14：12	OC4M[2:0]：通道 4 输出比较模式(output compare 4 mode) 参考 OC1M[2:0]的描述。
位 15	OC4CE：通道 4 输出比较清除使能(output compare 4 clear enable) 参考 OC1CE 的描述。
位 16	OIS1：输出空闲状态 1(OC1 输出)(Output Idle state 1) 0：　空闲状态为低电平 1：　空闲状态为高电平 *注 1：TIMx 使能且 OC1M 不为 0，当 OC1E=1，发生刹车事件时，OC1 即为空闲状态。* *注 2：TIMx 失能且 OC1M 不为 0，当 OC1E=1，OC1 即为空闲状态。* *注 3：空闲状态电平不受输出极性控制影响* *注 4：TIM8 无互补通道，空闲状态无意义*
位 17	OIS2：输出空闲状态 2(OC2 输出)(Output Idle state 2) 参考 OIS1 的描述。
位 18	OIS3：输出空闲状态 3(OC3 输出)(Output Idle state 3) 参考 OIS1 的描述。
位 19	OIS4：输出空闲状态 4(OC4 输出)(Output Idle state 4) 参考 OIS1 的描述。
位 20	OIS1N：互补输出空闲状态 1(OC1N 输出)(Output Idle state 1 complementary) 0：　空闲状态为低电平 1：　空闲状态为高电平 *注 1：如果 TIMx 使能且 OC1M 不为 0，当 OC1NE=1，发生刹车事件时，死区后 OC1N 立即为空闲状态。* *注 2：如果 TIMx 失能且 OC1M 不为 0，当 OC1NE=1，OC1N 立即为空闲状态。* *注 3：空闲状态电平不受输出极性控制影响* *注 4：TIM8 无互补通道，空闲状态无意义*
位 21	OIS2N：互补输出空闲状态 2(OC2N 输出)(Output Idle state 2 complementary) 参考 OIS1N 的描述。
位 22	OIS3N：互补输出空闲状态 3(OC3N 输出)(Output Idle state 3 complementary) 参考 OIS1N 的描述。
位 23	OIS4N：互补输出空闲状态 4(OC4N 输出)(Output Idle state 4 complementary) 参考 OIS1N 的描述。
位 24	OC1NE：比较输出 1 互补输出使能(Compare output 1 complementary output enable) 0：　关闭，OC1N 输出由 C1NP 指定的无效电平 1：　开启，OC1N 信号输出到对应的输出引脚 *注 1：OC1N 输出电平依赖于 C1NP、OIS1N，OC1E 和 OC1NE 位的值。* *注 2：当 OC1E=1，OC1N 输出经 C1NP 控制，有死区的 OC1 互补电平；当 0C1E=0，OC1N 输出经 C1NP 控制、无死区的 OC1 电平* *注 3：TIM8 无互补通道，互补输出使能无意义*
位 25	OC2NE：比较输出 2 互补输出使能(Compare output 2 complementary output enable) 参考 OIS1N 的描述。

www.pai-ic.com | pengpai microelectronics

位 26	**OC3NE：比较输出 3 互补输出使能(Compare output 3 complementary output enable)** 参考 OIS1N 的描述。
位 27	**OC4NE：比较输出 4 互补输出使能(Compare output 4 complementary output enable)** 参考 OIS1N 的描述。
位 28	**OC1E：比较输出 1 输出使能(Compare output 1 output enable)** 0：　关闭，OC1 输出由 CC1P 指定的无效电平 1：　开启，OC1 信号输出到对应的输出引脚 ***注：OC1 输出电平依赖于 CC1P、OIS1 和 OC1E 位的值***
位 29	**OC2E：比较输出 2 输出使能(Compare output 2 output enable)** 参考 OC1E 的描述。
位 30	**OC3E：比较输出 3 输出使能(Compare output 3 output enable)** 参考 OC1E 的描述。
位 31	**OC4E：比较输出 4 输出使能(Compare output 4 output enable)** 参考 OC1E 的描述。

www.pai-ic.com | pengpai microelectronics

10.4.15 TIMx 刹车和死区寄存器(TIMx_BDTR)(x=1,8)

Break And Dead Time Register

TIM8 无互补输出通道，刹车相关配置无意义

(地址偏移：0x54)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	BKIC					BKSC	BKI	BKP	BKE
R/W	Res	Res	Res	Res	Res	Res	Res	RW	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	DT[11:0]											
R/W	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 11：0	**DT[11:0]：死区时间配置(Dead-time value)** 这些位定义了插入互补输出之间的死区持续时间，参见”互补输出和死区插入"一节的相关描述。
位 15：12	保留。必须保持为默认值。
位 16	**BKE：刹车功能使能(Break enable)** 0：刹车输入禁止 1：刹车输入使能
位 17	**BKP：刹车输入极性(Break polarity)** 0：刹车输入低电平有效 1：刹车输入高电平有效
位 18	**BKI：刹车中断(Break interrupt enable)** 0：刹车输入中断禁止 1：刹车输入中断使能
位 19	**BKSC：软件刹车控制位(Break software control enable)** 0：软件刹车关闭 1：软件刹车开启
位 23：20	保留。必须保持为默认值。
位 24	**BKIC：刹车输入控制(break input control)** 0：刹车事件发生时，OCx/OCxN 为空闲状态，定时器不会被强制关闭，直到刹车事件失效，PWM 按照 TIMx_OCMR 寄存器中的配置恢复输出。 1：刹车有效时，定时器关闭，硬件自动将 EN 位置 ‘0’
位 31：25	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.16 TIMx 控制寄存器 3(TIMx_CR3)(x=1,8)

Control Register 3
(地址偏移：0x58)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	C4NP	CC4P	-	-	C3NP	CC3P	-	-	C2NP	CC2P	-	-	C1NP	CC1P
R/W	Res	Res	RW	RW	Res	Res	RW	RW	Res	Res	RW	RW	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**CC1P**：捕获/比较 1 输出极性(Capture/Compare 1 output polarity) 0：　对于输入捕获：TI1 输入电平不翻转 　　对于输出比较：OC1 高电平为有效电平，低电平为无效电平 1：　对于输入捕获：TI1 输入电平翻转 　　对于输出比较：OC1 低电平为有效电平，高电平为无效电平
位 1	**C1NP**：比较 1 互补输出极性(Compare 1 complementary output polarity) 0：　OC1N 低电平为有效电平，高电平为无效电平 1：　OC1N 高电平为有效电平，低电平为无效电平 ***注 1：互补输出时，应该始终确保互补输出极性与输出极性相反。*** ***注 2：TIM8 无互补通道，该位无意义***
位 3：2	保留。必须保持为默认值。
位 4	**CC2P**：捕获/比较 2 输出极性(Capture/Compare 2 output polarity) 参考 CC1P 的描述。
位 5	**C2NP**：比较 2 互补输出极性(Compare 2 complementary output polarity) 参考 C1NP 的描述。
位 7：6	保留。必须保持为默认值。
位 8	**CC3P**：捕获/比较 3 输出极性(Capture/Compare 3 output polarity) 参考 CC1P 的描述。
位 9	**C3NP**：比较 3 互补输出极性(Compare 3 complementary output polarity) 参考 C1NP 的描述。
位 11：10	保留。必须保持为默认值。
位 12	**CC4P**：捕获/比较 4 输出极性(Capture/Compare 4 output polarity) 参考 CC1P 的描述。
位 13	**C4NP**：比较 4 互补输出极性(Compare 4 complementary output polarity) 参考 C1NP 的描述。
位 31：14	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.17 TIMx DMA 控制寄存器(TIMx_TDCR)(x=1,8)

Trigger DMA Control Register

(地址偏移：0x5C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	UDE	TDE	-	IC4FDE	IC4RDE	IC3FDE	IC3RDE	IC2FDE	IC2RDE	IC1FDE	IC1RDE	OC4DE	OC3DE	OC2DE	OC1DE	ARDE
R/W	RW	RW	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**ARDE**：计数重载 DMA 请求使能**(auto reload DMA request enable)** 当 TIMx_CNT 的值与 TIMx_ARR 的值匹配时，可触发 DMA 请求 0： 禁止计数重载 DMA 请求 1： 使能计数重载 DMA 请求
位 1	**OC1DE**：输出比较 1 DMA 请求使能**(output compare 1 DMA request enable)** 当 TIMx_CNT 的值与 TIMx_OCR1 的值匹配时，可触发 DMA 请求 0： 禁止输出比较 1 DMA 请求 1： 使能输出比较 1 DMA 请求
位 2	**OC2DE**：输出比较 2 DMA 请求使能**(output compare 2 DMA request enable)** 参考 OC1DE 的描述。
位 3	**OC3DE**：输出比较 3 DMA 请求使能**(output compare 3 DMA request enable)** 参考 OC1DE 的描述。
位 4	**OC4DE**：输出比较 4 DMA 请求使能**(output compare 4 DMA request enable)** 参考 OC1DE 的描述。
位 5	**IC1RDE**：输入捕获 1 上升沿 DMA 请求使能**(input capture 1 rising edge DMA request enable)** 当输入捕获 1 通道捕获到上升沿信号时，可触发 DMA 请求 0： 禁止上升沿捕获 1 DMA 请求 1： 使能上升沿捕获 1 DMA 请求
位 6	**IC1FDE**：输入捕获 1 下降沿 DMA 请求使能**(input capture 1 falling edge DMA request enable)** 当输入捕获 1 通道捕获到下降沿信号时，可触发 DMA 请求 0： 禁止下降沿捕获 1 DMA 请求 1： 使能下降沿捕获 1 DMA 请求
位 7	**IC2RDE**：输入捕获 2 上升沿 DMA 请求使能**(input capture 2 rising edge DMA request enable)** 参考 IC1RDE 的描述。
位 8	**IC2FDE**：输入捕获 2 下降沿 DMA 请求使能**(input capture 2 falling edge DMA request enable)** 参考 IC1FDE 的描述。

www.pai-ic.com | pengpai microelectronics

位 9	IC3RDE：输入捕获 3 上升沿 DMA 请求使能(input capture 3 rising edge DMA request enable) 参考 IC1RDE 的描述。
位 10	IC3FDE：输入捕获 3 下降沿 DMA 请求使能(input capture 3 falling edge DMA request enable) 参考 IC1FDE 的描述。
位 11	IC4RDE：输入捕获 4 上升沿 DMA 请求使能(input capture 4 rising edge DMA request enable) 参考 IC1RDE 的描述。
位 12	IC4FDE：输入捕获 4 下降沿 DMA 请求使能(input capture 4 falling edge DMA request enable) 参考 IC1FDE 的描述。
位 13	保留。必须保持为默认值。
位 14	TDE：触发 DMA 请求使能(trigger DMA request enable) 当触发事件 TEV 发生时，可触发 DMA 请求 0：禁止 DMA 请求 1：使能 DMA 请求
位 15	UDE：更新 DMA 请求使能(update DMA request enable) 当更新事件 UEV 发生时，可触发 DMA 请求 0：禁止 UEV 触发 DMA 请求 1：使能 UEV 触发 DMA 请求
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

10.4.18 TIMx 触发 ADC 控制寄存器(TIMx_TACR)(x=1,8)

Trigger ADC Control Register

(地址偏移：0x60)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	IC4FAE	IC4RAE	IC3FAE	IC3RAE	IC2FAE	IC2RAE	IC1FAE	IC1RAE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	TAE	DOAE	UOAE	OC4DE	OC4UE	OC3DE	OC3UE	OC2DE	OC2UE	OC1DE	OC1UE
R/W	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**OC1UE**：计数器 **OC1U** 触发 **ADC** 使能**(OC1U trigger ADC enable)** 该位用于计数器向上计数发生比较匹配 OC1 时，是否触发 ADC 转换 0： 禁止 OC1U 触发 ADC 转换 1： 使能 OC1U 触发 ADC 转换
位 1	**OC1DE**：计数器 **OC1D** 触发 **ADC** 使能**(OC1D trigger ADC enable)** 该位用于计数器向下计数发生比较匹配 OC1 时，是否触发 ADC 转换 0： 禁止 OC1D 触发 ADC 转换 1： 使能 OC1D 触发 ADC 转换
位 2	**OC2UE**：计数器 **OC2U** 触发 **ADC** 使能**(OC2U trigger ADC enable)** 参考 OC1UE 的描述。
位 3	**OC2DE**：计数器 **OC2D** 触发 **ADC** 使能**(OC2D trigger ADC enable)** 参考 OC1DE 的描述。
位 4	**OC3UE**：计数器 **OC3U** 触发 **ADC** 使能**(OC3U trigger ADC enable)** 参考 OC1UE 的描述。
位 5	**OC3DE**：计数器 **OC3D** 触发 **ADC** 使能**(OC3D trigger ADC enable)** 参考 OC1DE 的描述。
位 6	**OC4UE**：计数器 **OC4U** 触发 **ADC** 使能**(OC4U trigger ADC enable)** 参考 OC1UE 的描述。
位 7	**OC4DE**：计数器 **OC4D** 触发 **ADC** 使能**(OC4D trigger ADC enable)** 参考 OC1DE 的描述。
位 8	**UOAE**：计数器 **UpOVF** 触发 **ADC** 使能**(UpOVF trigger ADC enable)** 当计数器发生上溢时，可触发 ADC 0： 禁止计数器 UpOVF 触发 ADC 1： 使能计数器 UpOVF 触发 ADC

www.pai-ic.com | pengpai microelectronics

位 9	DOAE：计数器 DownOVF 触发 ADC 使能(DownOVF trigger ADC enable) 当计数器发生下溢时，可触发 ADC 0： 禁止计数器 DownOVF 触发 ADC 1： 使能计数器 DownOVF 触发 ADC
位 10	TAE：TEV 触发 ADC 使能(TEV trigger ADC enable) 当触发事件 TEV 发生时，可触发 ADC 0： 禁止触发 ADC 1： 使能触发 ADC
位 15：11	保留。必须保持为默认值。
位 16	IC1RAE：IC1R 触发 ADC 使能(IC1R trigger ADC enable) 当发生上升沿捕获 1 时，可触发 ADC 0： 禁止 IC1R 触发 ADC 1： 使能 IC1R 触发 ADC
位 17	IC1FAE：IC1F 触发 ADC 使能(IC1F trigger ADC enable) 当发生下降沿捕获 1 时，可触发 ADC 0： 禁止 IC1F 触发 ADC 1： 使能 IC1F 触发 ADC
位 18	IC2RAE：IC2R 触发 ADC 使能(IC2R trigger ADC enable) 参考 IC1RAE 的描述。
位 19	IC2FAE：IC2F 触发 ADC 使能(IC2F trigger ADC enable) 参考 IC1FAE 的描述。
位 20	IC3RAE：IC3R 触发 ADC 使能(IC3R trigger ADC enable) 参考 IC1RAE 的描述。
位 21	IC3FAE：IC3F 触发 ADC 使能(IC3F trigger ADC enable) 参考 IC1FAE 的描述。
位 22	IC4RAE：IC4R 触发 ADC 使能(IC4R trigger ADC enable) 参考 IC1RAE 的描述。
位 23	IC4FAE：IC4F 触发 ADC 使能(IC4F trigger ADC enable) 参考 IC1FAE 的描述。
位 31：24	保留。必须保持为默认值。

10.4.19 TIMx 刹车输入控制寄存器(TIMx_BKICR)(x=1)

Break Input Control Register

TIM8 无互补输出通道，刹车相关配置无意义

(地址偏移：0x64)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	CMP3E	CMP2E	CMP1E	CMP0E	-	-	SWE	PVDE	-	HSEFE	-	BKINE
R/W	Res	Res	Res	Res	RW	RW	RW	RW	Res	Res	RW	RW	Res	RW	Res	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**BKINE：TIM1_BKIN 作为刹车输入使能(BKIN Break input enable)** 0： TIM1_BKIN 刹车输入禁止 1： TIM1_BKIN 刹车输入使能
位 1	保留。必须保持为默认值
位 2	**HSEFE：HSE 失效作为刹车输入使能(HSE fail Break input enable)** 0： HSE 失效刹车输入禁止 1： HSE 失效刹车输入使能
位 3	保留。必须保持为默认值
位 4	**PVDE：PVD 作为刹车输入使能(PVD Break input enable)** 0： PVD 刹车输入禁止 1： PVD 刹车输入使能
位 5	**SWE：软件刹车作为刹车输入使能(SW Break input enable)** 0： 软件刹车输入禁止 1： 软件刹车输入使能
位 7：6	保留。必须保持为默认值
位 8	**CMP0E：CMP0 输出作为刹车输入使能(CMP0 Break input enable)** 0： CMP0 刹车输入禁止 1： CMP0 刹车输入使能
位 9	**CMP1E：CMP1 输出作为刹车输入使能(CMP1 Break input enable)** 0： CMP1 刹车输入禁止 1： CMP1 刹车输入使能
位 10	**CMP2E：CMP2 输出作为刹车输入使能(CMP2 Break input enable)** 0： CMP2 刹车输入禁止 1： CMP2 刹车输入使能

www.pai-ic.com | pengpai microelectronics

位 11	CMP3E：CMP3 输出作为刹车输入使能(CMP3 Break input enable) 0： CMP3 刹车输入禁止 1： CMP3 刹车输入使能
位 31：12	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

10.4.20 寄存器列表

TIM1			
地址	**寄存器**	**描述**	**备注**
0x4001_2C00	TIM1_SR	TIMx 状态寄存器	TIMx_SR 说明
0x4001_2C04	TIM1_CR1	TIMx 控制寄存器 1	TIMx_CR1 说明
0x4001_2C08	TIM1_MSCR	TIMx 主从模式控制寄存器	TIMx_MSCR 说明
0x4001_2C0C	TIM1_ITARR	TIMx 中断重复计数值寄存器	TIMx_ITARR 说明
0x4001_2C10	TIM1_ITCNT	TIMx 中断重复计数器	TIMx_ITCNT 说明
0x4001_2C14	TIM1_PSC	TIMx 预分频寄存器	TIMx_PSC 说明
0x4001_2C1C	TIM1_CNT	TIMx 计数器寄存器	TIMx_CNT 说明
0x4001_2C20	TIM1_CR2	TIMx 控制寄存器 2	TIMx_CR2 说明
0x4001_2C24	TIM1_ARR	TIMx 自动重装载寄存器	TIMx_ARR 说明
0x4001_2C28	TIM1_OCR1	TIMx 输出比较值寄存器 1	TIMx_OCRy 说明
0x4001_2C2C	TIM1_OCR2	TIMx 输出比较值寄存器 2	TIMx_OCRy 说明
0x4001_2C30	TIM1_OCR3	TIMx 输出比较值寄存器 3	TIMx_OCRy 说明
0x4001_2C34	TIM1_OCR4	TIMx 输出比较值寄存器 4	TIMx_OCRy 说明
0x4001_2C38	TIM1_CAPR1	TIMx 输入捕获配置寄存器 1	TIMx_CAPR1 说明
0x4001_2C3C	TIM1_CAPR2	TIMx 输入捕获配置寄存器 2	TIMx_CAPR2 说明
0x4001_2C40	TIM1_ICR1	TIMx 输入捕获值寄存器 1	TIMx_ICRy 说明
0x4001_2C44	TIM1_ICR2	TIMx 输入捕获值寄存器 2	TIMx_ICRy 说明
0x4001_2C48	TIM1_ICR3	TIMx 输入捕获值寄存器 3	TIMx_ICRy 说明
0x4001_2C4C	TIM1_ICR4	TIMx 输入捕获值寄存器 4	TIMx_ICRy 说明
0x4001_2C50	TIM1_OCMR	TIMx 输出比较配置寄存器	TIMx_OCMR 说明
0x4001_2C54	TIM1_BDTR	TIMx 刹车和死区寄存器	TIMx_BDTR 说明
0x4001_2C58	TIM1_CR3	TIMx 控制寄存器 3	TIMx_CR3 说明
0x4001_2C5C	TIM1_TDCR	TIMx DMA 控制寄存器	TIMx_TDCR 说明
0x4001_2C60	TIM1_TACR	TIMx 触发 ADC 控制寄存器	TIMx_TACR 说明
0x4001_2C64	TIM1_BKICR	TIMx 刹车输入控制寄存器	TIMx_BKICR 说明

www.pai-ic.com | pengpai microelectronics

TIM8			
地址	**寄存器**	**描述**	**备注**
0x4001_6400	TIM8_SR	TIMx 状态寄存器	TIMx_SR 说明
0x4001_6404	TIM8_CR1	TIMx 控制寄存器 1	TIMx_CR1 说明
0x4001_6408	TIM8_MSCR	TIMx 主从模式控制寄存器	TIMx_MSCR 说明
0x4001_640C	TIM8_ITARR	TIMx 中断重复计数值寄存器	TIMx_ITARR 说明
0x4001_6410	TIM8_ITCNT	TIMx 中断重复计数器	TIMx_ITCNT 说明
0x4001_6414	TIM8_PSC	TIMx 预分频寄存器	TIMx_PSC 说明
0x4001_641C	TIM8_CNT	TIMx 计数器寄存器	TIMx_CNT 说明
0x4001_6420	TIM8_CR2	TIMx 控制寄存器 2	TIMx_CR2 说明
0x4001_6424	TIM8_ARR	TIMx 自动重装载寄存器	TIMx_ARR 说明
0x4001_6428	TIM8_OCR1	TIMx 输出比较值寄存器 1	TIMx_OCRx 说明
0x4001_642C	TIM8_OCR2	TIMx 输出比较值寄存器 2	TIMx_OCRx 说明
0x4001_6430	TIM8_OCR3	TIMx 输出比较值寄存器 3	TIMx_OCRx 说明
0x4001_6434	TIM8_OCR4	TIMx 输出比较值寄存器 4	TIMx_OCRx 说明
0x4001_6438	TIM8_CAPR1	TIMx 输入捕获配置寄存器 1	TIMx_CAPR1 说明
0x4001_643C	TIM8_CAPR2	TIMx 输入捕获配置寄存器 2	TIMx_CAPR2 说明
0x4001_6440	TIM8_ICR1	TIMx 输入捕获值寄存器 1	TIMx_ICRx 说明
0x4001_6444	TIM8_ICR2	TIMx 输入捕获值寄存器 2	TIMx_ICRx 说明
0x4001_6448	TIM8_ICR3	TIMx 输入捕获值寄存器 3	TIMx_ICRx 说明
0x4001_644C	TIM8_ICR4	TIMx 输入捕获值寄存器 4	TIMx_ICRx 说明
0x4001_6450	TIM8_OCMR	TIMx 输出比较配置寄存器	TIMx_OCMR 说明
0x4001_6458	TIM8_CR3	TIMx 控制寄存器 3	TIMx_CR3 说明
0x4001_645C	TIM8_TDCR	TIMx DMA 控制寄存器	TIMx_TDCR 说明
0x4001_6460	TIM8_TACR	TIMx 触发 ADC 控制寄存器	TIMx_TACR 说明

www.pai-ic.com | pengpai microelectronics

11 普通定时器(TIM5/6/7)

11.1 综述

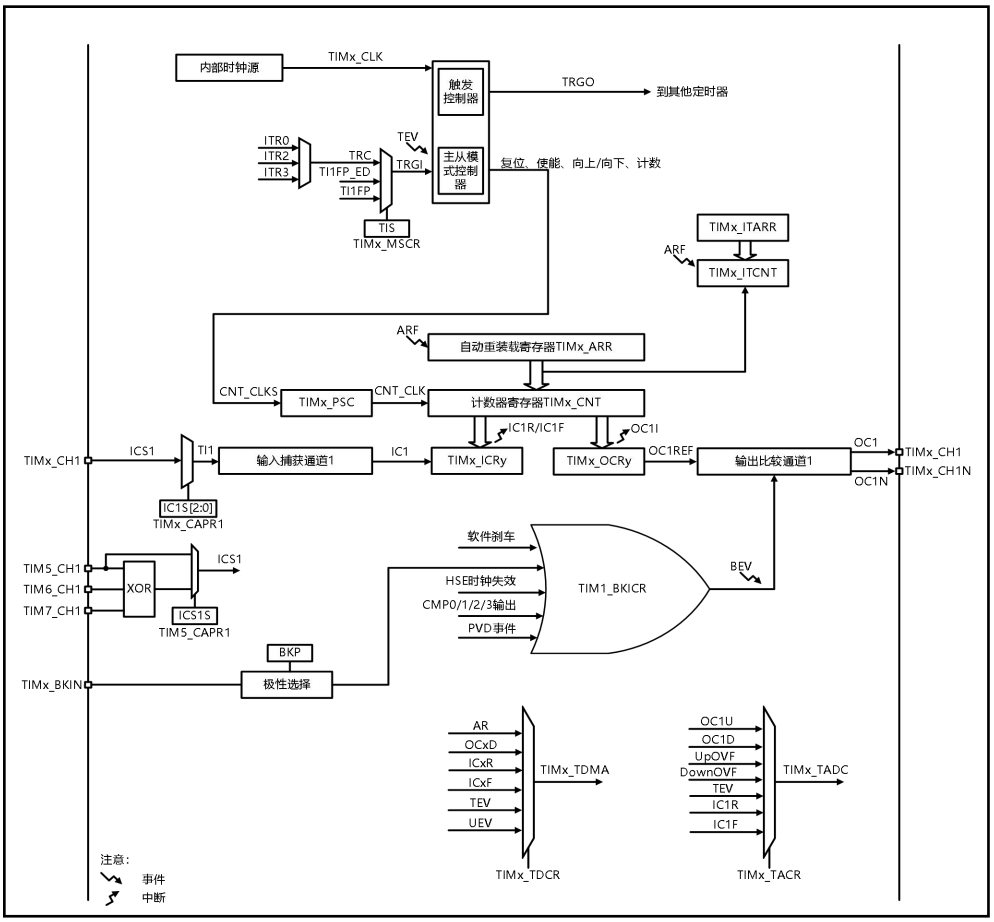
普通定时器 TIMx(TIM5/TIM6/TIM7)包含一个 16 位自动重载计数器，由一个可编程的预分频器驱动。它们适合多种用途，包含测量输入信号的脉冲宽度或周期(输入捕获)，或者产生输出波形(输出比较、PWM、嵌入死区时间的互补 PWM 等)。
使用定时器预分频器，可以实现脉冲宽度和波形周期从微秒级到毫秒级的任意调节。
通用定时器(TIMx)、高级控制定时器 TIM1、和基本定时器(TIM2/TIM3)彼此是完全独立的，它们并不共享任何资源。

11.2 特性

- 16 位向上、向下、中央计数的自动装载计数器
- 16 位可编程预分频器，计数器时钟频率的分频系数为 1～65536 之间的任意数值
- 1 个独立通道，支持：
  - 输入捕获
  - 输出比较
  - PWM 生成(向上/向下的边沿或者中间对齐模式)
  - 单脉冲模式输出
- 1 个输出比较通道分别配备独立的输出比较值寄存器
- 1 个输入捕获通道分别配备独立的输入捕获值寄存器
- 死区时间可编程的互补 PWM 输出
- 4 位可编程的中断重复计数器，支持最多计数 16 次计数重载事件以产生中断
- 刹车输入信号可以将定时器置于关闭状态，或将输出信号置于空闲状态
- 如下事件发生时产生中断/DMA 请求：
  - 计数器重载：计数器向上溢出/向下溢出
  - 输入捕获通道的捕获事件
  - 输出比较通道的比较事件
  - 从模式下触发事件
  - 刹车事件(可触发中断，不可触发 DMA 请求)
- 触发 ADC 采样的同步信号
- 更新事件 UEV 由下列操作产生：
  - TIMx_CR1 寄存器 UG 位置‘1’
  - 复位模式下(从模式)上升沿触发输入

11.3 TIMx 功能描述

图 11-1 普通定时器框图



www.pai-ic.com | pengpai microelectronics

11.3.1 时基单元

可编程普通定时器的主要部分是一个 16 位计数器和与其相关的自动重装载寄存器。这个计数器可以向上计数、向下计数或者中央对齐(交替进行向上和向下)计数。计数器的时钟可通过预分频器进行分频。

自动重装载寄存器和预分频寄存器可以由软件读写，即使计数器还在运行读写仍然有效。

时基单元包含：

- 计数器寄存器(TIMx_CNT)
- 预分频寄存器(TIMx_PSC)
- 自动重装载寄存器(TIMx_ARR)
- 中断重复计数值寄存器(TIMx_ITARR)
- 中断重复计数器(TIMx_ITCNT)

预分频寄存器和自动重装载寄存器中分别集成了一个缓冲器，未达到计数重载事件或更新事件之前，所有对预分频寄存器和自动重装载寄存器的修改均会被存放到内部缓冲器中，直到计数重载事件或更新事件时生效、缓冲器中的内容被更新到预分频寄存器和自动重装载寄存器中。当计数器达到溢出条件(由计数方向决定)时，产生计数器重载事件和计数器重载标志 ARF。

计数器由预分频器的时钟输出 CNT_CLK 驱动，仅当 TIMx_CR1 寄存器中的计数器启动位(EN)置‘1’时，才会启动计数器。（有关计数器使能的更多信息，另请参见主从模式控制器的相关说明）。

注意：在设置了 TIMx_CR1 寄存器的 EN 位的一个时钟周期后，计数器才开始计数。

www.pai-ic.com | pengpai microelectronics

11.3.1.1 预分频器

高级定时器的时基单元集成了一个 16 位的预分频器，预分频器支持 1 至 65536 之间的任意数值对计数器时钟进行分频。

计数器时钟 CNT_CLK 等于 CNT_CLKS/(PSC[15:0]+1)。

TIMx_PSC 寄存器内部存在缓冲，因此可以在运行过程中改变它的数值；新的预分频数值将在下一个更新事件或计数重载事件时生效。

以下两图是在运行过程中改变预分频系数的例子。

图 11-2 预分频系数从 1 变到 2 的计数器时序图

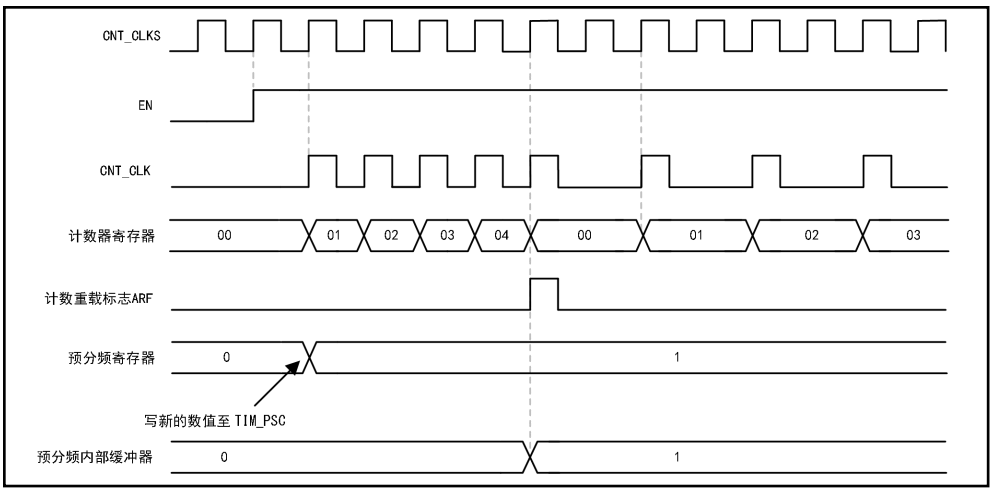
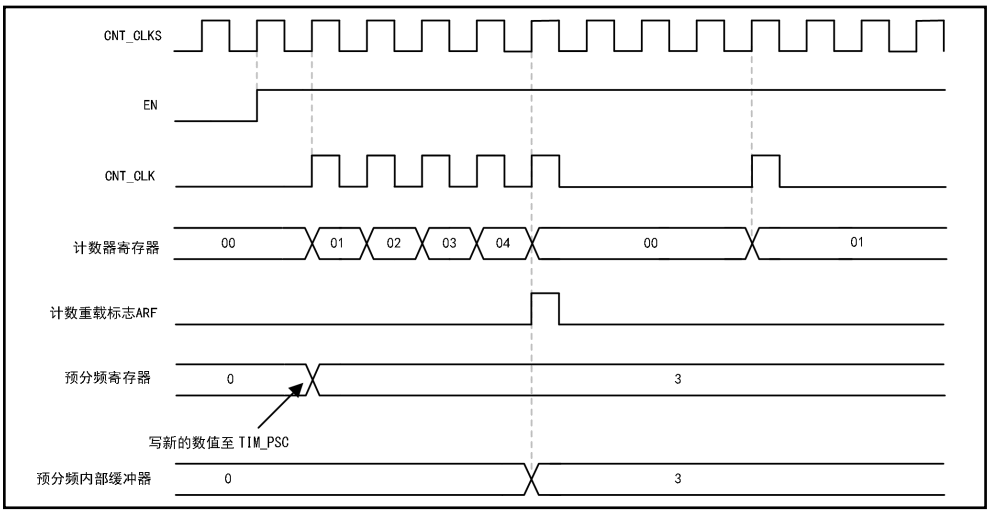


图 11-3 预分频系数从 1 变到 4 的计数器时序图



www.pai-ic.com | pengpai microelectronics

11.3.2 计数模式

注意：

1.计数模式的变更、仅在定时器关闭(EN=0)时

2.定时器使能之后，CMS 位的操作只读

11.3.2.1 向上计数模式

在向上计数模式中，计数器从 0 计数到自动重装载值(TIMx_ARR 寄存器中的值)，然后计数器溢出、重新从 0 开始计数并且发生计数器上溢(UpOVF)和计数器重载标志 ARF。

每次计数器溢出时可以产生计数重载事件，当发生一个计数重载事件时：

- 硬件将计数重载标志位(TIMx_SR 寄存器中的 ARF 位)置‘1’
- 预分频器的内部缓冲器更新(TIMx_PSC 寄存器中的当前值被生效)
- 自动重装载内部缓冲器更新(TIMx_ARR 寄存器中的当前值被生效)

下图给出一些例子，当 TIMx_ARR=0x36 时计数器在不同时钟频率下的动作。

图 11-4 计数器时序图，内部时钟分频因子为 1

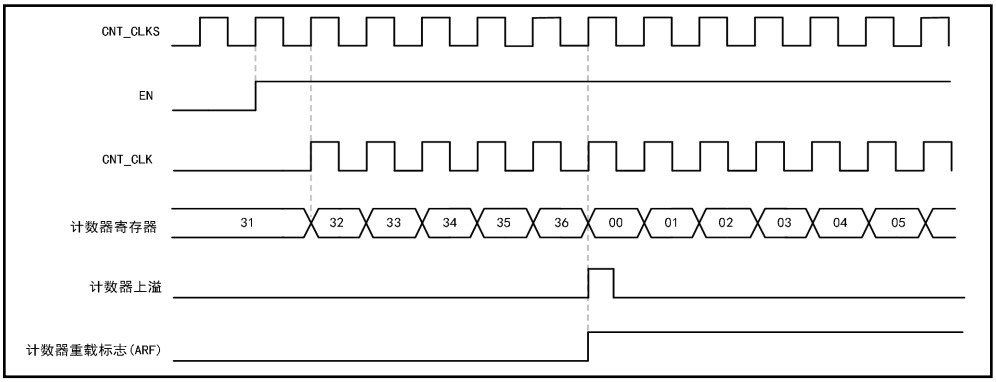
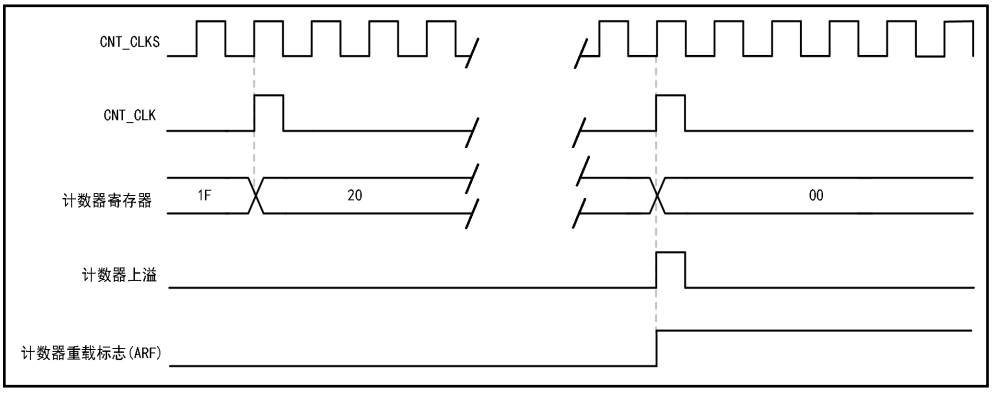
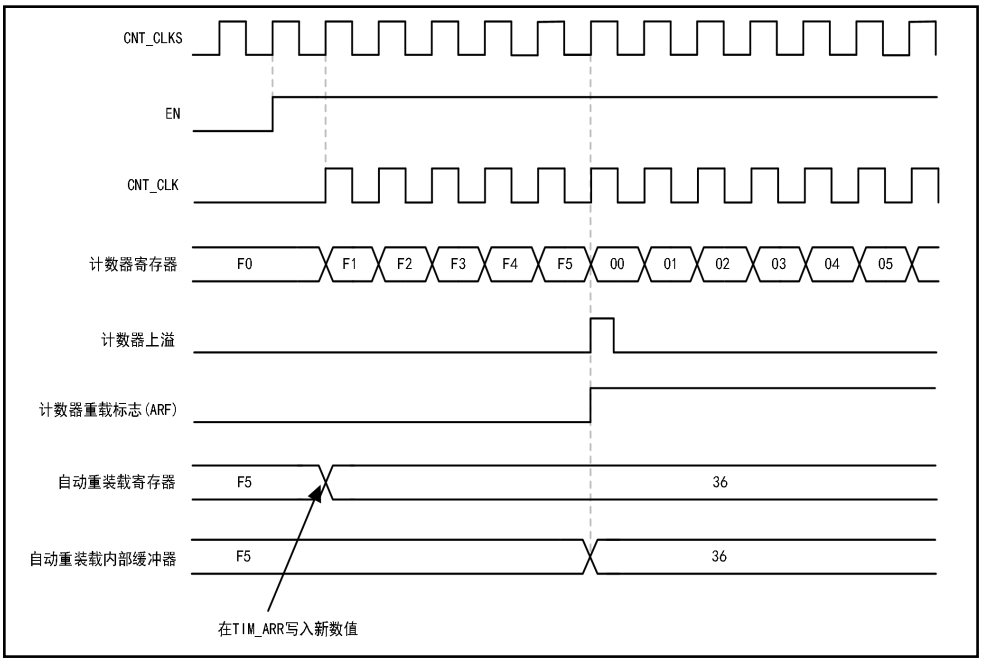


图 11-5 计数器时序图，内部时钟分频因子为 N



www.pai-ic.com | pengpai microelectronics

图 11-6 计数器时序图，修改自动重装载寄存器时的计数重载事件



11.3.2.2 向下计数模式

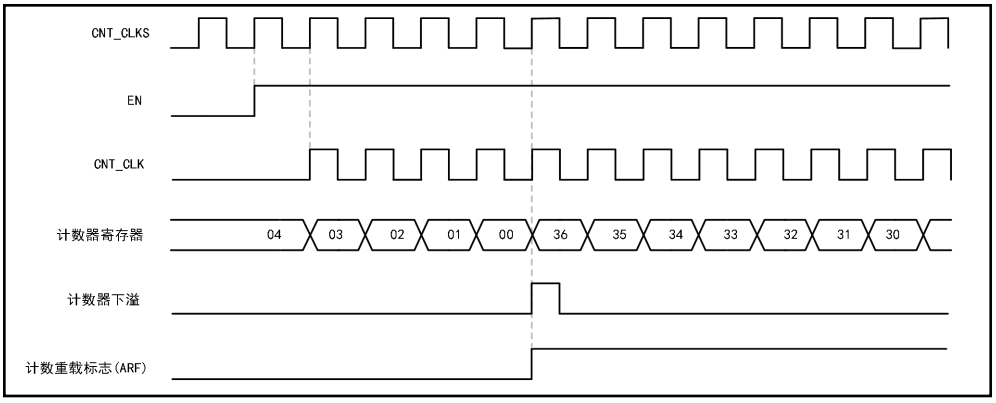
在向下计数模式中，计数器从自动装入的值(TIMx_ARR 计数器的值)开始向下计数到 0，然后计数器溢出、从自动装入的值重新开始计数、并且发生计数器下溢(DownOVF)和计数器重载标志 ARF。

每次计数器溢出时可以产生计数重载事件，当发生一个计数重载事件时：

- 硬件将计数重载标志位(TIMx_SR 寄存器中的 ARF 位)置‘1’
- 预分频器的内部缓冲器更新(TIMx_PSC 寄存器中的当前值被生效)
- 自动重装载内部缓冲器更新(TIMx_ARR 寄存器中的当前值被生效)

下图给出一些例子，当 TIMx_ARR=0x36 时计数器在不同时钟频率下的动作。

图 11-7 计数器时序图，内部时钟分频因子为 1



www.pai-ic.com | pengpai microelectronics

图 11-8 计数器时序图，内部时钟分频因子为 N

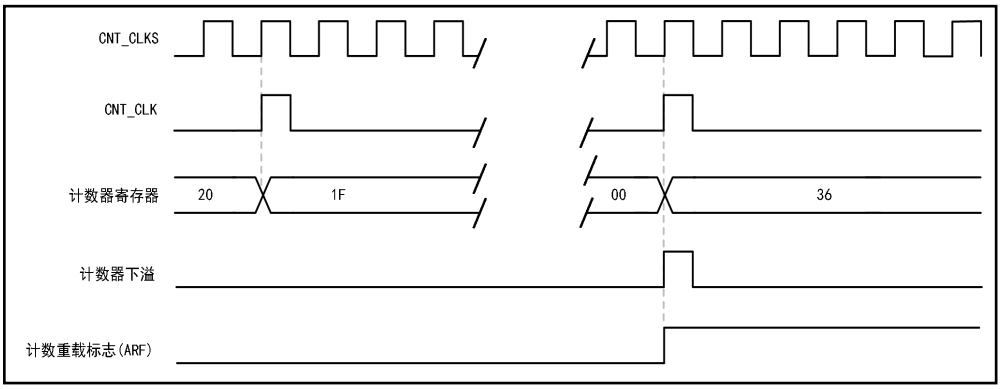
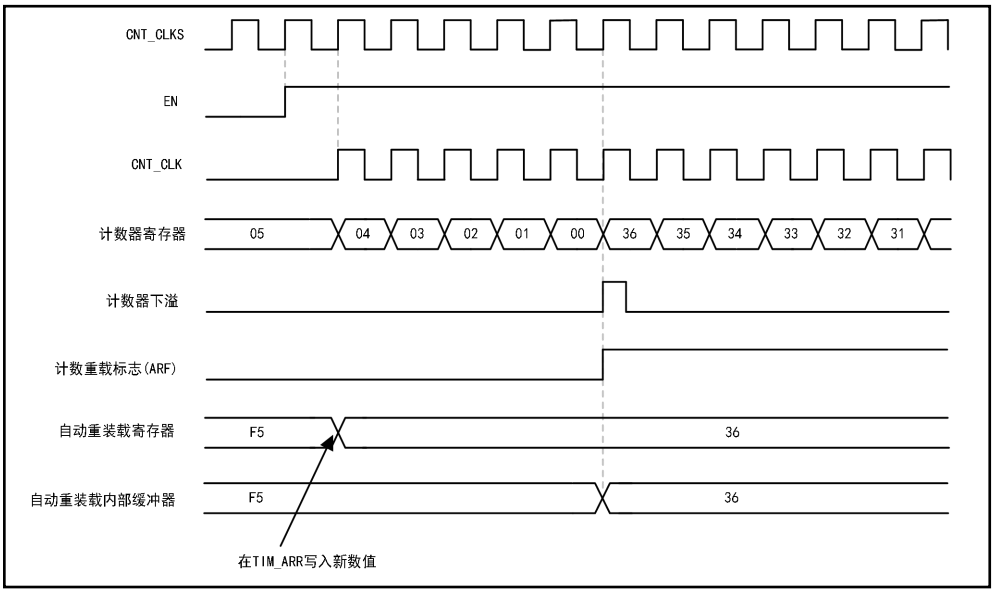


图 11-9 计数器时序图，修改自动重装载寄存器时的计数重载事件



www.pai-ic.com | pengpai microelectronics

11.3.2.3 中央对齐模式

在中央对齐模式中，计数器按“向上再向下”的两个步骤进行计数：

- 步骤 1：计数器从 0 计数到“自动重装载值(TIMx_ARR 寄存器中的值)-1”，然后计数器溢出、并发生计数器上溢(UpOVF)和计数器重载标志 ARF；
- 步骤 2：满足步骤 1 后，计数器由自动重装载值向下计数到 1，然后计数器溢出，并发生计数器下溢(DownOVF)和计数器重载标志 ARF，然后再重复步骤 1。

当发生计数重载事件时，所有的下述寄存器都被更新，并且计数重载标志位(TIMx_SR 寄存器中的 ARF 位)也被设置，此时：

- 预分频器内部缓冲器被加载为预装载(TIMx_PSC 寄存器)的值。
- 自动重装载内部缓冲器被加载为预装载值(TIMx_ARR 寄存器中的内容)。

注意：

1. 计数器溢出时，自动重装载寄存器的更新总是在计数器更新之前

2. 不建议运行在中央对齐模式时改写计数器计数方向(TIMx_CR 寄存器的 DIR 位)

以下是一些计数器在不同时钟频率下的操作的例子：

图 11-10 计数器时序图，内部时钟分频因子为 1，TIMx_ARR=0x06

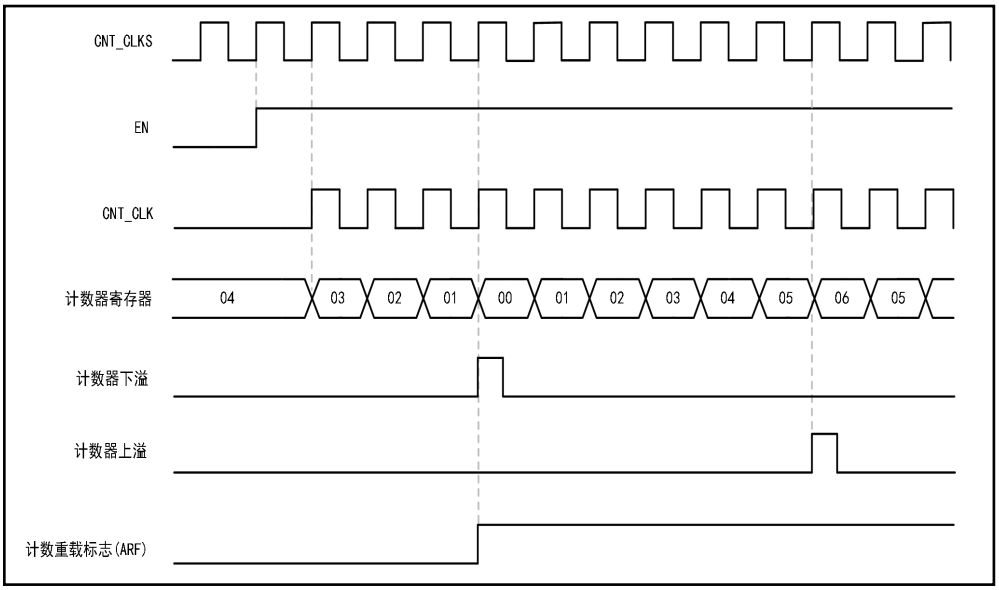
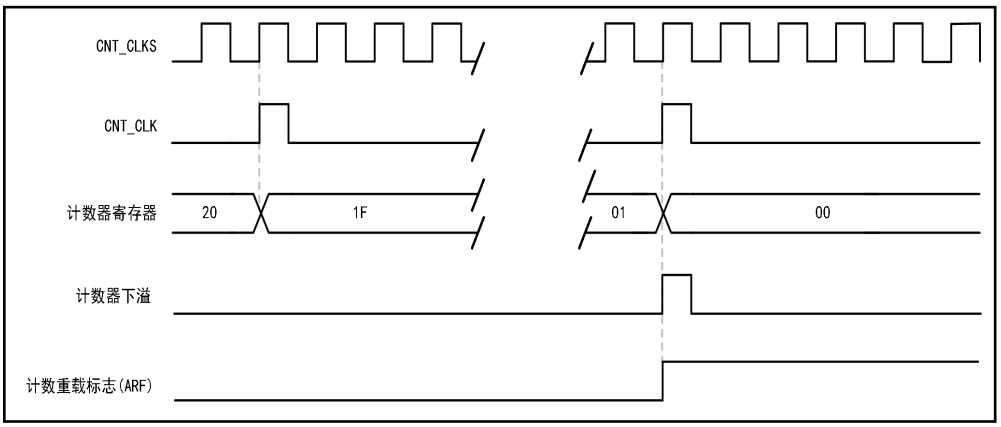
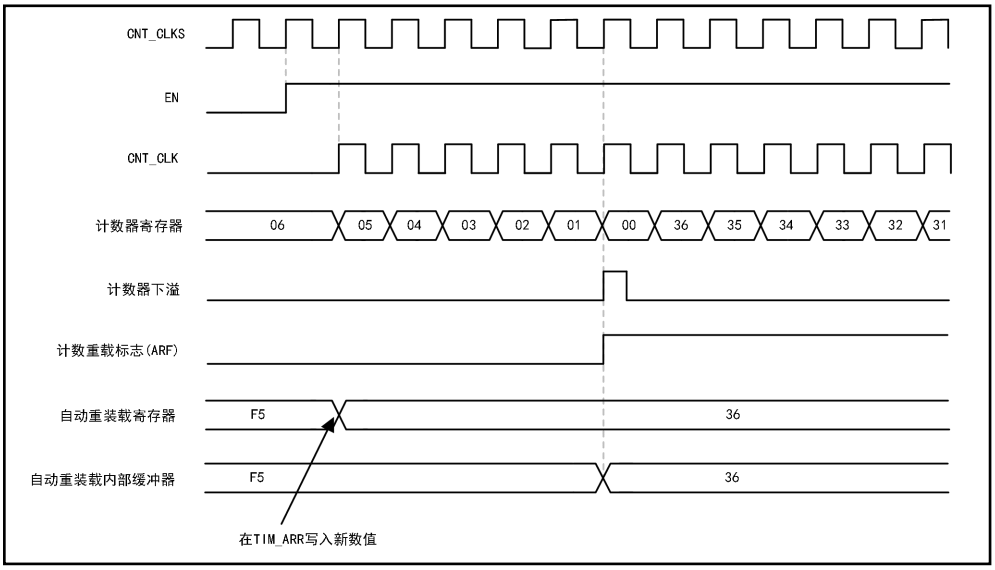


图 11-11 计数器时序图，内部时钟分频因子为 N



www.pai-ic.com | pengpai microelectronics

图 11-12 计数器时序图，修改自动重装载寄存器时的计数重载事件



11.3.2.4 单脉冲模式

相较于前述中的计数模式、单脉冲模式(OPM)是一个特例。

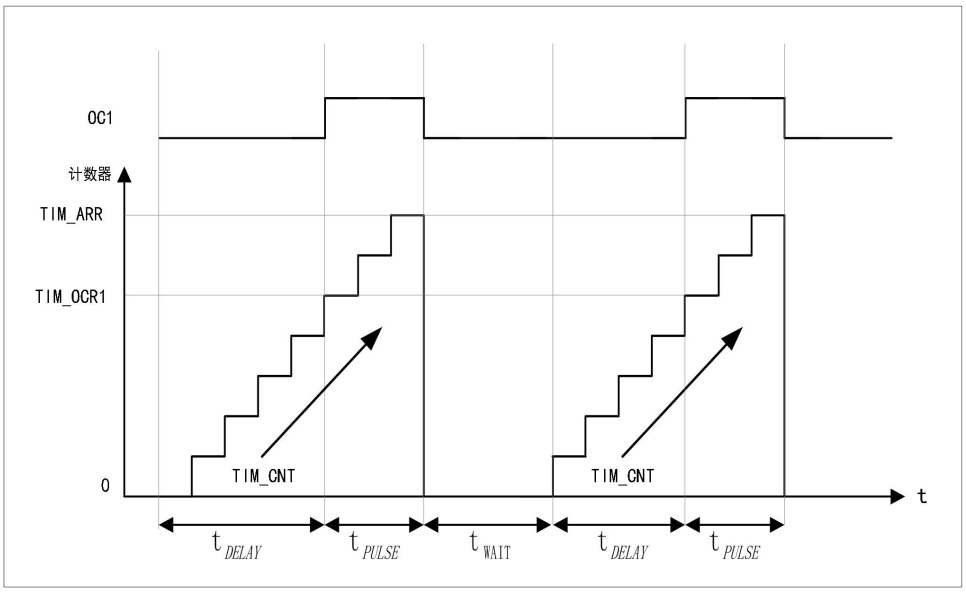
设置(TIMx_CR2 寄存器)中的“OPM”位以使能单脉冲模式、高级定时器的单脉冲模式(OPM)允许定时器产生一个脉宽可程序控制的脉冲或者一个脉冲时间。

单脉冲模式下、计数器计数到自动重装载值后溢出、并产生了计数器上溢(UpOVF)和计数器重载标志 ARF、紧接着计数器被自动停止。

仅当比较值与计数器的初始值不同时，才能产生一个脉冲。启动之前(当定时器正在等待触发)，必须如下配置：

- 向上计数方式：计数器 CNT < OCR1 ≤ ARR(特别地,OCR1>0)
- 向下计数方式：计数器 CNT > OCR1(CNT 从 ARR 重载)。

图 11-13 单脉冲模式的例子



通过设定合适的 TIMx_ARR 和 TIMx_OCR1 以产生相应的 t_{DELAY} 和 t_{PULSE} 并在 OC1 上生成一段可控的脉冲。

通过自定义的 t_{WAIT}(软件或定时器延时)可产生一段连续可控的脉冲。

www.pai-ic.com | pengpai microelectronics

11.3.3 定时器中断

TIMx 支持下列中断：

- ARI 计数重载中断
- OC1I 输出比较 1 中断
- IC1I 捕获 1 中断
- UIE 更新中断
- BKI 刹车中断

这些中断的实际使能位分布在 TIMx_CR2 寄存器、TIMx_CAPR1 寄存器和 TIMx_BDTR 寄存器中，当相关的中断使能位置‘1’、定时器在产生相应的事件后将同步生成一个中断请求到 NVIC，当 NVIC 中的 TIMx 中断被使能时，系统将产生对应的中断。

www.pai-ic.com | pengpai microelectronics

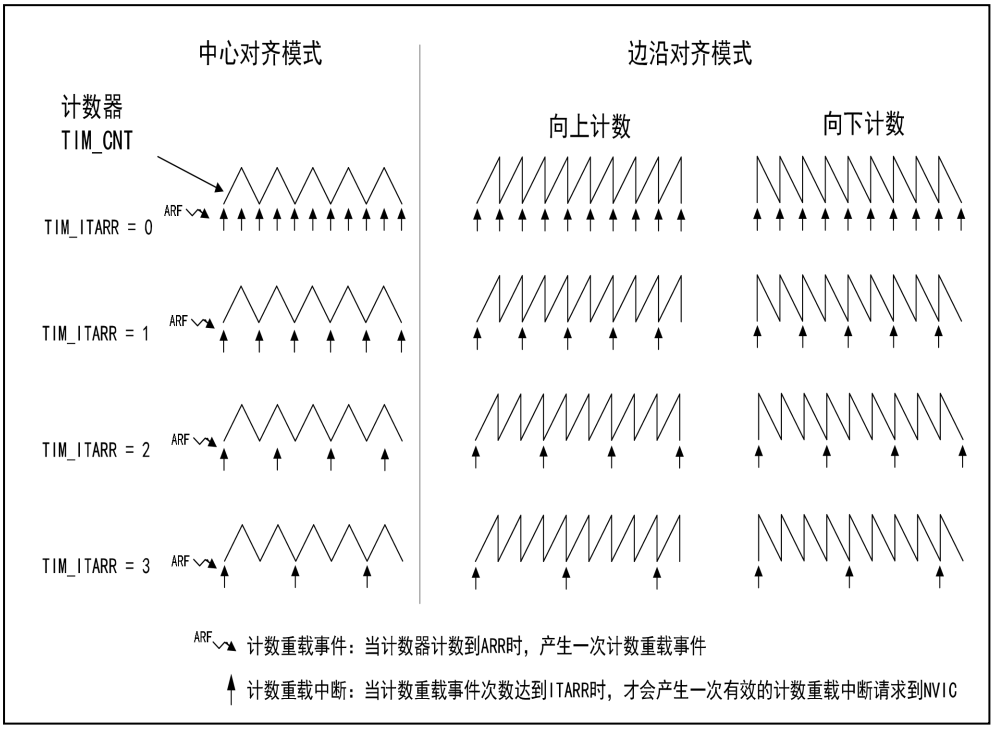
11.3.4 中断重复计数器

传统的定时器，计数重载事件与更新中断是同步的，但在一些应用中，要求更新中断频率的可控，此时，就可以使用中断重复计数器。

高级定时器集成了一个 4 位的中断重复计数器，支持 0 至 15 之间的任意数值对计数重载事件进行计数。

中断重复计数器 ITCNT 按照中断重复计数器值寄存器(TIMx_ITARR)中的值，对计数重载中断的次数进行计数，并将计数结果存放在中断重复计数器寄存器(TIMx_ITCNT)中，直到 ITCNT 溢出，才产生一次计数重载中断请求到 NVIC。

图 11-14 TIMx_ITARR 的寄存器设置，以及更新中断请求发出的频率



www.pai-ic.com | pengpai microelectronics

11.3.5 时钟选择

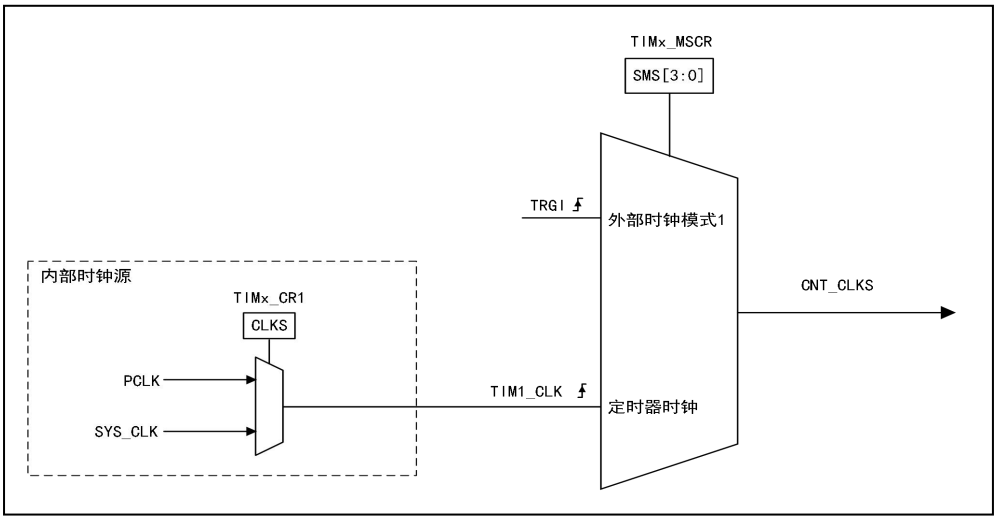
计数器时钟可由下列时钟源提供：

- 定时器时钟(TIMx_CLK)
- 外部时钟模式 1：外部输入引脚，由所选触发信号(TRGI)的上升沿提供计数器时钟
- 外部触发输入(ITRx)：使用 A 定时器作为 B 定时器的时钟源，例如，可将定时器 1 配置为定时器 5 的时钟源。更多详细信息，请参见”定时器同步”一节描述。

11.3.5.1 定时器时钟

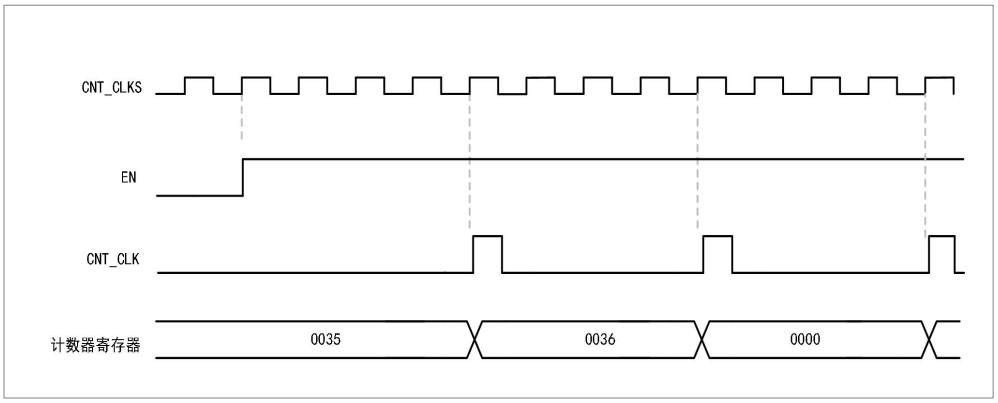
通过(TIMx_CR1 寄存器)的“CLKS”位可以选择定时器的时钟源 TIMx_CLK。如果禁止外部时钟模式 1，当 TIMx_CR1 寄存器的“EN”位写入‘1’时，计数器的时钟源 CNT_CLKS 就由内部时钟 TIMx_CLK 提供。

图 11-15 定时器时钟源框图



下图示出当 TIMx_ARR=0x36，计数器在向上计数模式下，内部时钟分频因子为 4 时的操作。

图 11-16 向上计数模式下的定时器时序图，内部时钟分频因子为 4

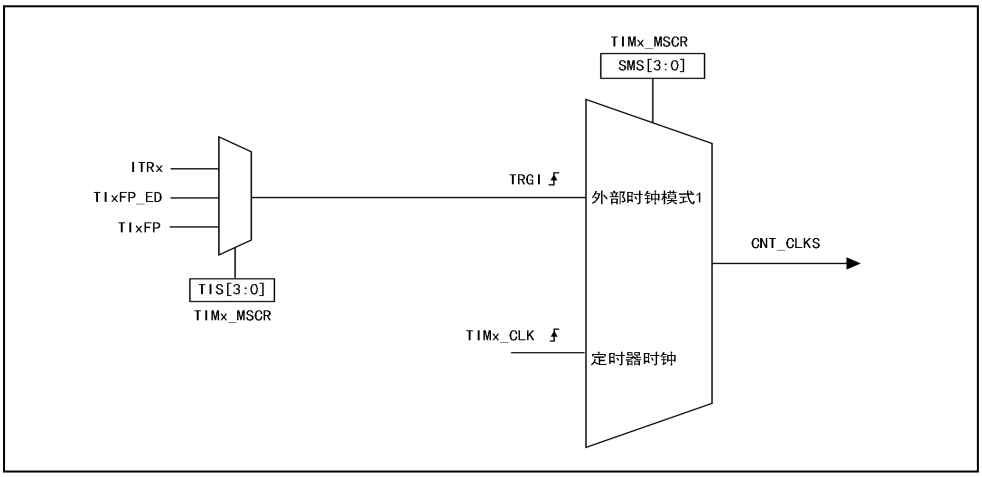


www.pai-ic.com | pengpai microelectronics

11.3.5.2 外部时钟源模式 1

当 TIMx_MSCR 寄存器中的“SMS”配置成“111”时，可选择此模式。计数器可在选定的输入信号上出现上升沿计数。

图 11-17 外部时钟源模式 1 框图



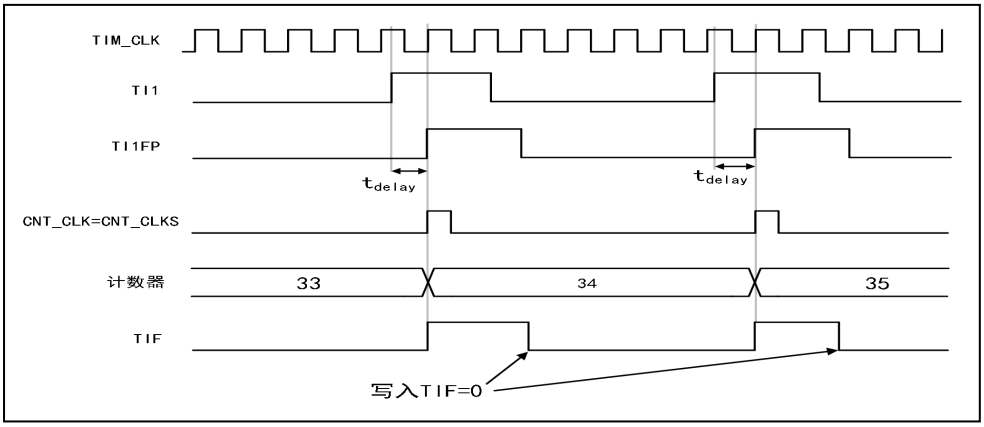
例如，要使向上计数器在 TI1FP 输入出现上升沿时计数，请执行以下步骤：

- 通过配置 TIMx_CAPR1 寄存器中“IC1S”位，来配置通道 1 输入源。
- 可以通过在 TIMx_CAPR2 寄存器中写入 IC1FR[2:0]位来配置输入滤波时间。
- 通过在 TIMx_CR3 寄存器中写入 CC1P=‘0’和 C1NP=‘0’来选择 TI1FP 上升沿极性。
- 通过在 TIMx_MSCR 寄存器中写入 TIS=“1000”来选择 TI1FP 作为触发输入源。
- 通过在 TIMx_MSCR 寄存器中写入 SMS=“111”，使定时器在外部时钟模式 1 下工作。
- 通过配置 TIMx_PSC 寄存器的“PSC”位以控制计数器频率，本例中“PSC”位为 0，每当 TI1FP 上出现一个上升沿，计数器+1。
- 通过在 TIMx_CR1 寄存器中写入 EN=‘1’来使能计数器。

注意：由于捕获预分频器不用于触发操作，因此无需对其进行配置。

当 TI1FP 出现上升沿时，计数器便会计数一次并且产生 TEV 事件，TIF 标志置‘1’。

图 11-18 外部时钟模式 1 下的控制电路



1. TI1 的上升沿与实际计数器时钟之间的延迟 t_{delay} 是由于滤波同步电路引起的。

www.pai-ic.com | pengpai microelectronics

11.3.6 数字滤波器

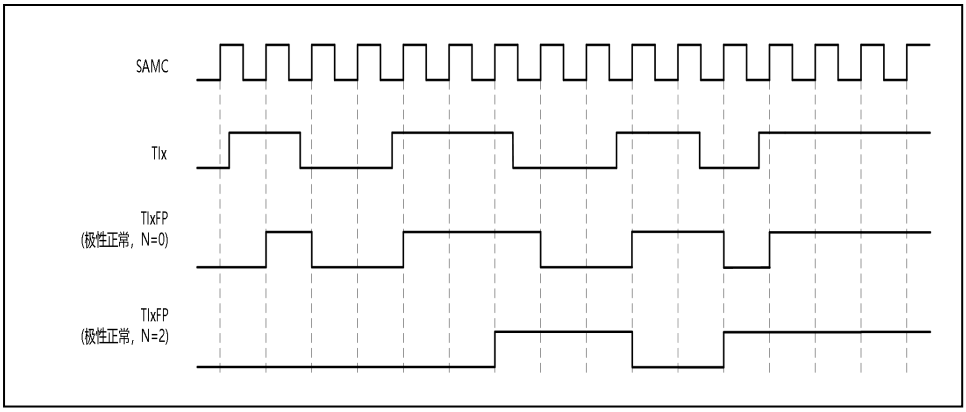
对于输入捕获通道 TI1，硬件会进行一个同步滤波处理。

滤波采样时钟(SAMC)由定时器时钟(TIMx_CLK)提供。通过配置 TIMx_CR1 寄存器的“SAMPSC”位，设置滤波采样时钟的频率(f_{SAMC})。

TI1 的滤波级数 N 可通过 TIMx_CAPR2 寄存器的“IC1FR”位进行配置。滤波器会对 TI1 输入信号按照 f_{SAMC} 进行 N 级采样(N 次连续采样)，当电平翻转后持续时间不小于设定的滤波级数 N 时钟周期时才认为当前的这次电平翻转为有效的电平变化沿，这样可滤除宽度小于采样级数 N 的 f_{SAMC} 周期的毛刺。

例如：假设信号边沿变化时，输入信号最多在 5 个内部时钟周期内发生抖动。因此，我们必须将滤波时间设置为大于 5 个内部时钟周期。在检测到 8 个具有新电平的连续采样(以 f_{SAMC} 频率采样)后，可以确认输入信号上的电平变化沿。

图 11-19 滤波时序图



注意：当 N=0 时，滤波器连续采样一次

www.pai-ic.com | pengpai microelectronics

11.3.7 输入捕获功能

输入捕获功能围绕着一个输入捕获值寄存器(TIMx_ICR1)，输入捕获通道内部集成的极性选择器、输入滤波器、边沿检测器、预分频器可用于检测一段脉冲、或任意电平沿的宽度。

最多支持 1 个捕获通道、每个捕获通道都支持独立的中断请求，以下两种信号类型可被电平和边沿检测器识别：

- 上升沿信号
- 下降沿信号

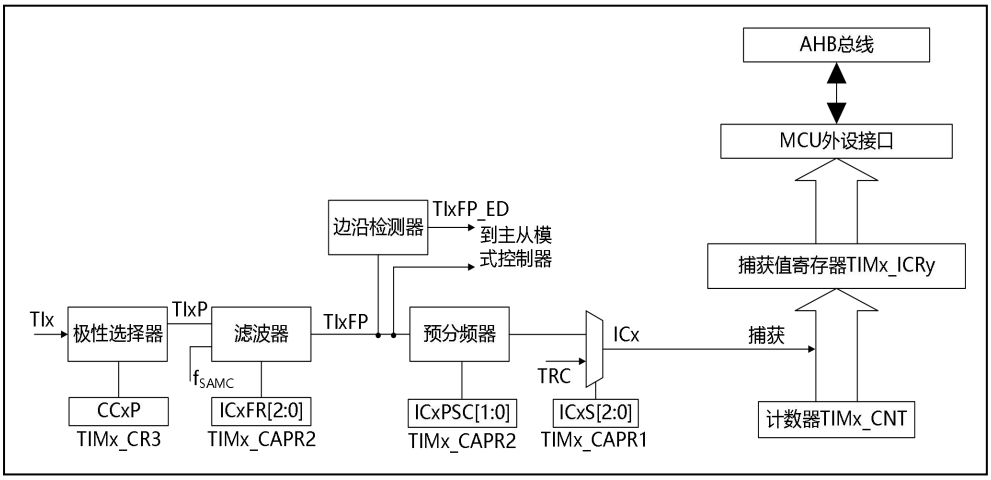
注意：TIMx_CH1 复用功能引脚上，不应该同时使能输入捕获功能和输出比较功能。

11.3.7.1 输入捕获通道

输入捕获通道内部都集成了极性选择器、滤波器和预分频器。

输入捕获通道对相应的 TIx 输入信号进行采样，经极性选择器、滤波器和预分频器后生成一个信号(TIxFP)，该信号，或其经边沿检测器后生成的信号(TIxFP_ED)可用作主从模式控制器的触发输入信号"TRGI"。TIxFP 信号也可用作输入捕获信号。

图 11-20 输入捕获通道的框图



www.pai-ic.com | pengpai microelectronics

11.3.7.2 输入捕获模式

在输入捕获模式下，当相应的 TIxFP 信号检测到跳变沿后，将使用输入捕获值寄存器(TIMx_ICRy)来锁存计数器的值。发生捕获时，(TIMx_SR 寄存器)中相应的“ICxR”或“ICxF”标志置‘1’，并可发送中断或触发 ADC 转换以及 DMA 请求(如果已使能)。可通过软件向“ICxR”或“ICxF”写入‘1’来给相应标志位清零。

以下示例说明了如何在通道 1 输入出现上升沿时将计数器的值捕获到 TIMx_ICR1 中。具体操作步骤如下：

- 设置 TIMx_CAPR1 寄存器的“IC1S”位域，选择输入捕获源。如捕获源选择 ICS1，且定时器是 TIM5，则可根据需要设置“ICS1S”位(“ICS1S”置‘1’表示 ICS1 由 TIM5_CH1、TIM6_CH1、TIM7_CH1 三路输入信号异或后输出)，选择输入捕获源所对应 GPIO 引脚需复用 TIMx_CH1 功能。
- 配置 TIMx 的时基单元
- 根据连接到定时器的信号，对所需的输入滤波时间进行编程(对 TIMx_CAPR2 寄存器中的“IC1FR”位进行编程)。
- 通过在 TIMx_CR3 寄存器中将“CC1P”位写入‘0’、TIMx_CAPR1 寄存器中将“IC1R”位写入‘1’，以选择 TI1 上的有效转换边沿(本例中为上升沿)。
- 对输入预分频器进行编程。在本例中，我们希望每次有效转换时都执行捕获操作，因此需要禁止预分频器(向 TIMx_CAPR2 寄存器中的“IC1PSC”位写入“00”)。
- 如果需要，可通过将 TIMx_CAPR1 寄存器中的“IC1I”位置‘1’来使能相关中断请求，或者通过将 TIMx_TDCR 寄存器中的“IC1RDE”位置‘1’来使能 DMA 请求。
- 如果需要，可通过将 TIMx_TACR 寄存器中的“IC1RAE”位置‘1’来使能触发 ADC。
- 设置 TIMx_CR1 寄存器的“EN”位启动计数器

本示例发生上升沿输入捕获时：

- 发生有效跳变沿时，TIMx_ICR1 寄存器会获取计数器的值。
- 将 TIMx_SR 寄存器的“IC1R”位置‘1’(中断标志)。
- 根据 TIMx_CAPR1 寄存器中的“IC1I”位生成中断。
- 根据 TIMx_TDCR 寄存器中的“IC1RDE”位生成 DMA 请求。
- 根据 TIMx_TACR 寄存器中的“IC1RAE”位触发 ADC。

注意：建议在读取捕获标志之前读取数据，这是为了避免丢失在读出捕获溢出标志之后和读取数据之前可能产生的捕获溢出信息。

www.pai-ic.com | pengpai microelectronics

11.3.8 输出比较功能

输出比较功能围绕着一个输出比较值寄存器，输出比较通道内部集成了输出模式控制器、刹车控制器、死区发生器、输出控制器、可以用来控制一个输出波形，或者指示一段给定的的时间已经到时。

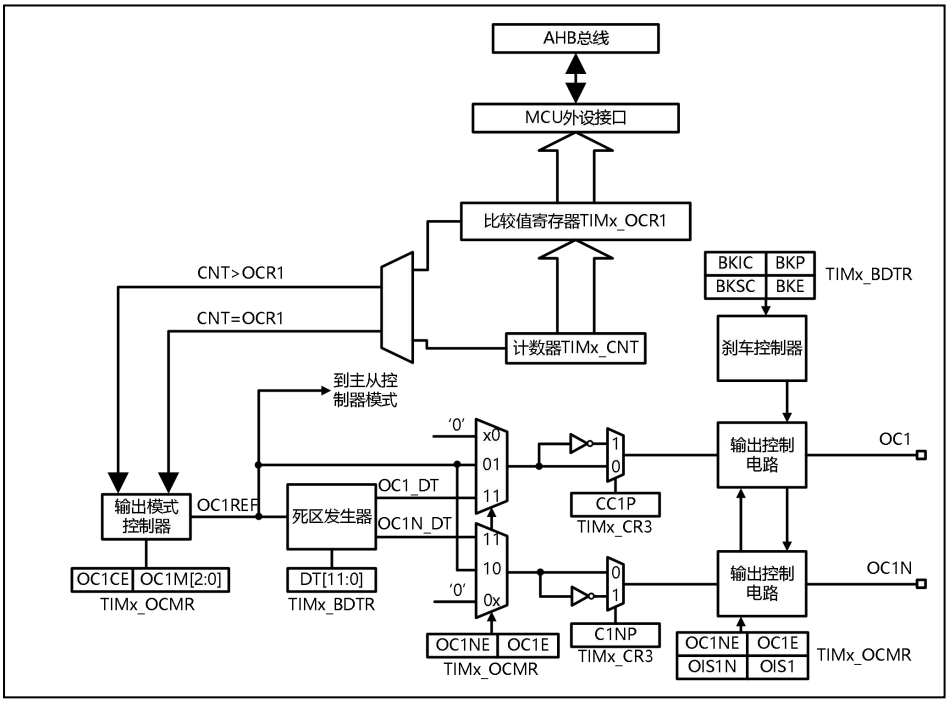
最多支持 1 个输出通道和 1 个互补输出通道，当计数器值与比较值匹配时产生中断请求或 DMA 请求。

注意：一个 TIMx_CH1 复用功能引脚上，不应该同时使能输入捕获功能和输出比较功能。

11.3.8.1 输出比较通道

输出比较通道生成一个中间波形作为基准：OC1REF（高电平有效），这个基准信号被注入输出比较通道内部的信号链，信号链的末端的 OCx/OCxN 将根据信号链的控制逻辑输出不同的电平信号。

图 11-21 输出比较通道的框图



11.3.8.2 强制输出模式

强制输出模式下，输出比较信号(OC1REF 和相应的 OC1/OC1N)能够由软件强制设置为有效或无效状态，而不依赖于输出比较寄存器和计数器之间的任何比较结果，共有两个可配置的选择：

- TIMx_OCMR 寄存器的“OC1M”位为“110”，强制 OC1REF 为无效电平
- TIMx_OCMR 寄存器的“OC1M”位为“111”，强制 OC1REF 为有效电平

无论如何，TIMx_OCR1 寄存器与计数器之间的比较仍会执行，而且允许将标志置‘1’。因此可发送相应的中断、DMA 请求和 TADC 同步信号。

注意：强制输出模式下，OC1/OC1N 的输出电平由 TIMx_OCMR 寄存器的“OIS1/OIS1N”位决定。例如：OIS1=1 时，强制 OC1REF 为无效电平时，OC1 仍为高电平。

www.pai-ic.com | pengpai microelectronics

11.3.8.3 输出比较模式

此功能用于控制输出波形，或指示已经过某一时间段。

当计数器向上计数时与输出比较值寄存器 1 匹配(OC1U)或者向下计数时与输出比较值寄存器 1 匹配(OC1D)时，输出比较功能：

- 将为相应的输出引脚分配一个可编程值，该值由输出比较模式(TIMx_OCMR 寄存器中的“OC1M”位)和输出极性(TIMx_CR3 寄存器中的“CC1P”位)定义。匹配时，输出引脚既可保持其电平(OC1M=000)，也可设置为有效电平(OC1M=100)、无效电平(OC1M=101)或进行翻转(OC1M=011)等。
- 将 TIMx_SR 状态寄存器中的“OC1F”标志置‘1’。
- 如果相应中断使能位(TIMx_CR2 寄存器中的“OC1I”位)置‘1’，将生成中断。
- 如果相应 DMA 使能位(TIMx_TDCR 寄存器的“OC1DE”位)置‘1’，将发送 DMA 请求。
- 如果相应触发 ADC 使能位(TIMx_TACR 寄存器的“OC1UE”或“OC1DE”位)置‘1’，将触发 ADC。

在输出比较模式下，更新事件 UEV 或计数重载事件会影响 OC1REF 和 OC1 输出。同步的精度可以达到计数器的一个计数周期。输出比较模式也可用于输出单脉冲（在单脉冲模式下）。

输出比较模式的配置步骤：

- 在相应的复用功能 GPIO 上、复用 TIMx_CH1 功能。
- 配置 TIMx 的时基单元
- 选择计数器时钟（内部、外部、预分频器）
- 在 TIMx_ARR 和 TIMx_OCR1 寄存器中写入所需数据
- 如果要生成中断请求，则需将 TIMx_CR2 寄存器中的“OC1I”位置‘1’
- 如果要生成 DMA 请求，则需将 TIMx_TDCR 寄存器中的“OC1DE”位置‘1’
- 如果需要触发 ADC，则需将 TIMx_TACR 寄存器中的“OC1UE”或“OC1DE”位置‘1’
- 通过配置 TIMx_OCMR 寄存器中的“OC1M”位，以选择输出比较模式
- 配置 TIMx_OCMR 寄存器中的“OC1E”位，以使能通道输出
- 如有需要、配置 TIMx_OCMR 寄存器中的“CC1P”位和“OIS1”位，以选择输出通道正常运行时的有效电平及空闲状态时的输出电平
- 如果需要、配置 TIMx_OCMR 寄存器中的“OC1NE”、“C1NP”和“OIS1N”位，这些位用于使能互补通道输出、选择互补通道输出正常运行时的有效电平及空闲状态时的输出电平
- 设置 TIMx_CR1 寄存器的“EN”位启动计数器

当发生一个输出比较时：

- 通道 OC1 根据 OC1M 和 CC1P 的配置输出电平
- 如果使能了互补通道 OC1N，则 OC1N 根据 OC1M 和 C1NP 的配置输出电平
- TIMx_SR 寄存器中对应的标志将被硬件置‘1’
- 根据 TIMx_CR2 寄存器中的“OC1I”位生成中断
- 根据 TIMx_TDCR 寄存器中的“OC1DE”位生成 DMA 请求
- 根据 TIMx_TACR 寄存器中的“OC1UE”和“OC1DE”位触发 ADC

11.3.9 PWM 模式

脉冲宽度调制模式可以产生一个由 TIMx_ARR 寄存器确定频率、由 TIMx_OCR1 寄存器确定占空比的信号。

在 TIMx_OCMR 寄存器中的 OC1M 位写入‘001’(PWM 模式 1)或‘010’(PWM 模式 2)，能够独立地设置 OC1 输出通道产生一路 PWM。

在 PWM 模式(模式 1 或模式 2)下，TIMx_CNT 和 TIMx_OCR1 始终在进行比较，以确定是 TIMx_CNT≥TIMx_OCR1 还是 TIMx_CNT≤TIMx_OCR1（取决于计数器计数方向）。

根据 TIMx_CR1 寄存器中“CMS”位的状态，定时器能够产生边沿对齐的 PWM 信号或中央对齐的 PWM 信号，在边沿对齐模式下，通过 DIR 位可以设置计数器向上或向下计数。

11.3.9.1 PWM 边沿对齐模式

- 向上计数配置

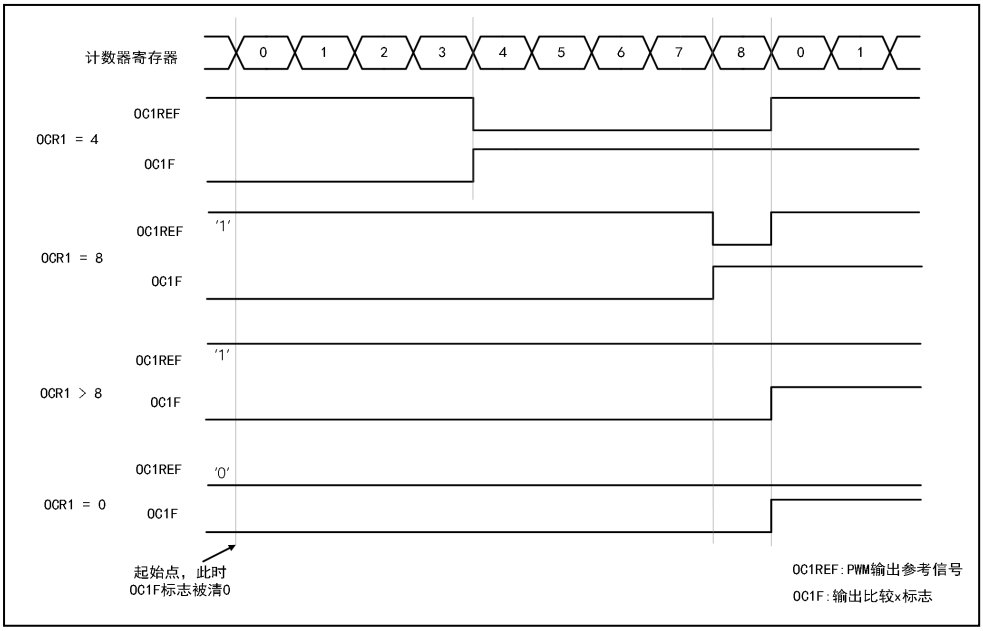
将 TIMx_CR1 寄存器中的 DIR 位清‘0’的时候执行向上计数。参考向上计数模式小节。

下面是一个 PWM 模式 1 的例子：

1. 当 TIMx_CNT<TIMx_OCR1 时，PWM 参考信号 OC1REF 输出高电平，否则输出低电平。
2. 当 TIMx_OCR1 的值大于自动重装载值(TIMx_ARR)，则 OC1REF 保持为高电平。
3. 当 TIMx_OCR1 的值为 0，则 OC1REF 保持为低电平。

下图为 TIMx_ARR=8 时边沿对齐的 PWM 波形实例。

图 11-22 边沿对齐的 PWM 波形(ARR=8)



www.pai-ic.com | pengpai microelectronics

- 向下计数的配置

将 TIMx_CR1 寄存器中的 DIR 位置‘1’的时候执行向下计数。参考向下计数模式小节。

下面是一个 PWM 模式 1 的例子：

1. 当 TIMx_CNT>TIMx_OCR1 时，OC1REF 输出低电平，否则输出高电平。
2. 当 TIMx_OCR1 中的值大于自动重装载值(TIMx_ARR)，则 OC1REF 保持为高电平。
3. 当 TIMx_OCR1 中的值为 0，则 OC1REF 保持为低电平。

11.3.9.2 PWM 中央对齐模式

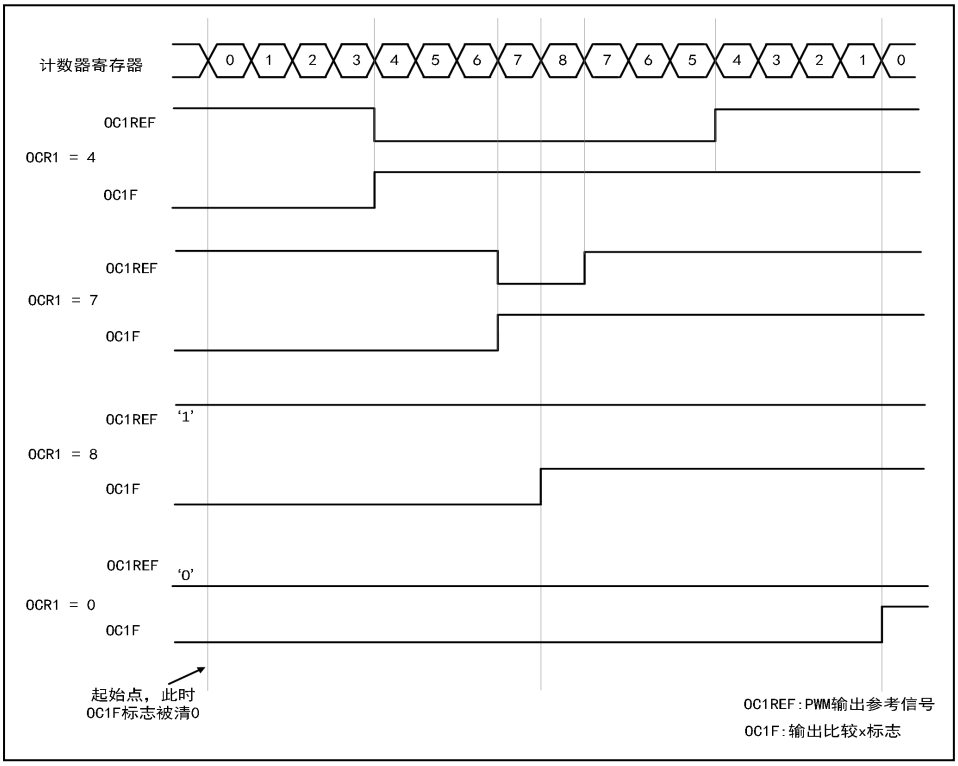
当 TIMx_CR1 寄存器中的“CMS”位为‘1’时执行中央对齐模式计数。

中央对齐模式下，输出比较标志在计数器向上和向下计数时被分别置‘1’，一个中央计数周期内将产生两次计数重载事件，TIMx_CR1 寄存器中的计数方向位(DIR)此时将由硬件更新，此时若软件写该位将会破坏此模式下计数。参照中央对齐模式小节的描述。

下图给出了一些中央对齐的 PWM 波形例子：

- TIMx_ARR=8
- PWM 模式 1
- CMS 为‘1’

图 11-23 中央对齐的 PWM 波形



使用中央对齐模式的提示：

- 首次进入中央对齐模式时，计数器计数方向为 TIMx_CR1 寄存器中“DIR”位的值
- TIMx_CR1 寄存器中“DIR”位的值随中央计数方向的切换而改变
- 使用中心对齐模式最为保险的方法是：在启动计数器前通过软件生成更新（将 TIMx_CR1 寄存器中的“UG”位置‘1’），并且不要在定时器运行过程中对“DIR”位执行写操作。

www.pai-ic.com | pengpai microelectronics

11.3.9.3 互补输出和死区插入

普通定时器(TIMx)能够输出 1 路主输出和 1 路互补输出；通过内部集成的死区控制器、还能够管理输出的瞬时状态，以避免推挽式连接的两个晶体管开关同时导通。
避免推挽式连接的两个晶体管开关同时导通的这段时间通常被称为死区时间，用户应该根据连接的输出器件和它们的特性(电平转换的延时、电源开关的延时等)来调整死区时间。
互补输出可以独立选择输出极性(主输出 OC1 或互补输出 OC1N)。可通过对 TIMx_CR3 寄存器中的“CC1P”和“C1NP”位执行写操作来完成极性选择。
TIMx_OCMR 寄存器的“OC1E”和“OC1NE”位同时置‘1’时，将使能死区插入。
TIMx_BDTR 寄存器中的“DT[11:0]”位用于控制所有通道的死区生成。将基于参考信号 OC1REF 生成 2 个输出 OC1 和 OC1N。如果 OC1 和 OC1N 为高电平有效：

- 输出信号 OC1 与参考信号相同，只是其上升沿相对参考上升沿存在延迟。
- 输出信号 OC1N 与参考信号相反，并且其上升沿相对参考下降沿存在延迟。

互补输出的配置步骤：

- 在相应的复用功能 GPIO 上、复用 TIMx_CH1 和 TIMx_CH1N 功能。
- 配置 TIMx 的时基单元
- 将相应的数据写入 TIMx_OCR1 寄存器中
- 配置 TIMx_OCMR 寄存器的“OCxM”位，从下列两种输出比较模式中选择：
  - 001： PWM 模式 1
  - 010： PWM 模式 2
- 配置 TIMx_OCMR 寄存器的“CC1P”和“C1NP”位，选择 PWM 有效电平
- 配置 TIMx_OCMR 寄存器的“OIS1”和“OIS1N”位，选择空闲状态时的输出电平
- 配置 TIMx_OCMR 寄存器的“OC1E”和“OC1NE”位，使能主通道和互补通道输出
- 如有需要、配置 TIMx_BDTR 寄存器的“BKE”以使能定时器刹车输入功能；再通过配置(TIMx_BKICR 寄存器)、可选择多达 8 种的定时器刹车输入源
- 设置 TIMx_CR1 寄存器的“EN”位启动计数器
- 如果要产生一个输出比较中断请求，设置 TIMx_CR2 寄存器中的“OC1I”位
- 如果要产生一个输出比较 DMA 请求，设置 TIMx_TDCR 寄存器中的“OC1DE”位
- 如果要产生一个输出比较触发 ADC，设置 TIMx_TACR 寄存器中的“OC1UE”或“OC1DE”位

死区插入的配置步骤：

- 在互补输出配置完毕的基础上，配置 TIMx 刹车和死区寄存器 TIMx_BDTR，TIMx_BDTR 提供了一个长度 12 位的死区时间配置位“DT”，支持数值 0~4095 的范围内配置死区时间，单位为 1 个未经预分频的计数器时钟源(CNT_CLKS)周期。

注意：死区时间的配置仅在互补输出时生效。如果死区时间大于当前有效电平的持续时间(OC1 或者 OC1N)，则不会产生相应的脉冲。

www.pai-ic.com | pengpai microelectronics

下面几张图显示了输出比较源信号(OC1REF)和 OC1REF 通过死区控制器输出的信号(OC1，OC1N)之间的关系。(在这些示例中，假定 CC1P=0、C1NP=0、OC1E=1 并且 OC1NE=1)

图 11-24 带死区插入的互补输出

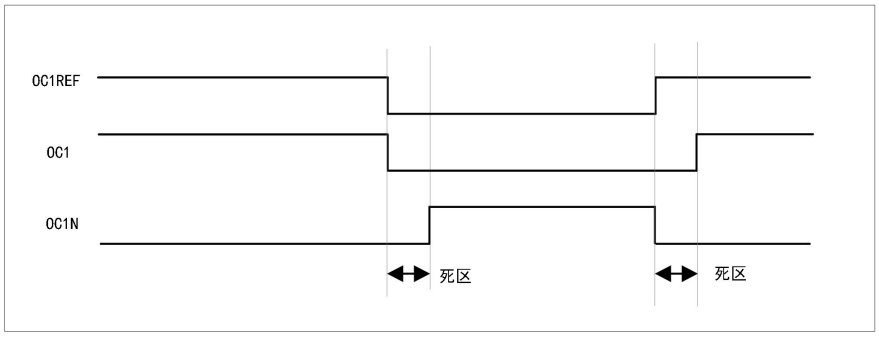


图 11-25 死区波形延迟大于负脉冲(负占空比 < 50%，DT > (ARR - OCR1))

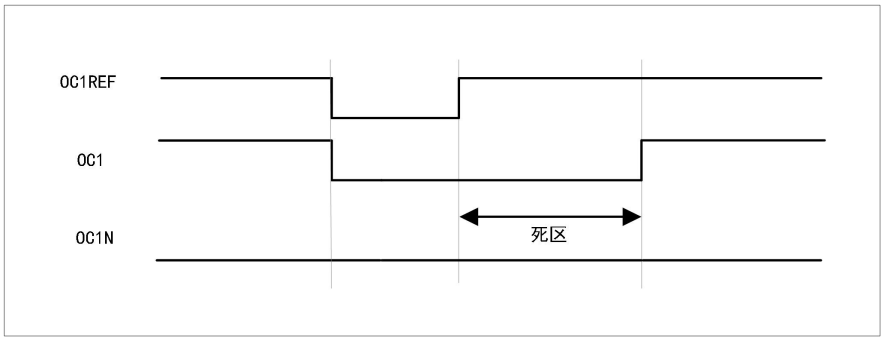


图 11-26 死区波形延迟大于正脉冲(正占空比 < 50%，DT > OCR1)

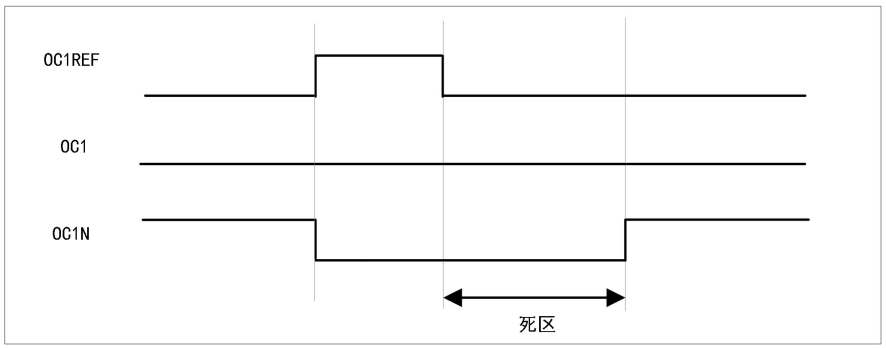
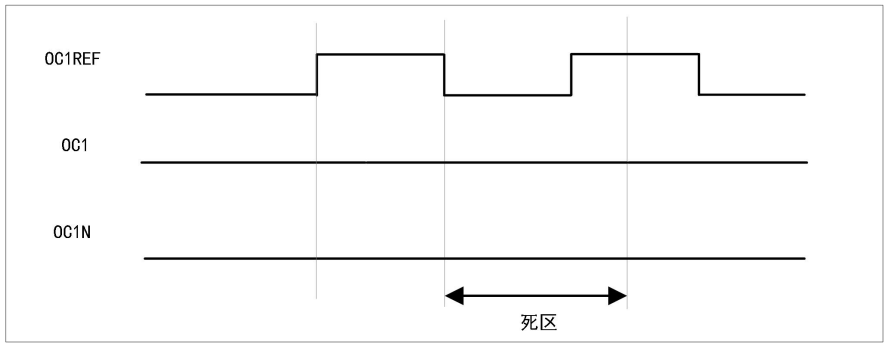


图 11-27 死区波形延迟大于正脉冲(占空比 = 50%，DT > OCR1)



www.pai-ic.com | pengpai microelectronics

11.3.9.4 刹车功能

刹车功能用于保障系统可以第一时间将 PWM 关闭，并将各引脚的输出电平置于预期的空闲状态，或强制关闭定时器。

刹车源可以是：

- 刹车输入引脚(TIMx_BKIN)
- 比较器输出(CMP0_OUT/CMP1_OUT/CMP2_OUT/CMP3_OUT)
- 软件刹车(TIMx_BDTR 寄存器“BKSC”位控制)
- 时钟失效事件(HSE 失效)
- PVD 事件

上述刹车源可以同时被启用，当多个刹车源有效时，总是最先发生的刹车源事件决定最高优先级，最后发生的刹车源事件决定刹车时间的长度。

芯片复位后，刹车功能处于禁止状态。将 TIMx_BDTR 寄存器中的“BKE”位置‘1’，可使能刹车功能。刹车输入的极性可通过该寄存器中的“BKP”位来选择。“BKE”和“BKP”位可同时修改。

刹车功能的配置步骤：

- 配置(TIMx_BKICR 寄存器)，以选择当前的刹车源
- 设置 TIMx_BDTR 寄存器的“BKP”位，以选择刹车输入信号的极性
- 设置 TIMx_BDTR 寄存器的“BKE”位，以使能刹车功能
- 如果需要、设置 TIMx_BDTR 寄存器的“BKIC”位，以使能刹车后关闭定时器
- 如果要产生一个刹车中断请求，设置 TIMx_BDTR 寄存器中的“BKI”位

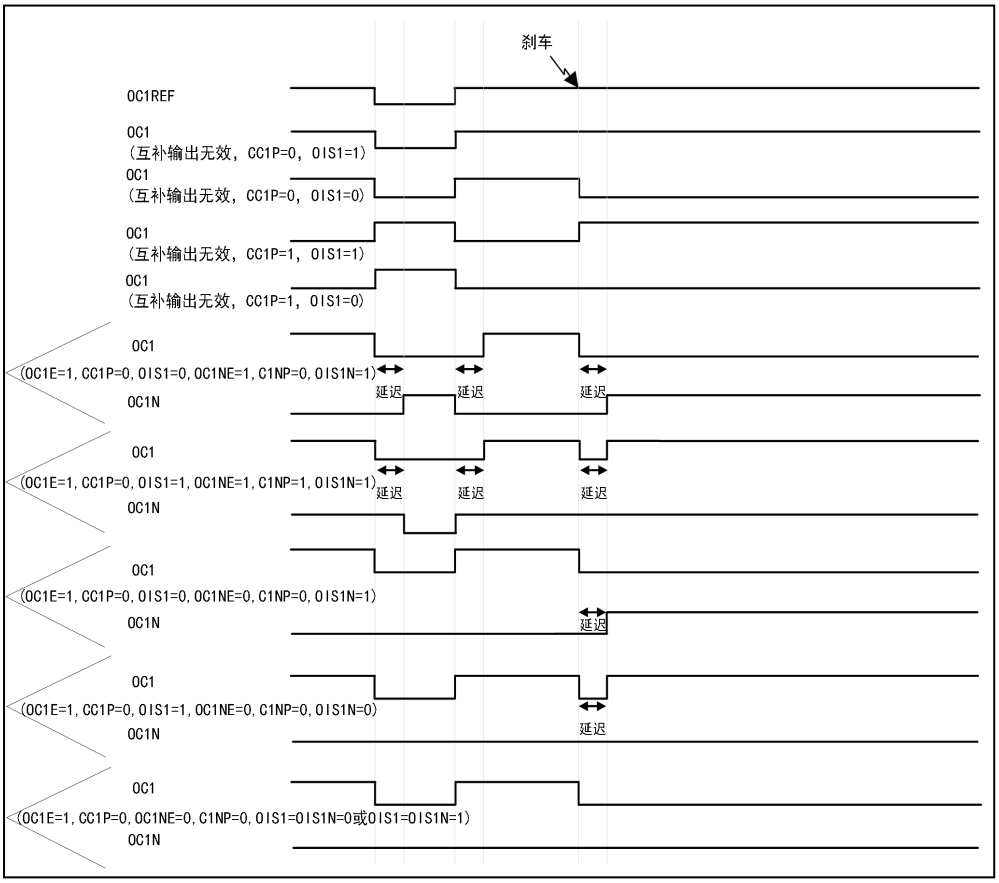
当发生一个刹车事件 BEV 时：

- 通道 OC1 和 OC1N 处于空闲状态
- 通道 OC1 根据 OIS1 的配置输出空闲状态电平
- 如果使能了互补通道 OC1N，则刹车后、则 OC1N 根据 OIS1N 的配置输出空闲状态电平
- (TIMx_SR)寄存器中对应的 BIF 标志将被硬件置‘1’
- 如果使能了刹车中断 BKI，则会产生一个 TIMx 中断请求到 NVIC。

www.pai-ic.com | pengpai microelectronics

下图显示响应刹车的输出实例。

图 11-28 响应刹车的输出



www.pai-ic.com | pengpai microelectronics

11.3.10 定时器输入异或功能

只有定时器 TIM5 存在输入异或功能。通过 TIM5_CAPR1 寄存器中的“ICS1S”位，可将 ICS1 的输入信号连接到异或门的输出，从而将 TIM5_CH1、TIM6_CH1 和 TIM7_CH1 这三个输入引脚组合在一起。

异或输出可与触发或输入捕获等所有定时器输入功能配合使用。可通过高级定时器章的”连接霍尔传感器”一节了解此功能。

www.pai-ic.com | pengpai microelectronics

11.3.11 TIMx 与外部触发同步

高级定时器和普通定时器从内部连接在一起，主定时器的触发输出可以当从定时器的触发输入，以实现定时器同步或链接。它们可在以下几种模式下实现同步：复位模式、门控模式和触发模式。

表 11-1 TIMx 处于从模式时、内部可选的主定时器触发连接

从 TIM	ITR0	ITR1	ITR2	ITR3
TIM5	TIM1	TIM8	TIM6	TIM7
TIM6	TIM5	TIM8	TIM1	TIM7
TIM7	TIM5	TIM8	TIM6	TIM1

11.3.11.1 从模式：复位模式

当触发输入信号产生变化时，计数器及其预分频器可重新初始化。此外，还会生成更新事件 UEV。然后，所有预装载寄存器(TIMx_ARR 和 TIMx_OCR1)都将更新。

在以下示例中，TI1FP 输入上上出现上升沿时，向上计数器清零：

- 配置输入滤波时间(本例中不需要滤波)。由于捕获预分频器不用于触发操作，因此无需对其进行配置。在 TIMx_CR3 寄存器中写入 CC1P='0'和 C1NP='0'，验证极性(仅检测 TI1FP 上升沿)。
- 在 TIMx_MSCR 寄存器中写入 TIS="1000"，选择 TI1FP 作为输入触发源。
- 在 TIMx_MSCR 寄存器中写入 SMS="100"，将定时器配置为复位模式。
- 通过在 TIMx_PSC 寄存器中写入 PSC=1，本例对计数器时钟源进行 2 分频。
- 在 TIMx_CR1 寄存器中写入 EN='1'，启动计数器。

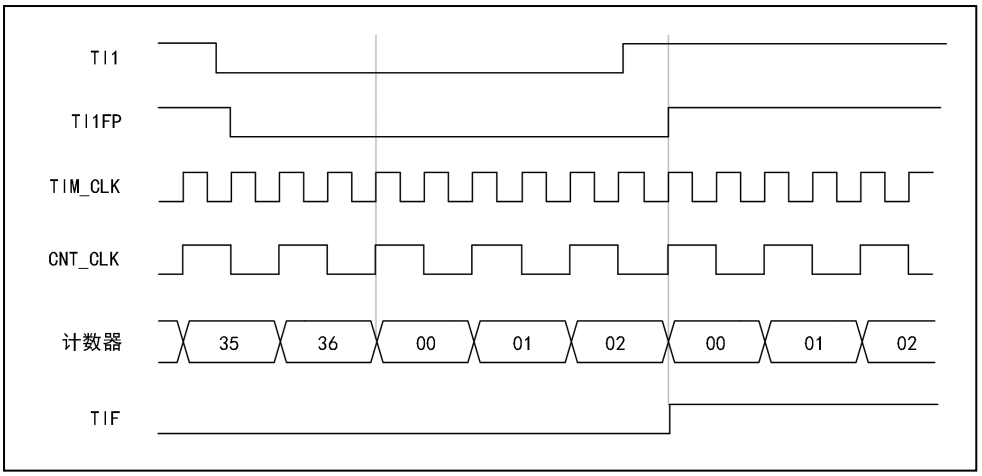
计数器使用 CNT_CLK 计数，然后正常运转，直到出现 TI1FP 上升沿。

当 TI1FP 出现上升沿时，计数器清零，然后重新从 0 开始计数。同时，产生 TEV 事件，且触发标志(TIMx_SR 寄存器中的"TIF"位)置'1'，并且还能够：

- 发送中断(取决于 TIMx_MSCR 寄存器中的"TIE"位)
- DMA 请求(TIMx_TDCR 寄存器中的"TDE"位)
- 触发 ADC(TIMx_TACR 寄存器中的"TAE"位)

下图显示了本示例自动重载寄存器 TIMx_ARR=0x36 时的相关行为。

图 11-29 复位模式下的控制电路



www.pai-ic.com | pengpai microelectronics

11.3.11.2 从模式：门控模式

输入信号的电平可用来使能计数器。

在以下示例中，向上计数器仅在 TI1FP 输入为高电平时计数：

- 配置输入滤波时间(本例中 TI1FP=$\overline{TI1}$，不需要滤波)。在 TIMx_CR3 寄存器中写入 CC1P='1'和 C1NP='0'，以确定极性(仅检测 TI1FP 高电平)。
- 在 TIMx_MSCR 寄存器中写入 TIS="1000"，选择 TI1FP 作为输入触发源。
- 在 TIMx_MSCR 寄存器中写入 SMS="101"，将定时器配置为门控模式。
- 通过在 TIMx_PSC 寄存器中写入 PSC=1，本例对计数器时钟源进行 2 分频。
- 在 TIMx_CR1 寄存器中写入 EN='1'，启动计数器(在门控模式下，如果 EN=0，则无论触发输入电平如何，计数器都不启动)。

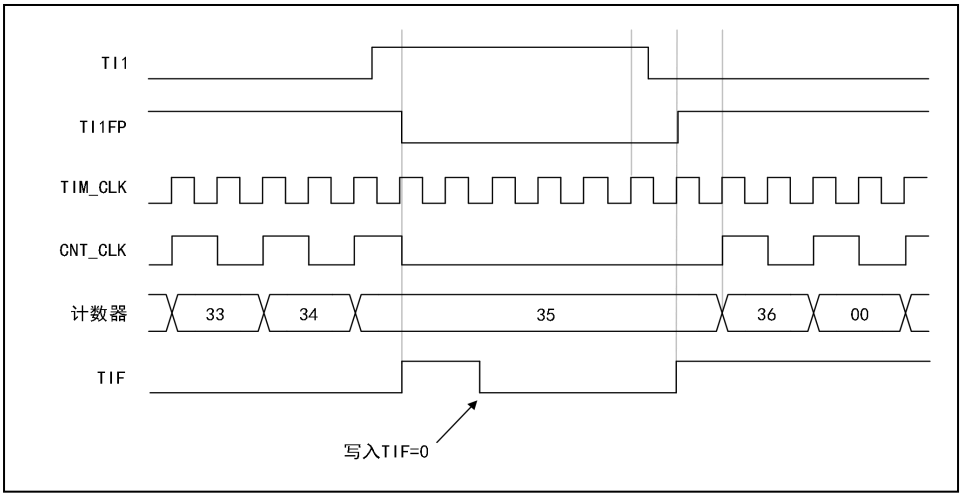
本例中只要 TI1FP 为高电平，计数器就开始根据 CNT_CLK 计数，直到 TI1FP 变为低电平时停止计数。

计数器启动或停止时，都会同步产生一个 TEV 事件，此时(TIMx_SR 寄存器)中的"TIF"标志都会置'1'，并且还能够：

- 发送中断(取决于 TIMx_MSCR 寄存器中的"TIE"位)
- DMA 请求(TIMx_TDCR 寄存器中的"TDE"位)
- 触发 ADC(TIMx_TACR 寄存器中的"TAE"位)

下图显示了本示例自动重载寄存器 TIMx_ARR=0x36 时计数器的相关行为。

图 11-30 门控模式下的控制电路



www.pai-ic.com | pengpai microelectronics

11.3.11.3 从模式：触发模式

所选输入上发生某一事件时可以启动计数器。

在以下示例中，TI1FP 输入上出现上升沿时，计数器向上计数启动：

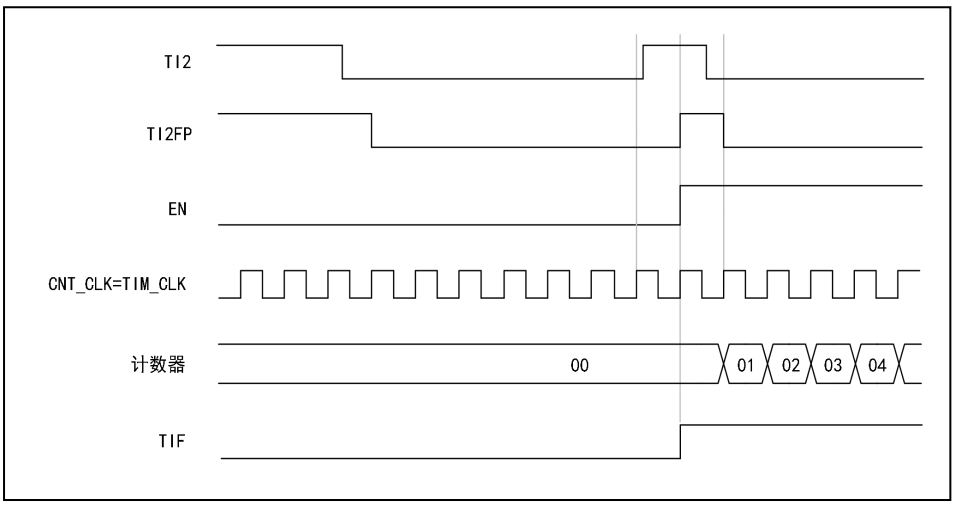
- 配置输入滤波时间(本例中不需要任何滤波)。在 TIMx_CR3 寄存器中写入 CC1P='0'和 C1NP='0'，验证极性(仅检测 TI1FP 上升沿)。
- 在 TIMx_MSCR 寄存器中写入 TIS="1000"，选择 TI1FP 作为输入触发源。
- 在 TIMx_MSCR 寄存器中写入 SMS="110"，将定时器配置为触发模式。
- 通过在 TIMx_PSC 寄存器中写入 PSC=0，本例对计数器时钟源不分频。

本例中当 TI1FP 出现上升沿时，此时如果定时器不使能(TIMx_CR 寄存器的"EN"位置 0)，则硬件自动使能定时器。计数器开始根据 CNT_CLK 计数，并且同步生成一个 TEV 事件，此时 TIMx_SR 寄存器中的"TIF"标志置'1'，并且还能够：

- 发送中断(取决于 TIMx_MSCR 寄存器中的"TIE"位)
- DMA 请求(TIMx_TDCR 寄存器中的"TDE"位)
- 触发 ADC(TIMx_TACR 寄存器中的"TAE"位)

下图显示了本示例自动重载寄存器 TIMx_ARR=0x36 时计数器的相关行为。

图 11-31 触发模式下的控制电路



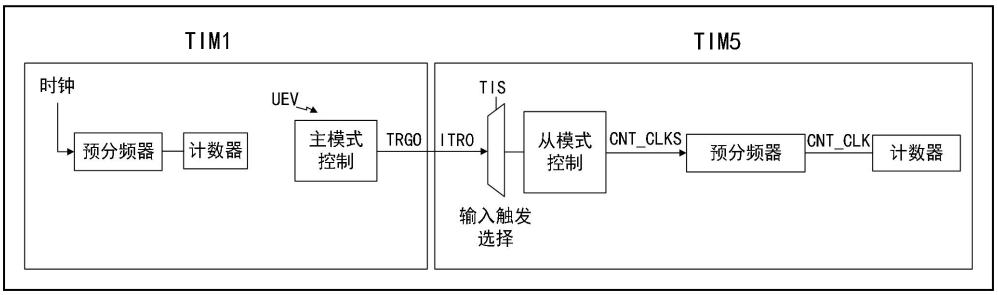
www.pai-ic.com | pengpai microelectronics

11.3.12 定时器同步

高级定时器(TIM1/TIM8)和普通定时器(TIM5/6/7)从内部连接在一起，以实现定时器同步或级联。当某个定时器配置为主模式时，可对另一个配置为从模式的定时器的计数器执行复位、启动、停止操作或为其提供时钟。
下图简要介绍了触发选择和主模式选择框图。

11.3.12.1 外部时钟模式 1——将 A 定时器用作 B 定时器的时钟源

图 11-32 主/从定时器示例



例如，可以将 TIM1 配置为 TIM5 的预分频器。为此：

- 将定时器 1 配置为主模式(TIM1_MSCR 寄存器的 SMS=“000”)，以便每次发生更新事件 UEV 或计数重载事件时都输出一个周期性触发信号。如果在 TIM1_MSCR 寄存器中写入 TOS=“0010”，则每次生成更新事件或计数重载时，TRGO 都会输出一个上升沿。
- 要将 TIM1 的 TRGO 输出连接到 TIM5，必须将 TIM5 配置为从模式，使用 ITR0 作为内部触发。通过 TIM5_MSCR 寄存器中的 TIS 位（写入 TIS=“0000”）可对此进行选择。
- 然后将从模式控制器设为外部时钟模式 1(在 TIM5_MSCR 寄存器中写入 SMS=“111”)。这样一来，TIM5 的时钟将由 TIM1 周期性触发信号的上升沿(与 TIM1 的计数器上溢对应)提供。
- 最后必须通过将这两个定时器的相应“EN”位(TIMx_CR1 寄存器)置‘1’同时使能二者。

www.pai-ic.com | pengpai microelectronics

11.3.12.2 门控模式——使用 A 定时器使能 B 定时器

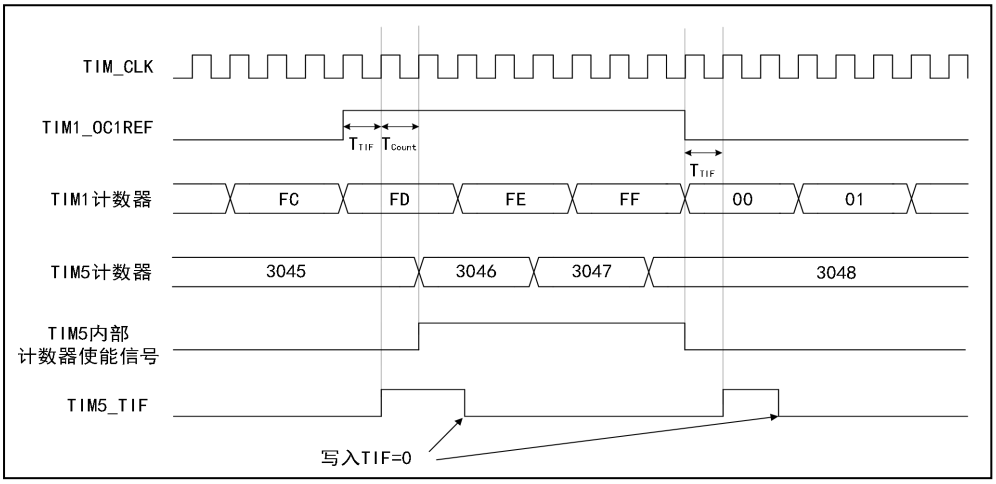
本例中通过 TIM1 的输出比较 1 来使能 TIM5，如下图所示。

仅当 TIM1 的 OC1REF 为高电平时，TIM5 才根据分频后的内部时钟进行计数。本例中，两个计数器的时钟频率都基于同一个时钟源 PCLK 生成的 TIMx_CLK，通过各自预分频器执行 3 分频($f_{CNTx_CLK} = f_{TIMx_CLK}/3$)。

- 将 TIM1 配置为主模式(TIM1_MSCR 寄存器的 SMS="000")，发送其输出比较 1 参考信号(OC1REF)作为触发输出(TIM1_MSCR 寄存器中的 TOS="0100")。
- 配置 TIM1 的 OC1REF 波形(TIM1_OCMR 寄存器)。
- 配置 TIM5 以接收来自 TIM1 的输入触发(TIM5_MSCR 寄存器中的 TIS="0000")。
- 将 TIM5 配置为门控模式(TIM5_SMCR 寄存器中的 SMS="101")。
- 通过向 EN 位(TIM5_CR1 寄存器)写入'1'使能 TIM5。
- 通过向 EN 位(TIM1_CR1 寄存器)写入'1'启动 TIM1。

注意：TIM5 计数器时钟与 TIM1 计数器不同步，此模式仅影响 TIM5 计数器的内部使能信号。

图 11-33 使用 TIM1 的 OC1REF 对 TIM5 实施门控控制



注意：从定时器的 TIF 标志在经过 1 个 T_{TIF} 周期后被置位，计数器则在又 1 个 T_{Count} 周期之后开始计数，T_{TIF} 和 T_{Count} 相等，均为 1 个 TIMx_CLK 周期。

www.pai-ic.com | pengpai microelectronics

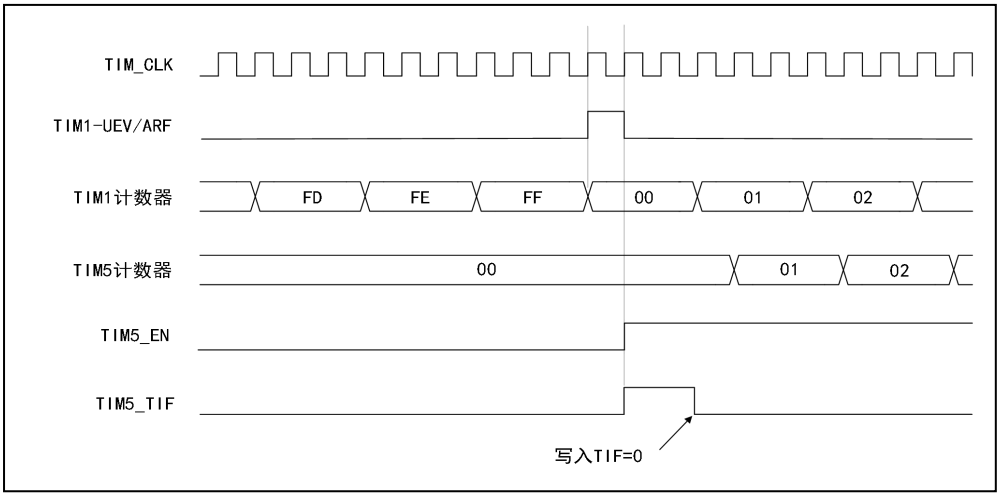
11.3.12.3 触发模式——使用 A 定时器启动 B 定时器

本例中使用 TIM1 的更新事件或计数重载事件使能 TIM5，只要 TIM1 生成计数重载事件或更新事件，TIM5 便根据分频后的内部时钟从 0 开始计数，如下图所示。

定时 TIM5 收到触发信号时，其 EN 位自动置‘1’，并且计数器开始计数，直到向 TIM5_CR1 寄存器的 EN 位写入‘0’后停止计数。本例中，两个计数器的时钟频率都基于同一个时钟源 PCLK 生成的 TIMx_CLK，通过各自预分频器执行 3 分频($f_{CNTx_CLK} = f_{TIMx_CLK}/3$)。

- 将 TIM1 配置为主模式(TIM1_MSCR 寄存器的 SMS=“000”)，发送其计数重载事件或更新事件(UEV)作为触发输出(TIM1_MSCR 寄存器中的 TOS=“0010”)。
- 配置 TIM1 的周期(TIM1_ARR 寄存器)。
- 配置 TIM5 以接收来自 TIM1 的输入触发(TIM5_MSCR 寄存器中的 TIS=“0000”)。
- 将 TIM5 配置为触发模式(TIM5_MSCR 寄存器中的 SMS=“110”)。
- 通过向 EN 位(TIM1_CR1 寄存器)写入‘1’启动 TIM1。

图 11-34 使用 TIM1 的更新事件或计数重载事件触发 TIM5



www.pai-ic.com | pengpai microelectronics

11.3.12.4 触发模式——使用一个外部触发同步的启动 2 个定时器

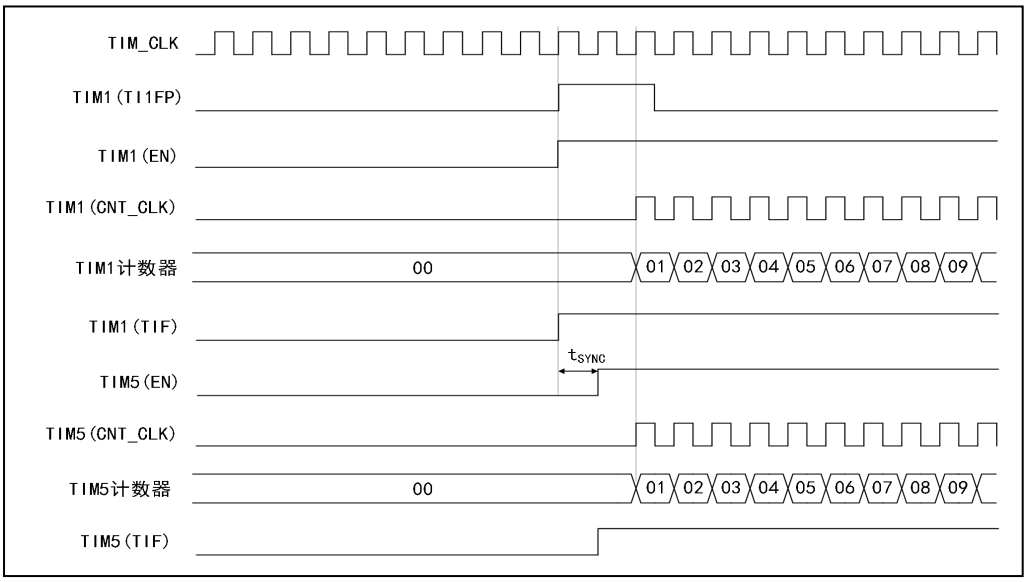
本例中，TIM1 的 TI1FP 输入出现上升沿时使能 TIM1，使能 TIM1 的同时使能 TIM5。如下图所示。

- 配置 TIM1 的定时器使能信号(EN)作为触发输出(TIM1_MSCR 寄存器中的 TOS="0001")。
- 配置 TIM1 的定时器同步使能以同步 TIM5(TIM1_MSCR 寄存器中的 SYNC='1')
- 将 TIM1 配置为从模式以接收来自其 TI1FP 的输入触发(TIM1_MSCR 寄存器中的 TIS="1000")。
- 将 TIM1 配置为触发模式(TIM1_MSCR 寄存器中的 SMS="110")。
- 配置 TIM5 以接收来自 TIM1 的输入触发(TIM5_MSCR 寄存器中的 TIS="0000")。
- 将 TIM5 配置为触发模式(TIM5_MSCR 寄存器中的 SMS="110")。

当 TIM1 的 TI1FP 出现上升沿时，两个计数器开始根据内部时钟同步计数，并且两个 TIF 标志都置'1'。

注意：两个计数器都从 0 开始计数，但可以通过对 TIM1_MSCR 寄存器的"SYNC"位置'1'，以产生一个计数器时钟周期的延时 t_{SYNC}，保证 TIM1 和 TIM5 同步计数。

图 11-35 使用 TIM1 的 TI1FP 输入触发 TIM1 和 TIM5



www.pai-ic.com | pengpai microelectronics

11.3.13 ADC 同步

定时器可通过多种内部信号产生 ADC 触发事件：

- 计数器向上计数比较匹配 OC1U
- 计数器向下计数比较匹配 OC1D
- 计数器上溢 UpOVF
- 计数器下溢 DownOVF
- 触发输入事件 TEV
- 上升沿捕获 IC1R
- 下降沿捕获 IC1F

用户可根据需要配置 TIMx_TACR 寄存器的相应位，通过设置的相应事件生成 ADC 触发源 TIMx_TADC。

注意：选择 TADC 信号触发外设时，TADC 信号的频率应该在小于外设的最大工作频率。

11.3.14 调试模式

当微控制器进入调试模式(Cortex-M0 核心停止)时，根据 TIMx_CR1 寄存器中的“DBGE”位的设置，TIMx 计数器或者继续计数或者停止工作。
在产生断点时，有必要根据定时器的不同用途，选择计数器的工作模式：
在产生断点时，“DBGE”位置‘1’，计数器继续计数。
在产生断点时，“DBGE”位置‘0’，计数器停止计数。

www.pai-ic.com | pengpai microelectronics

11.4 寄存器描述

11.4.1 TIMx 状态寄存器(TIMx_SR) (x=5,6,7)

Status Register

(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	UF	TIF	BIF	-	-	-	-	-	-	IC1F	IC1R	-	-	-	OC1F	ARF
R/W	Rw1	Rw1	Rw1	Res	Res	Res	Res	Res	Res	Rw1	Rw1	Res	Res	Res	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**ARF**：计数重载标志**(auto reload flag)** 当计数器值与重载值匹配时，该位由硬件置 1，软件对该位写 1 将其清除 0：　无匹配事件产生，计数器未发生过溢出 1：　计数器发生溢出，计数器重载事件产生
位 1	**OC1F**：输出比较 1 标志**(output compare 1 flag)** 当计数器值与比较值 1 匹配时，该位由硬件置 1，软件可对该位写 1 将其清除 0：　无匹配发生 1：　TIMx_CNT 的值与 TIMx_OCR1 的值匹配
位 4：2	保留。必须保持为默认值。
位 5	**IC1R**：输入捕获 1 上升沿标志**(input capture 1 rising edge flag)** 当通道 1 捕获到上升沿信号时该位由硬件置 1，软件可对该位写 1 将其清 0：　无上升沿捕获事件发生 1：　捕获 1 通道发生上升沿捕获事件
位 6	**IC1F**：输入捕获 1 下降沿标志**(input capture 1 falling edge flag)** 当通道 1 捕获到下降沿信号时该位由硬件置 1，软件可对该位写 1 将其清除 0：　无下降沿捕获事件发生 1：　捕获 1 通道发生下降沿捕获事件
位 12：7	保留。必须保持为默认值。
位 13	**BIF**：刹车事件标志位**(Break input flag)** 刹车事件 BEV 发生时由硬件对该位置 1，软件可对该位写 1 将其清除 0：　无刹车事件发生 1：　发生刹车事件 ***注：刹车事件的刹车源由(TIMx_BKICR 寄存器)的决定***

www.pai-ic.com | pengpai microelectronics

位 14	**TIF**：触发事件标志**(Trigger input flag)** 在除门控模式以外的所有模式下，当使能从模式后在 TRGI 输入上检测到有效边沿时产生触发事件 TEV，该标志将由硬件置 1。选择门控模式时，触发事件 TEV 将在计数器启动或停止时发生，该标志并由硬件置 1。该标志需要通过软件写 1 清零。 0：　无触发事件发生 1：　发生触发事件
位 15	**UF**：更新事件标志位**(update flag)** 更新事件 UEV 发生时由硬件对该位置 1，软件可对该位写 1 将其清除 0：　无更新事件发生 1：　发生更新事件
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.2 TIMx 控制寄存器 1(TIMx_CR1) (x=5,6,7)

Control Register 1

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	CPC	CMS	DIR	DBGE	-	SAMPSC[2:0]			-	CLKS	UG	EN
R/W	Res	Res	Res	Res	RW	RW	RW	RW	Res	RW	RW	RW	Res	RW	W	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**EN**：定时器使能控制位**(Counter enable)** 0：　关闭定时器 1：　使能定时器
位 1	**UG**：产生更新事件**(Update generation)** 0：　无动作 1：　重新初始化计数器，并产生一个更新事件 ***注 1：预分频内部缓冲器也被清'0'(但是预分频系数不变)。*** ***注 2：中央计数模式下或 DIR=0(向上计数)时计数器被清'0'；当 DIR=1(向下计数)时，计数器取 TIMx_ARR 的值。***
位 2	**CLKS**：定时器内部时钟源选择控制位**(TIM internal clock source selection)** 0：　PCLK 1：　SYS_CLK
位 3	保留。必须保持为默认值。
位 6：4	**SAMPSC[2:0]**：采样时钟预分频器**(Sampling clock division)** 此位域指示定时器时钟(TIMx_CLK)频率与数字滤波器(ETR、TI1)所使用采样时钟(SAMC)之间的分频比 000：　$f_{SAMC} = f_{TIMx_CLK}$ 001：　$f_{SAMC} = f_{TIMx_CLK} / 2$ 010：　$f_{SAMC} = f_{TIMx_CLK} / 4$ 011：　$f_{SAMC} = f_{TIMx_CLK} / 8$ 100：　$f_{SAMC} = f_{TIMx_CLK} / 16$ 101：　$f_{SAMC} = ff_{TIMx_CLK} / 32$ 其他：　保留
位 7	保留。必须保持为默认值。
位 8	**DBGE**：计数器调试挂起控制位**(TIM debug)** 0：　定时器在调试暂停时被挂起，计数器停止计数 1：　定时器在调试暂停时继续工作，计数器仍旧计数

www.pai-ic.com | pengpai microelectronics

位 9	DIR：计数方向控制(Direction) 0： 计数器向上计数 1： 计数器向下计数
位 10	CMS：选择中央对齐模式(Center-aligned mode selection) 0： 边沿对齐模式。计数器依据方向位(DIR)向上或向下计数。 1： 中央对齐模式。计数器交替的向上和向下计数。 ***注：该位只能在定时器使能前(EN=0)设置***
位 11	CPC：比较预装载控制(Compare preloaded control) 0： OC1E、OC1NE 和 OC1M 位未进行预装载 1： OC1E、OC1NE 和 OC1M 位进行了预装载，在 TRGI 上检测到上升沿时才会对这些位进行更新 ***注：当 TRGI 出现上升沿时，OC1E 和 OC1NE 会立即生效，OC1M 会在当前周期或占空比匹配结束后生效，以保证输出波形的周期的完整性***
位 31：12	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.3 TIMx 主从模式控制寄存器(TIMx_MSCR) (x=5,6,7)

Master And Slave Mode Control Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	SYNC	TOS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	TIE	SMS[2:0]			TIS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位 3：0	**TIS[3:0]**：触发输入选择**(Trigger input selection)** 此位域可选择将要用于同步计数器的触发输入 0000： 内部触发 0(ITR0) 0001： 内部触发 1(ITR1) 0010： 内部触发 2(ITR2) 0011： 内部触发 3(ITR3) 0100： TI1 边沿检测器(TI1FP_ED) 1000： 滤波后的定时器输入 1(TI1FP) 其他： 保留 有关各定时器 ITRx 含义的详细信息，请参见”TIMx 与外部触发同步”一节描述 ***注：这些位只能在 SMS=000 下进行更改***
位 6：4	**SMS[2:0]**：从模式选择**(Slave mode selection)** 000： 禁止从模式，如果 TIMx_CR1 的 EN= ‘1’ ，预分频器时钟直接由 TIMx_CLK 提供 100： 复位模式，在所选触发输入(TRGI)上出现上升沿时，重新初始化计数器并生成一个更新事件 101： 门控模式，触发输入(TRGI)为高电平时使能计数器时钟。只要触发输入变为低电平，计数器立即停止计数（但不复位）。该模式下计数器的启动和停止都是受控的 110： 触发模式，触发信号 TRGI 出现上升沿时启动计数器。该模式只控制计数器的启动 111： 外部时钟模式 1，由所选触发信号(TRGI)的上升沿提供计数器时钟 其他： 保留 ***注：*** ***1. 如果将 TI1FP_ED 选作触发输入(TIS=“0100”)，则不得使用门控模式。实际上，TI1FP 每次转换时，TI1FP_ED 都输出 1 个脉冲，而门控模式检查的则是触发信号的电平。*** ***2. 使用触发模式时，如果定时器不使能(EN=0)，当 TRGI 出现上升沿时，硬件自动使能定时器(EN=1)***
位 7	**TIE**：触发信号(TGRI)中断使能**(Trigger interrupt enable)** 0： 禁止触发信号(TGRI)中断 1： 使能触发信号(TGRI)中断
位 15：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

位 19：16	TOS[3:0]：触发输出选择(Trigger output selection) 这些位可选择将要发送到从定时器以实现同步的信息(TRGO)。这些位的组合如下： 0000： **复位**--发生更新事件时触发输出(TRGO)。如果复位由触发输入生成(主从模式控制器配置为复位模式)，则 TRGO 上的信号相比实际复位会有延迟。 0001： **使能**--定时器使能信号(TIMx_CR1 的 EN 位)作为触发输出(TRGO)。该触发输出可用于同时启动多个定时器，或者控制在一段时间内使能从定时器。 0010： **更新**--计数重载事件或更新事件 UEV 作为触发输出(TRGO)。例如，主定时器可用作从定时器的时钟源。 0100： **比较**--OC1REF 信号用作触发输出(TRGO) 1000： **比较脉冲**--发生输入捕获 1 或输出比较 1 事件时，触发输出都会发送一个正脉冲(TRGO) 其他： 保留
位 20	SYNC：定时器同步使能(TIM synchronization enable) 0： 禁止 1： 主定时器通过 TRGO 信号产生一个延时 t_{SYNC} 以同步其从定时器
位 31：20	保留。必须保持为默认值。

11.4.4 TIMx 中断重复计数值寄存器(TIMx_ITARR) (x=5,6,7)

Interrupt Auto Reload Register
(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	ITARR[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	ITARR[3:0]：中断重复计数值(TIM interrupt auto reload) 当 ITARR 值不为 0 时，中断重复计数器 ITCNT 将对计数重载事件 ARF 计数，直到计数重载事件次数达到 ITARR 值，定时器才向 NVIC 发送 ARI 中断请求。 这意味着在不同的计数模式中，NVIC 接收到来自 TIMx 的更新中断请求频率为： 在边沿对齐模式下，计数整周期；在中心对称模式下，计数半周期
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.5 TIMx 中断重复计数器(TIMx_ITCNT) (x=5,6,7)

Interrupt Counter Register
(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	ITCNT[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**ITCNT[3:0]**：中断计数器的值**(TIM interrupt counter value)** 当软件更新 ITARR 时，该位会清零并重新开始对计数重载事件 ARF 进行计数，直到 ITCNT=ITARR，TIMx 向 NVIC 发送一次 ARI 中断请求，ITCNT 则自动从 0 开始重新计数。 更多细节请参考”中断重复计数器”一节描述。
位 31：4	保留。必须保持为默认值。

11.4.6 TIMx 预分频寄存器(TIMx_PSC) (x=5,6,7)

Prescaler Register
(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	PSC[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**PSC[15:0]**：预分频器的值**(Prescaler value)** PSC 包含了当前实时装入预分频器寄存器的值，详见”预分频器”一节描述。
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.7 TIMx 计数器寄存器(TIMx_CNT) (x=5,6,7)

Counter Register

(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CNT[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

注意：该寄存器只读。

位 15：0	**CNT[15:0]**：计数器的值**(Counter value)**
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.8 TIMx 控制寄存器 2(TIMx_CR2) (x=5,6,7)

Control Register 2

(地址偏移：0x20)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	UIE	OPM	-	-	-	OC1I	ARI
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	Res	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**ARI**：计数重载中断使能**(Auto reload interrupt enable)** 当计数器值与自动重装载值匹配时产生中断请求 0：　禁止计数器重载中断 1：　使能计数器重载中断
位 1	**OC1I**：输出比较 1 中断使能**(output compare 1 interrupt enable)** 当计数器值与比较值 OCR1 匹配时产生中断请求 0：　不产生中断 1：　产生中断
位 4：2	保留。必须保持为默认值。
位 5	**OPM**：单脉冲模式**(One-pulse mode)** 0：　在发生计数器重载时，计数器不停止 1：　在发生计数器重载时，计数器停止计数(清除 TIMx_CR1 的 EN 位)
位 6	**UIE**：更新中断使能**(update interrupt enable)** 当定时器发生更新事件时产生中断请求 0：　不产生中断 1：　产生中断
位 31：7	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.9 TIMx 自动重装载寄存器(TIMx_ARR) (x=5,6,7)

Auto Reload Register

(地址偏移：0x24)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	ARR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	ARR[15:0]：自动重装载的值(Auto reload value) 详细参考”计数模式”一节中有关 ARR 的更新和动作。 ***注：当自动重装载的值为 0 时，计数器不工作。***
位 31：16	保留。必须保持为默认值。

11.4.10 TIMx 输出比较值寄存器 1(TIMx_OCRy) (x=5,6,7)(y=1)

Output Compare Register y

(地址偏移：0x28)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	OCR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	OCR[15:0]：输出比较通道的值(output compare value) 取值范围 0x0000~0xFFFF ARR 寄存器用于设定 PWM 的周期，OCR1 寄存器用于设定一路 PWM 输出的占空比
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.11 TIMx 输入捕获配置寄存器 1(TIMx_CAPR1) (x=5,6,7)

Capture Configuration Register 1

(地址偏移：0x38)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	ICS1S	IC1S[2:0]		
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	IC1I	IC1RC	IC1F	IC1R
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**IC1R**：通道 1 上升沿捕获使能**(input capture 1 rising capture enable)** 0： 通道 1 上升沿捕获禁止 1： 通道 1 上升沿捕获使能
位 1	**IC1F**：通道 1 下降沿捕获使能**(input capture 1 falling capture enable)** 0： 通道 1 下降沿捕获禁止 1： 通道 1 下降沿捕获使能
位 2	**IC1RC**：通道 1 捕获复位计数器**(input capture 1 capture reset counter enable)** 0： 通道 1 捕获时不复位计数器 1： 通道 1 捕获时复位计数器
位 3	**IC1I**：通道 1 捕获中断**(input capture 1 interrupt enable)** 0： 通道 1 捕获中断禁止 1： 通道 1 捕获中断使能
位 15：4	保留。必须保持为默认值。
位 18：16	**IC1S[2:0]**：通道 1 捕获源选择**(input capture 1 source selection)** 001： ICS1 101： TRC 其他： 保留 ***注：TRC 信号不经过通道极性选择器、滤波器和预分频器。***
位 19	**ICS1S**：TI1 选择**(ICS1 selection)** 该位只对 TIM5 有效 0： TIM5_CH1 引脚连接到 ICS1S 输入 1： TIM5_CH1、TIM6_CH1 和 TIM7_CH1 引脚连接到 ICS1S 输入(异或组合)
位 31：20	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.12 TIMx 输入捕获配置寄存器 2(TIMx_CAPR2) (x=5,6,7)

Capture Configuration Register 2

(地址偏移：0x3C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	IC1PSC[1:0]		-	IC1FR[2:0]		
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 2：0	**IC1FR[2:0]：输入捕获 1 滤波器(Input capture 1 filter)** 数字滤波器由事件计数器组成，按 f_{SAMC} 频率进行采样，每 N 个相同事件才视为一个有效边沿。 000： 无滤波器 001： N = 2 010： N = 4 011： N = 8 100： N = 16 101： N = 32 110： N = 64 111： 保留
位 3	保留。必须保持为默认值。
位 5：4	**IC1PSC[1:0]：输入捕获 1 预分频器(Input capture 1 prescaler)** 00： 无预分频器，捕获输入上每检测到一个边沿便执行捕获 01： 每发生 2 个事件便执行一次捕获 10： 每发生 4 个事件便执行一次捕获 11： 每发生 8 个事件便执行一次捕获
位 31：6	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.13 TIMx 输入捕获值寄存器 1(TIMx_ICRy) (x=5,6,7)(y=1)

Input Capture Register y

(地址偏移：0x40)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	ICR[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**ICR[15:0]**：通道输入捕获值**(input capture value)** 当捕获事件发生时，计数器 CNT[15:0]中的值被同步到 ICR[15:0]
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.14 TIMx 输出比较配置寄存器(TIMx_OCMR) (x=5,6,7)

Output Compare Mode Register

(地址偏移：0x50)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	OC1E	-	-	-	OC1NE	-	-	-	OIS1N	-	-	-	OIS1
R/W	Res	Res	Res	RW	Res	Res	Res	RW	Res	Res	Res	RW	Res	Res	Res	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	OC1M[2:0]		
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 2：0	**OC1M[2:0]**：通道 1 输出比较模式**(output compare 1 mode)** OC1M 定义了输出参考信号 OC1REF 的动作，而 OC1REF 决定了 OC1、OC1N 的值。OC1REF 是高电平有效，而 OC1、OC1N 的有效电平取决于 CC1P、C1NP 位。 000： 输出禁止，OC1/OC1N 通道的 GPIO 处于输入状态 001： PWM 模式 1 向上计数期间 TIMx_CNT<TIMx_OCR1 时，OC1REF 输出高电平，否则输出低电平 向下计数期间 TIMx_CNT>TIMx_OCR1 时，OC1REF 输出低电平，否则输出高电平 010： PWM 模式 2 向上计数期间 TIMx_CNT<TIMx_OCR1 时，OC1REF 输出低电平，否则输出高电平 向下计数期间 TIMx_CNT>TIMx_OCR1 时，OC1REF 输出高电平，否则输出低电平 011： 翻转电平，TIMx_CNT=TIMx_OCR1 时，OC1REF 输出电平翻转 100： 匹配时输出有效电平，TIMx_CNT=TIMx_OCR1 时，OC1REF 信号强制变为高电平 101： 匹配时输出无效电平，TIMx_CNT=TIMx_OCR1 时，OC1REF 信号强制变为低电平 110： 强制变为无效电平，OC1REF 强制变为低电平 111： 强制变为有效电平，OC1REF 强制变为高电平 ***注 1：输出禁止时，被复用的 GPIO 处于输入状态，但复用前对上/下拉电阻的配置仍生效。*** ***注 2：输出禁止后，比较值寄存器仍在与计数器进行比较，切换 OC1M 模式即可恢复 PWM 输出，若要完全禁止 OC1/OC1N 输出，可将当前复用功能清除(详见 AFIO 描述)，或者关闭 TIMx。***
位 15：4	保留。必须保持为默认值。
位 16	**OIS1**：输出空闲状态 1(OC1 输出)**(Output Idle state 1)** 0： 空闲状态为低电平 1： 空闲状态为高电平 ***注 1：TIMx 使能且 OC1M 不为 0，当 OC1E=1，发生刹车事件时，OC1 即为空闲状态。*** ***注 2：TIMx 失能且 OC1M 不为 0，当 OC1E=1，OC1 即为空闲状态。*** ***注 3：空闲状态电平不受输出极性控制影响***
位 19：17	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

位 20	OIS1N：互补输出空闲状态 1(OC1N 输出)(Output Idle state 1 complementary) 0： 空闲状态为低电平 1： 空闲状态为高电平 *注 1：如果 TIMx 使能且 OC1M 不为 0，当 OC1NE=1，发生刹车事件时，死区后 OC1N 立即为空闲状态。* *注 2：如果 TIMx 失能且 OC1M 不为 0，当 OC1NE=1，OC1N 立即为空闲状态。* *注 3：空闲状态电平不受输出极性控制影响*
位 23：21	保留。必须保持为默认值。
位 24	OC1NE：比较输出 1 互补输出使能(Compare output 1 complementary output enable) 0： 关闭，OC1N 输出由 C1NP 指定的无效电平 1： 开启，OC1N 信号输出到对应的输出引脚 *注 1：OC1N 输出电平依赖于 C1NP、OIS1N，OC1E 和 OC1NE 位的值。* *注 2：当 OC1E=1，OC1N 输出经 C1NP 控制，有死区的 OC1 互补电平；当 0C1E=0，OC1N 输出经 C1NP 控制、无死区的 OC1 电平*
位 27：25	保留。必须保持为默认值。
位 28	OC1E：比较输出 1 输出使能(Compare output 1 output enable) 0： 关闭，OC1 输出由 CC1P 指定的无效电平 1： 开启，OC1 信号输出到对应的输出引脚 *注：OC1 输出电平依赖于 CC1P、OIS1 和 OC1E 位的值*
位 31：29	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.15 TIMx 刹车和死区寄存器(TIMx_BDTR) (x=5,6,7)

Break And Dead Time Register

(地址偏移：0x54)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	BKIC					BKSC	BKI	BKP	BKE
R/W	Res	Res	Res	Res	Res	Res	Res	RW	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	DT[11:0]											
R/W	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 11：0	**DT[11:0]：死区时间配置(Dead-time value)** 这些位定义了插入互补输出之间的死区持续时间，参见”互补输出和死区插入"一节的相关描述。
位 15：12	保留。必须保持为默认值。
位 16	**BKE：刹车功能使能(Break enable)** 0：刹车输入禁止 1：刹车输入使能
位 17	**BKP：刹车输入极性(Break polarity)** 0：刹车输入低电平有效 1：刹车输入高电平有效
位 18	**BKI：刹车中断(Break interrupt enable)** 0：刹车输入中断禁止 1：刹车输入中断使能
位 19	**BKSC：软件刹车控制位(Break software control enable)** 0：软件刹车关闭 1：软件刹车开启
位 23：20	保留。必须保持为默认值。
位 24	**BKIC：刹车输入控制(break input control)** 0：刹车事件发生时，OC1/OC1N 为空闲状态，定时器不会被强制关闭，直到刹车事件失效，PWM 按照 TIMx_OCMR 寄存器中的配置恢复输出。 1：刹车有效时，定时器关闭，硬件自动将 EN 位置 ‘0’
位 31：25	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.16 TIMx 控制寄存器 3(TIMx_CR3) (x=5,6,7)

Control Register 3

(地址偏移：0x58)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	C1NP	CC1P
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**CC1P**：捕获/比较 1 极性**(Capture/Compare 1 polarity)** 0： TI1 输入电平不翻转/OC1 高电平为有效电平，低电平为无效电平 1： TI1 输入电平翻转/OC1 低电平为有效电平，高电平为无效电平
位 1	**C1NP**：比较 1 互补输出极性**(Compare 1 complementary output polarity)** 0： OC1N 低电平为有效电平，高电平为无效电平 1： OC1N 高电平为有效电平，低电平为无效电平 ***注 1：互补输出时，应该始终确保互补输出极性与输出极性相反。***
位 31：2	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.17 TIMx DMA 控制寄存器(TIMx_TDCR) (x=5,6,7)

Trigger DMA Control Register

(地址偏移：0x5C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	UDE	TDE	-	-	-	-	-	-	-	IC1FDE	IC1RDE	-	-	-	OC1DE	ARDE
R/W	RW	RW	Res	Res	Res	Res	Res	Res	Res	RW	RW	Res	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**ARDE**：计数重载 DMA 请求使能**(auto reload DMA request enable)** 当 TIMx_CNT 的值与 TIMx_ARR 的值匹配时，可触发 DMA 请求 0：　禁止计数重载 DMA 请求 1：　使能计数重载 DMA 请求
位 1	**OC1DE**：输出比较 1 DMA 请求使能**(output compare 1 DMA request enable)** 当 TIMx_CNT 的值与 TIMx_OCR1 的值匹配时，可触发 DMA 请求 0：　禁止输出比较 1 DMA 请求 1：　使能输出比较 1 DMA 请求
位 3：2	保留。必须保持为默认值。
位 5	**IC1RDE**：输入捕获 1 上升沿 DMA 请求使能**(input capture 1 rising edge DMA request enable)** 当输入捕获 1 通道捕获到上升沿信号时，可触发 DMA 请求 0：　禁止上升沿捕获 1 DMA 请求 1：　使能上升沿捕获 1 DMA 请求
位 6	**IC1FDE**：输入捕获 1 下降沿 DMA 请求使能**(input capture 1 falling edge DMA request enable)** 当输入捕获 1 通道捕获到下降沿信号时，可触发 DMA 请求 0：　禁止下降沿捕获 1 DMA 请求 1：　使能下降沿捕获 1 DMA 请求
位 13：7	保留。必须保持为默认值。
位 14	**TDE**：触发 DMA 请求使能**(trigger DMA request enable)** 当触发事件 TEV 发生时，可触发 DMA 请求 0：　禁止 DMA 请求 1：　使能 DMA 请求
位 15	**UDE**：更新 DMA 请求使能**(update DMA request enable)** 当更新事件 UEV 发生时，可触发 DMA 请求 0：　禁止 UEV 触发 DMA 请求 1：　使能 UEV 触发 DMA 请求
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.18 TIMx 触发 ADC 控制寄存器(TIMx_TACR) (x=5,6,7)

Trigger ADC Control Register

(地址偏移：0x60)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	IC1FAE	IC1RAE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	TAE	DOAE	UOAE	-	-	-	-	-	-	OC1DE	OC1UE
R/W	Res	Res	Res	Res	Res	RW	RW	RW	Res	Res	Res	Res	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**OC1UE**：计数器 **OC1U** 触发 **ADC** 使能**(OC1U trigger ADC enable)** 该位用于计数器向上计数发生比较匹配 OC1 时，是否触发 ADC 转换 0：　禁止 OC1U 触发 ADC 转换 1：　使能 OC1U 触发 ADC 转换
位 1	**OC1DE**：计数器 **OC1D** 触发 **ADC** 使能**(OC1D trigger ADC enable)** 该位用于计数器向下计数发生比较匹配 OC1 时，是否触发 ADC 转换 0：　禁止 OC1D 触发 ADC 转换 1：　使能 OC1D 触发 ADC 转换
位 7：2	保留。必须保持为默认值。
位 8	**UOAE**：计数器 **UpOVF** 触发 **ADC** 使能**(UpOVF trigger ADC enable)** 当计数器发生上溢时，可触发 ADC 0：　禁止计数器 UpOVF 触发 ADC 1：　使能计数器 UpOVF 触发 ADC
位 9	**DOAE**：计数器 **DownOVF** 触发 **ADC** 使能**(DownOVF trigger ADC enable)** 当计数器发生下溢时，可触发 ADC 0：　禁止计数器 DownOVF 触发 ADC 1：　使能计数器 DownOVF 触发 ADC
位 10	**TAE**：**TEV** 触发 **ADC** 使能**(TEV trigger ADC enable)** 当触发事件 TEV 发生时，可触发 ADC 0：　禁止触发 ADC 1：　使能触发 ADC
位 15：11	保留。必须保持为默认值。
位 16	**IC1RAE**：**IC1R** 触发 **ADC** 使能**(IC1R trigger ADC enable)** 当发生上升沿捕获 1 时，可触发 ADC 0：　禁止 IC1R 触发 ADC 1：　使能 IC1R 触发 ADC

www.pai-ic.com | pengpai microelectronics

位 17	IC1FAE：IC1F 触发 ADC 使能(IC1F trigger ADC enable) 当发生下降沿捕获 1 时，可触发 ADC 0： 禁止 IC1F 触发 ADC 1： 使能 IC1F 触发 ADC
位 31：18	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

11.4.19 TIMx 刹车输入控制寄存器(TIMx_BKICR)(x=5,6,7)

Break Input Control Register

(地址偏移：0x64)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	CMP3E	CMP2E	CMP1E	CMP0E	-	-	SWE	PVDE	-	HSEFE	-	BKINE
R/W	Res	Res	Res	Res	RW	RW	RW	RW	Res	Res	RW	RW	Res	RW	Res	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**BKINE：TIMx_BKIN 作为刹车输入使能(BKIN Break input enable)** 0：TIMx_BKIN 刹车输入禁止 1：TIMx_BKIN 刹车输入使能
位 1	保留。必须保持为默认值
位 2	**HSEFE：HSE 失效作为刹车输入使能(HSE fail Break input enable)** 0：HSE 失效刹车输入禁止 1：HSE 失效刹车输入使能
位 3	保留。必须保持为默认值
位 4	**PVDE：PVD 作为刹车输入使能(PVD Break input enable)** 0：PVD 刹车输入禁止 1：PVD 刹车输入使能
位 5	**SWE：软件刹车作为刹车输入使能(SW Break input enable)** 0：软件刹车输入禁止 1：软件刹车输入使能
位 7：6	保留。必须保持为默认值
位 8	**CMP0E：CMP0 输出作为刹车输入使能(CMP0 Break input enable)** 0：CMP0 刹车输入禁止 1：CMP0 刹车输入使能
位 9	**CMP1E：CMP1 输出作为刹车输入使能(CMP1 Break input enable)** 0：CMP1 刹车输入禁止 1：CMP1 刹车输入使能
位 10	**CMP2E：CMP2 输出作为刹车输入使能(CMP2 Break input enable)** 0：CMP2 刹车输入禁止 1：CMP2 刹车输入使能

www.pai-ic.com | pengpai microelectronics

位 11	CMP3E：CMP3 输出作为刹车输入使能(CMP3 Break input enable) 0： CMP3 刹车输入禁止 1： CMP3 刹车输入使能
位 31：12	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

11.4.20 寄存器列表

TIM5			
地址	寄存器	描述	备注
0x4001_4400	TIM5_SR	TIM5 状态寄存器	TIMx_SR 说明
0x4001_4404	TIM5_CR1	TIM5 控制寄存器 1	TIMx_CR1 说明
0x4001_4408	TIM5_MSCR	TIM5 主从模式控制寄存器	TIMx_MSCR 说明
0x4001_440C	TIM5_ITARR	TIM5 中断重复计数值寄存器	TIMx_ITARR 说明
0x4001_4410	TIM5_ITCNT	TIM5 中断重复计数器	TIMx_ITCNT 说明
0x4001_4414	TIM5_PSC	TIM5 预分频寄存器	TIMx_PSC 说明
0x4001_441C	TIM5_CNT	TIM5 计数器寄存器	TIMx_CNT 说明
0x4001_4420	TIM5_CR2	TIM5 控制寄存器 2	TIMx_CR2 说明
0x4001_4424	TIM5_ARR	TIM5 自动重装载寄存器	TIMx_ARR 说明
0x4001_4428	TIM5_OCR1	TIM5 输出比较值寄存器 1	TIMx_OCRy 说明
0x4001_4438	TIM5_CAPR1	TIM5 输入捕获配置寄存器 1	TIMx_CAPR1 说明
0x4001_443C	TIM5_CAPR2	TIM5 输入捕获配置寄存器 2	TIMx_CAPR2 说明
0x4001_4440	TIM5_ICR1	TIM5 输入捕获值寄存器 1	TIMx_ICRy 说明
0x4001_4450	TIM5_OCMR	TIM5 输出比较配置寄存器	TIMx_OCMR 说明
0x4001_4454	TIM5_BDTR	TIM5 刹车和死区寄存器	TIMx_BDTR 说明
0x4001_4458	TIM5_CR3	TIM5 控制寄存器 3	TIMx_CR3 说明
0x4001_445C	TIM5_TDCR	TIM5 DMA 控制寄存器	TIMx_TDCR 说明
0x4001_4460	TIM5_TACR	TIM5 触发 ADC 控制寄存器	TIMx_TACR 说明
TIM6			
地址	寄存器	描述	备注
0x4001_4800	TIM6_SR	TIM6 状态寄存器	TIMx_SR 说明
0x4001_4804	TIM6_CR1	TIM6 控制寄存器 1	TIMx_CR1 说明
0x4001_4808	TIM6_MSCR	TIM6 主从模式控制寄存器	TIMx_MSCR 说明
0x4001_480C	TIM6_ITARR	TIM6 中断重复计数值寄存器	TIMx_ITARR 说明
0x4001_4810	TIM6_ITCNT	TIM6 中断重复计数器	TIMx_ITCNT 说明
0x4001_4814	TIM6_PSC	TIM6 预分频寄存器	TIMx_PSC 说明
0x4001_481C	TIM6_CNT	TIM6 计数器寄存器	TIMx_CNT 说明
0x4001_4820	TIM6_CR2	TIM6 控制寄存器 2	TIMx_CR2 说明
0x4001_4824	TIM6_ARR	TIM6 自动重装载寄存器	TIMx_ARR 说明
0x4001_4828	TIM6_OCR1	TIM6 输出比较值寄存器 1	TIMx_OCRy 说明
0x4001_4838	TIM6_CAPR1	TIM6 输入捕获配置寄存器 1	TIMx_CAPR1 说明
0x4001_483C	TIM6_CAPR2	TIM6 输入捕获配置寄存器 2	TIMx_CAPR2 说明
0x4001_4840	TIM6_ICR1	TIM6 输入捕获值寄存器 1	TIMx_ICRy 说明
0x4001_4850	TIM6_OCMR	TIM6 输出比较配置寄存器	TIMx_OCMR 说明
0x4001_4854	TIM6_BDTR	TIM6 刹车和死区寄存器	TIMx_BDTR 说明

www.pai-ic.com | pengpai microelectronics

0x4001_4858	TIM6_CR3	TIM6 控制寄存器 3	TIMx_CR3 说明
0x4001_485C	TIM6_TDCR	TIM6 DMA 控制寄存器	TIMx_TDCR 说明
0x4001_4860	TIM6_TACR	TIM6 触发 ADC 控制寄存器	TIMx_TACR 说明
TIM7			
地址	**寄存器**	**描述**	**备注**
0x4001_4C00	TIM7_SR	TIM7 状态寄存器	TIMx_SR 说明
0x4001_4C04	TIM7_CR1	TIM7 控制寄存器 1	TIMx_CR1 说明
0x4001_4C08	TIM7_MSCR	TIM7 主从模式控制寄存器	TIMx_MSCR 说明
0x4001_4C0C	TIM7_ITARR	TIM7 中断重复计数值寄存器	TIMx_ITARR 说明
0x4001_4C10	TIM7_ITCNT	TIM7 中断重复计数器	TIMx_ITCNT 说明
0x4001_4C14	TIM7_PSC	TIM7 预分频寄存器	TIMx_PSC 说明
0x4001_4C1C	TIM7_CNT	TIM7 计数器寄存器	TIMx_CNT 说明
0x4001_4C20	TIM7_CR2	TIM7 控制寄存器 2	TIMx_CR2 说明
0x4001_4C24	TIM7_ARR	TIM7 自动重装载寄存器	TIMx_ARR 说明
0x4001_4C28	TIM7_OCR1	TIM7 输出比较值寄存器 1	TIMx_OCRy 说明
0x4001_4C38	TIM7_CAPR1	TIM7 输入捕获配置寄存器 1	TIMx_CAPR1 说明
0x4001_4C3C	TIM7_CAPR2	TIM7 输入捕获配置寄存器 2	TIMx_CAPR2 说明
0x4001_4C40	TIM7_ICR1	TIM7 输入捕获值寄存器 1	TIMx_ICRy 说明
0x4001_4C50	TIM7_OCMR	TIM7 输出比较配置寄存器	TIMx_OCMR 说明
0x4001_4C54	TIM7_BDTR	TIM7 刹车和死区寄存器	TIMx_BDTR 说明
0x4001_4C58	TIM7_CR3	TIM7 控制寄存器 3	TIMx_CR3 说明
0x4001_4C5C	TIM7_TDCR	TIM7 DMA 控制寄存器	TIMx_TDCR 说明
0x4001_4C60	TIM7_TACR	TIM7 触发 ADC 控制寄存器	TIMx_TACR 说明

www.pai-ic.com | pengpai microelectronics

12 基本定时器(TIM2&TIM3)

12.1 综述

基本定时器 TIM2 和 TIM3 各包含一个 16 位自动装载计数器，由各自的可编程预分频器驱动。
它们可以作为通用定时器提供时间基准，特别地、它们的同步信号 TADC 被内部连接到了 ADC，可用于触发 ADC 转换。
这 2 个定时器是互相独立的，不共享任何资源。

12.2 特性

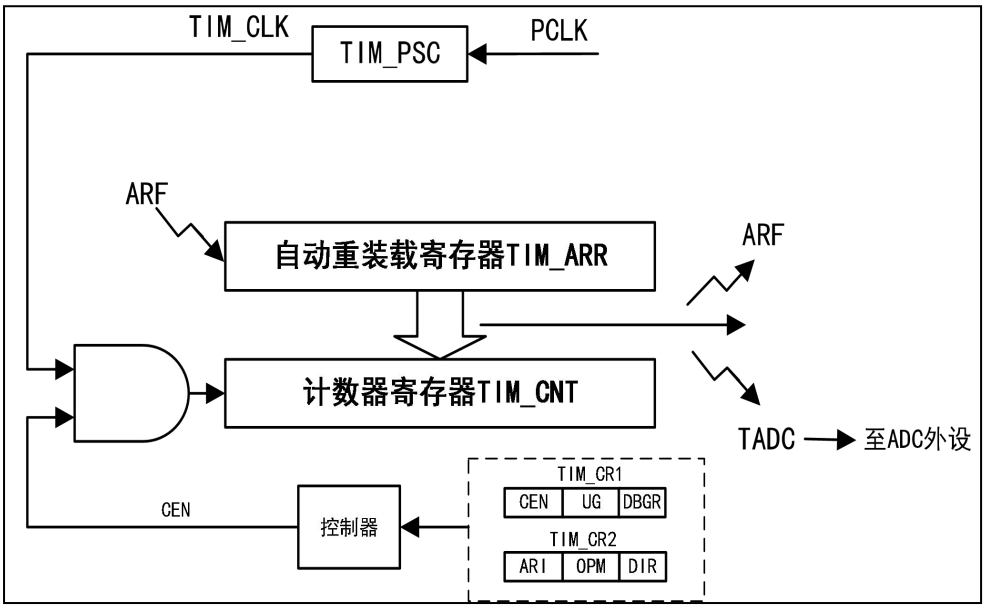
TIM2 和 TIM3 定时器的主要功能包括：

- 16 位向上、向下自动重装载计数器
- 16 位可编程预分频器，支持对输入的时钟按 1～65536 之间的任意数值进行分频
- 触发 ADC 的同步电路
- 支持在计数器重载(计数器溢出)时产生中断

www.pai-ic.com | pengpai microelectronics

12.3 TIMx 功能描述

图 12-1 基本定时器框图



12.3.1 时基单元

这个可编程定时器的主要部分是一个带有自动重装载功能的 16 位累加计数器，计数器的时钟通过一个预分频器得到。

软件可以读写计数器、自动重装载寄存器和预分频寄存器，这种读写操作是即时的，意味着当定时器处在运行状态时仍可以操作。

时基单元包含：

- 计数器寄存器(TIMx_CNT)
- 预分频寄存器(TIMx_PSC)
- 自动重装载寄存器(TIMx_ARR)

计数器由预分频输出 TIM_CLK 驱动，设置 TIMx_CR1 寄存器中的计数器使能位(EN)使能计数器计数。

www.pai-ic.com | pengpai microelectronics

12.3.1.1 预分频器

基本定时器的时基单元集成了一个 16 位的预分频器，预分频器支持 1 至 65536 之间的任意数值对计数器时钟进行分频。

计数器的时钟频率 TIM_CLK 等于 PCLK/(PSC[15:0]+1)。

TIMx_PSC 寄存器内部无缓冲，因此可以在运行过程中实时的改变它的数值；新的预分频数值将立即生效。

以下两图是在运行过程中改变预分频系数的例子。

图 12-2 预分频系数从 1 变到 2 的计数器时序图

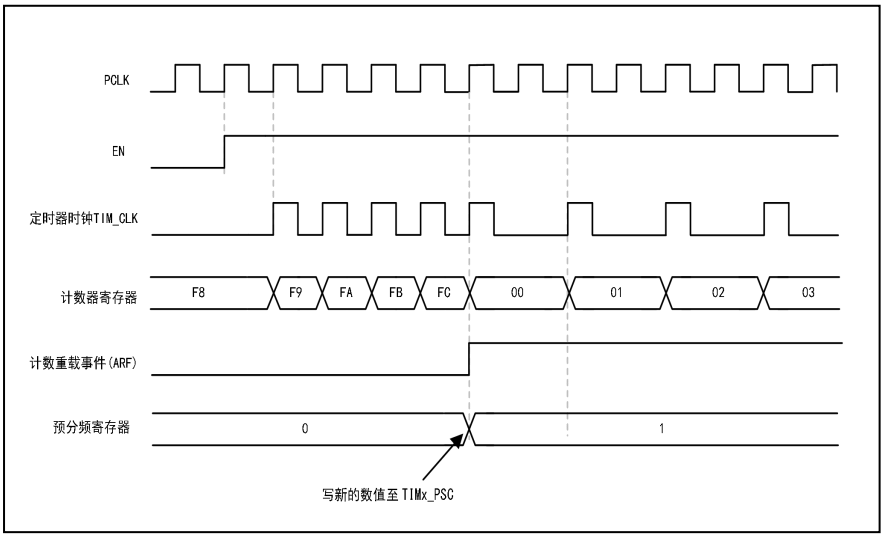
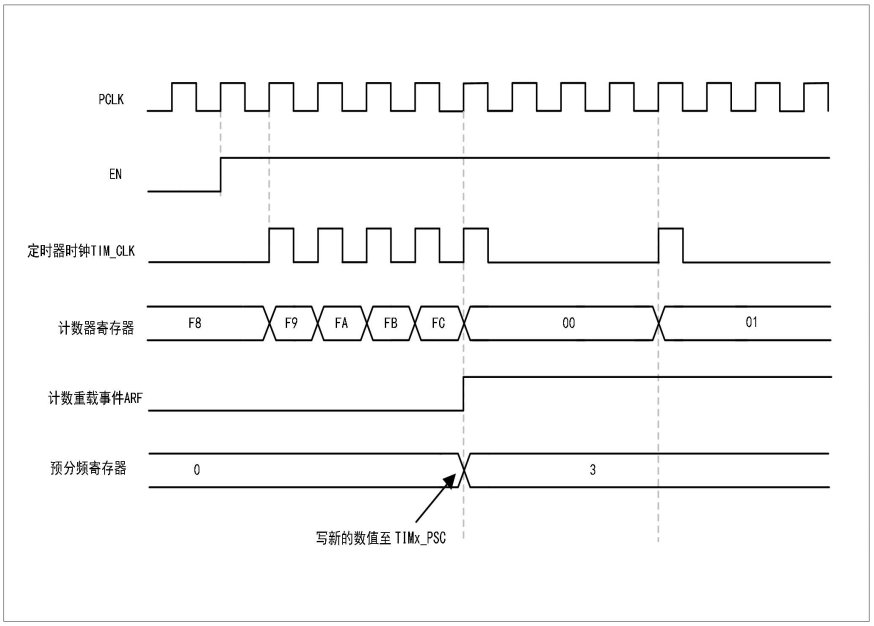


图 12-3 预分频系数从 1 变到 4 的计数器时序图



www.pai-ic.com | pengpai microelectronics

12.3.2 计数模式

在设置计数模式时，需要确保(TIMx_CR2 寄存器)的”RSTC”位始终为 1。

注意：计数模式的变更、仅在定时器关闭(EN=0)时，定时器使能之后，任何对于计数器模式的变更操作均不会被生效，软件对计数模式相关位(DIR\OPM)的操作只读。

12.3.2.1 向上计数模式

在向上计数模式中，计数器从 0 计数到自动重装载值(TIMx_ARR 寄存器中的值)，然后重新从 0 开始计数并且产生一个计数重载事件 ARF。

每次计数器溢出时可以产生计数重载事件，当发生一个计数重载事件时：

- 硬件将计数重载标志位(TIMx_SR 寄存器中的 ARF 位)置’1’
- 预装载寄存器的值更新(TIMx_ARR 寄存器中的当前值被生效)。

下图给出一些例子，当 TIMx_ARR=0x36 时计数器在不同时钟频率下的动作。

图 12-4 计数器时序图，内部时钟分频因子为 1

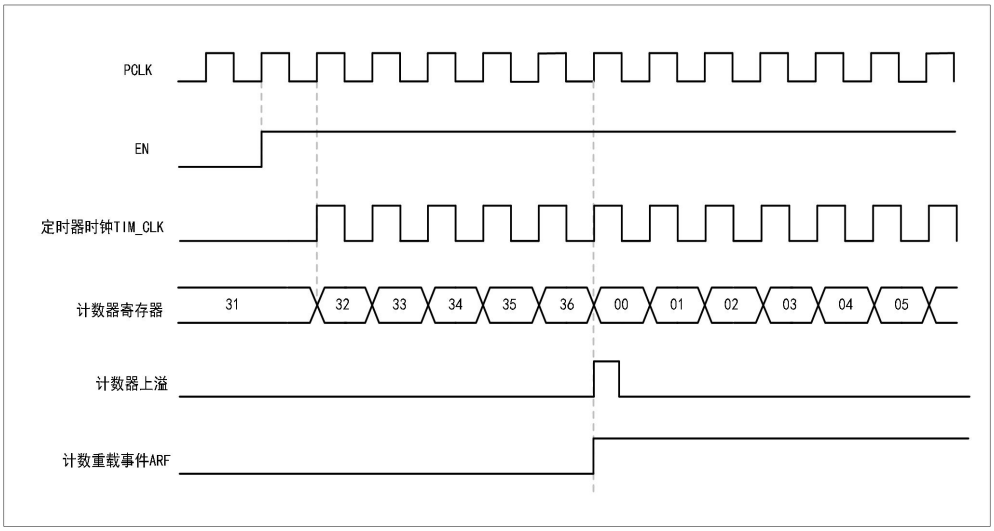
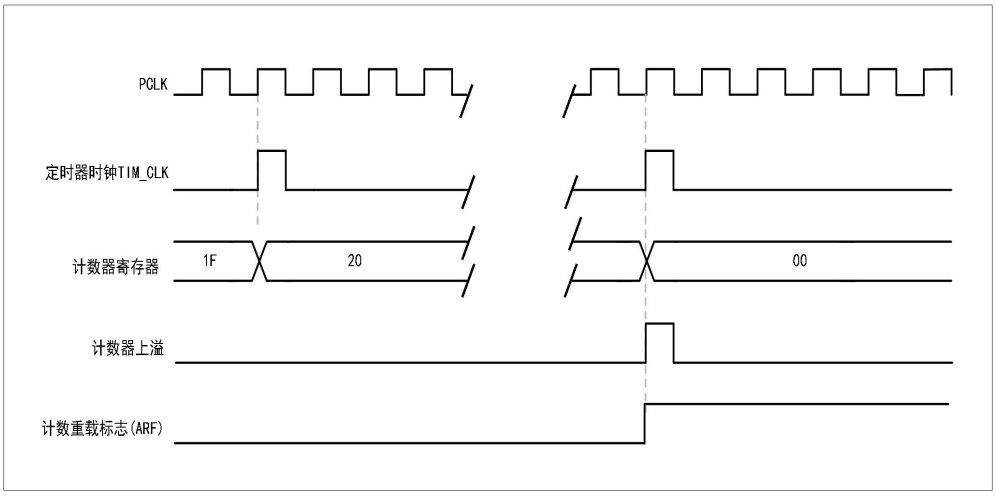
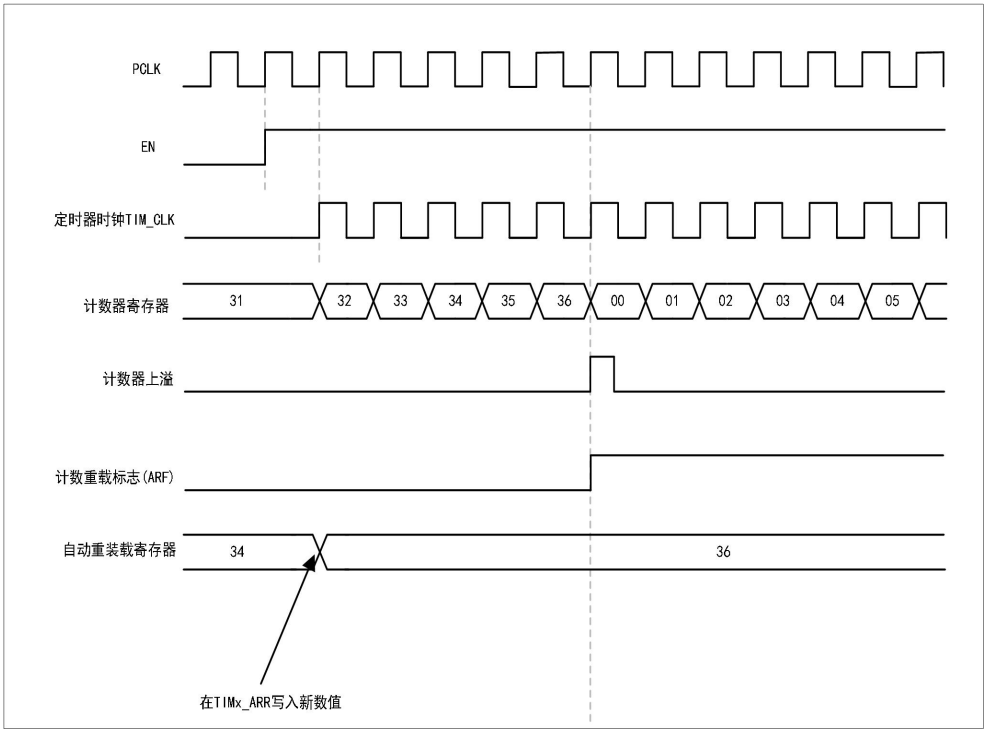


图 12-5 计数器时序图，内部时钟分频因子为 N



www.pai-ic.com | pengpai microelectronics

图 12-6 计数器时序图，修改自动重装载寄存器时的计数重载事件



www.pai-ic.com | pengpai microelectronics

12.3.2.2 向下计数模式

在向下模式中，计数器从自动装入的值(TIMx_ARR 计数器的值)开始向下计数到 0，然后从自动装入的值重新开始并且产生一个计数器向下的计数重载事件。

每次计数器溢出时可以产生计数重载事件，当发生一个计数重载事件时：

- 硬件将计数重载标志位(TIMx_SR 寄存器中的 ARF 位)置’1’
- 预装载寄存器的值更新(TIMx_ARR 寄存器中的当前值被生效)。当前的自动加载寄存器被更新为预装载值(TIMx_ARR 寄存器中的内容)。

注：自动重装载值在计数器重载入之前被更新，因此下一个周期将是预期的值。

下图给出一些例子，当 TIMx_ARR=0x36 时计数器在不同时钟频率下的动作。

图 12-7 计数器时序图，内部时钟分频因子为 1

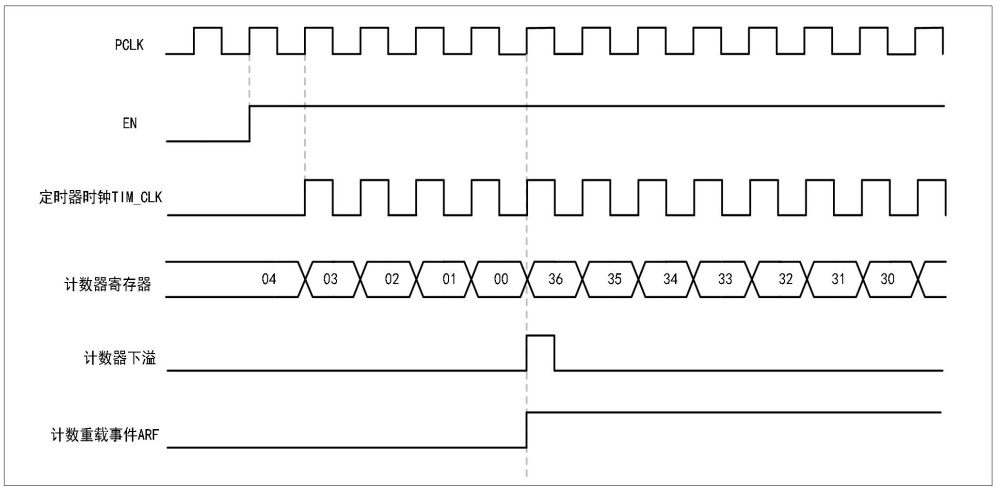
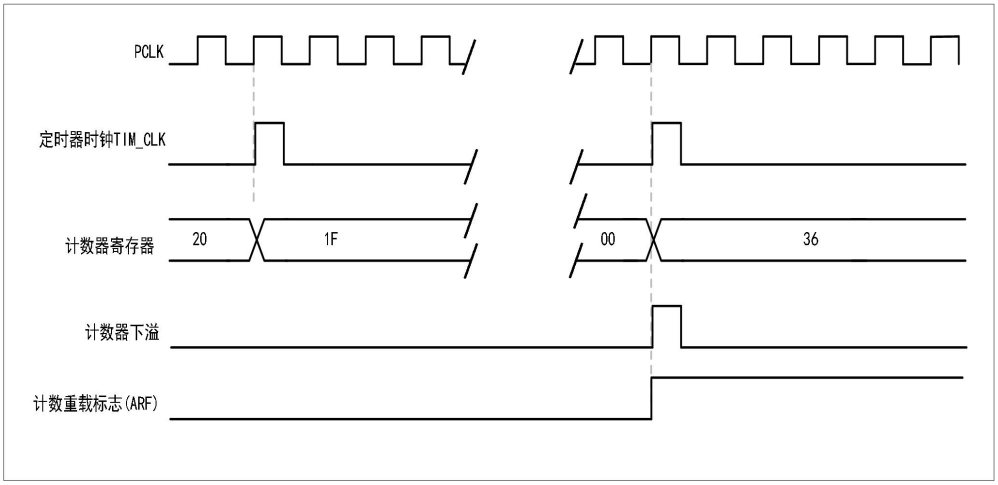
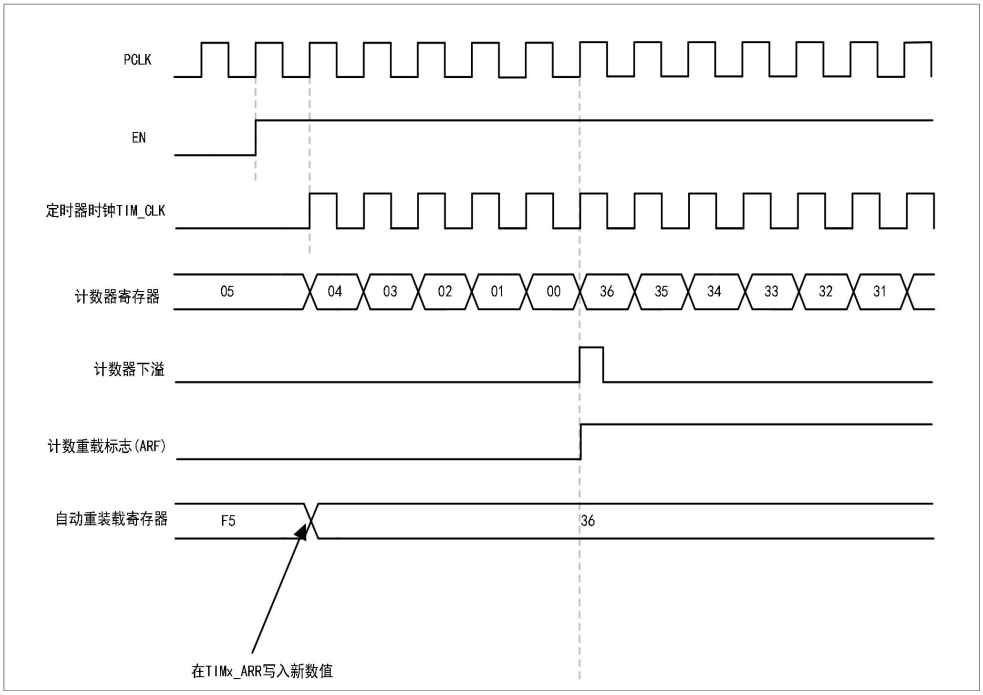


图 12-8 计数器时序图，内部时钟分频因子为 N



www.pai-ic.com | pengpai microelectronics

图 12-9 计数器时序图，修改自动重装载寄存器时的计数重载事件



www.pai-ic.com | pengpai microelectronics

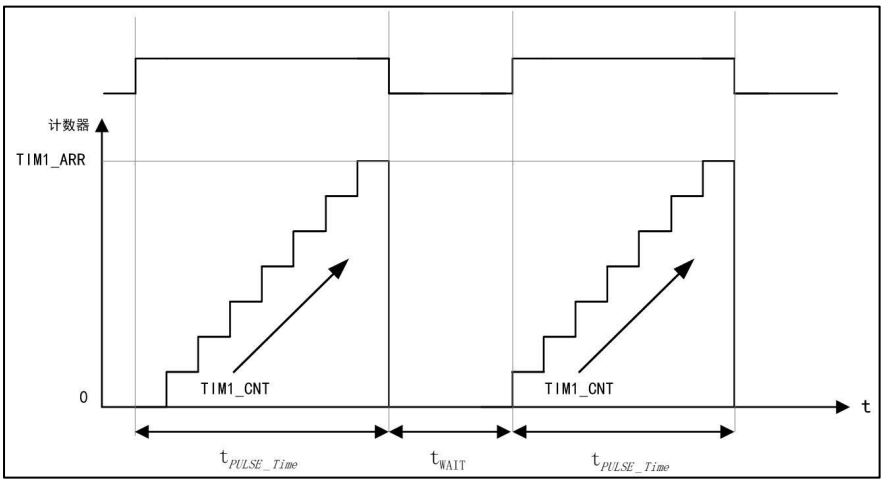
12.3.2.3 单脉冲模式

相较于前述中的计数模式、单脉冲模式(OPM)是一个特例。

设置 TIMx_CR1 寄存器中的 OPM 位以使能单脉冲模式、单脉冲模式(OPM)允许基本定时器产生一个脉冲时间，它通常可以被用于高精度的软件延时。

单脉冲模式下、计数器计数到自动重装载值后、产生了计数重载事件 ARF、紧接着被自动停止。

图 12-10 单脉冲模式的例子



- 通过设定合适的 TIMx_ARR 以产生相应的脉冲时间 t_{PULSE_Time}。
- 通过自定义的 t_{WAIT} 以产生一段连续可控的脉冲时间；

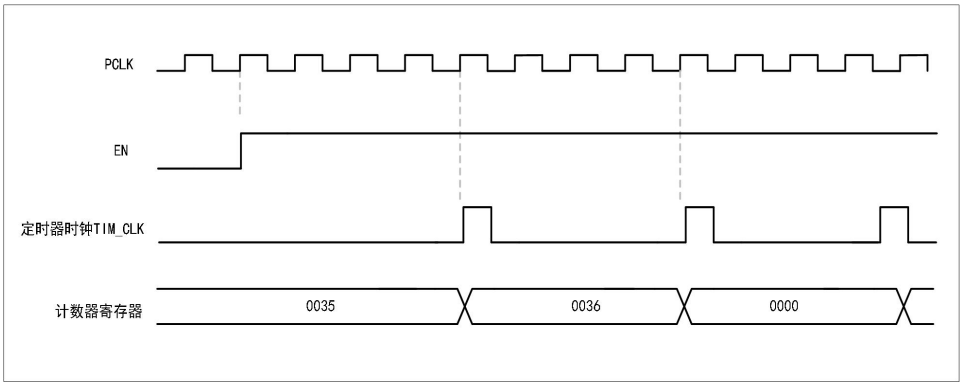
12.3.3 时钟源

定时器的时钟由 PCLK 经预分频器分频得到的(TIM_CLK)提供,。

TIMx_CR1 寄存器的 EN 位是实际的控制位，只能通过软件改变它们。一旦 EN 位置'1'，时钟源即向预分频器提供时钟。

下图示出控制电路和向上计数器在普通模式下，预分频值为 4 时的操作。

图 12-11 普通模式下的定时器时序图，内部时钟分频系数为 4

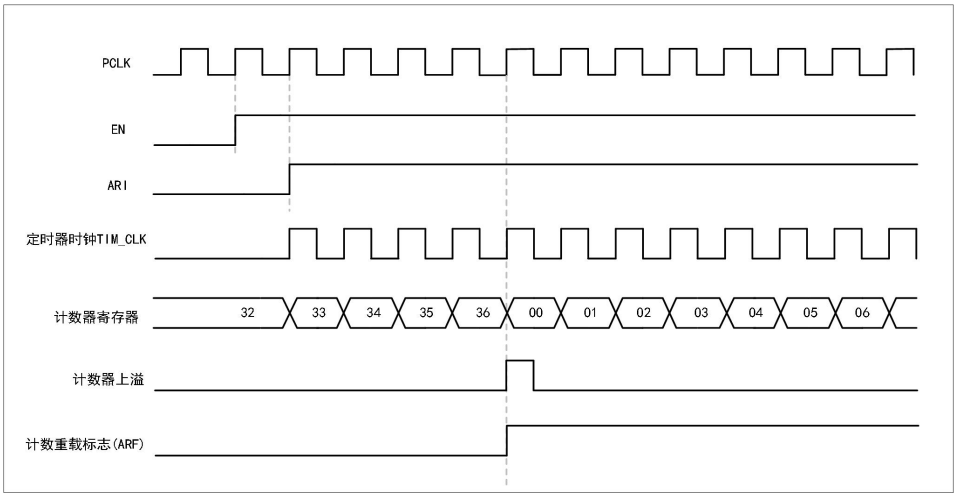


www.pai-ic.com | pengpai microelectronics

12.3.4 计数重载中断

通过将 TIMx 控制寄存器 2(TIMx_CR2)中的“ARI”位置‘1’、定时器在产生计数重载事件后将同步生成一个中断请求到 NVIC，当 NVIC 中的 TIMx 中断被使能时，系统将产生对应的中断。

图 12-12 计数重载事件与中断标志



12.3.5 同步信号 TADC

由基本定时器产生的 TADC 信号在内部被接到 ADC 的触发源中，TADC 信号与计数重载事件同步，当计数重载事件发生时，也会产生一个 TADC 信号输出到内部相应外设；

注意：选择 TADC 信号触发外设时，TADC 信号的频率应该在小于外设的最大工作频率。

12.3.6 调试模式

当微控制器进入调试模式(Cortex-M0 核心停止)时，根据 TIMx_CR1 寄存器中的“DBGE”位的设置，TIMx 计数器或者继续计数或者停止工作。

在产生断点时，有必要根据定时器的不同用途，选择计数器的工作模式：

在产生断点时，“DBGE”位置‘1’，计数器继续计数。

在产生断点时，“DBGE”位置‘0’，计数器停止计数。

www.pai-ic.com | pengpai microelectronics

12.4 寄存器描述

12.4.1 TIMx 状态寄存器(TIMx_SR) (x=2,3)

Status Register

(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	ARF
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**ARF：** 计数重载标志**(auto reload flag)** 当计数器值与重载值匹配时， 该位由硬件置’ 1’ ，软件对该位写“1”以将标记清除 0： 无匹配事件产生， 计数器未发生过溢出。 1： 计数器发生溢出， 计数器重载事件产生。
位 31：1	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

12.4.2 TIMx 控制寄存器 1(TIMx_CR1) (x=2,3)

Control Register 1

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	DBGE	-	-	-	-	-		UG	EN
R/W	Res	Res	Res	Res	Res	Res	Res	RW	Res	Res	Res	Res	Res	Res	W	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**EN：** 使能定时器**(Counter enable)** 0： 关闭定时器 1： 使能定时器
位 1	**UG：**产生计数器更新**(Counter Update generation)** 0： 无动作 1： 重新初始化计数器 ***注 1： DIR=0(向上计数)时计数器被清’0’； 当 DIR=1(向下计数)时， 计数器取 TIMx_ARR 的值;***
位 7：2	保留。必须保持为默认值
位 8	**DBGE：TIMx** 调试挂起位**(TIMx debug)** 0： TIMx 在调试暂停时被挂起 1： TIMx 在调试暂停时仍旧工作
位 31：9	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

12.4.3 TIMx 预分频寄存器(TIMx_PSC) (x=2,3)

Prescaler Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	PSC[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**PSC[15:0]**：预分频器的值**(Prescaler value)** PSC 包含了当计数重载事件产生时装入当前预分频器寄存器的值。
位 31：16	保留。必须保持为默认值

12.4.4 TIMx 计数器寄存器(TIMx_CNT) (x=2,3)

Counter Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CNT[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**CNT[15:0]**：计数器的值 **(Counter value)**
位 31：16	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

12.4.5 TIMx 控制寄存器 2(TIMx_CR2) (x=2,3)

Control Register 2

(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	DIR	OPM	RSTC	ARI
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**ARI**：计数重载中断使能**(Auto reload interrupt enable)** 当计数器值与自动重装载值匹配时产生中断请求 0：　禁止计数器重载中断 1：　使能计数器重载中断
位 1	**RSTC**：复位计数器**(Reset counter)** 当计数器值与自动重装载值匹配时复位计数器 0：　计数重载时，不复位计数器 1：　计数重载时，复位计数器 ***注：当该位为 0 时：*** ***在向上计数：计数器将一直计数到 0XFFFF，接着计数器+1 溢出，才会将计数器值置为'0'。*** ***在向下计数：计数器从自动重装载值一直计数到 0，接着计数器-1 溢出，由"0xFFFF"开始重新向下计数。***
位 2	**OPM**：单脉冲模式 **(One-pulse mode)** 0：　在发生计数重载事件时，计数器不停止 1：　在发生下次计数重载事件时，计数器停止计数(清除 EN 位)。
位 3	**DIR**：计数方向控制 **(Direction)** 0：　计数器向上计数 1：　计数器向下计数
位 31：4	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

12.4.6 TIMx 自动重装载寄存器(TIMx_ARR) (x=2,3)

Auto reload Register

(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	ARR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**ARR[15:0]**：自动重装载的值 **(Auto reload value)** 详细参考“时基单元”一节描述：有关 ARR 的更新和动作。 注：当自动重装载的值为 0 时，计数器不工作。
位 31：16	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

12.4.7 TIMx 寄存器列表

地址	寄存器	描述	备注
0x4000_1000	TIM2_SR	TIM2 状态寄存器	TIM2_SR 说明
0x4000_1004	TIM2_CR1	TIM2 控制寄存器 1	TIM2_CR1 说明
0x4000_1008	TIM2_PSC	TIM2 预分频寄存器	TIM2_PSC 说明
0x4000_1010	TIM2_CNT	TIM2 计数器寄存器	TIM2_CNT 说明
0x4000_1014	TIM2_CR2	TIM2 控制寄存器 2	TIM2_CR2 说明
0x4000_1018	TIM2_ARR	TIM2 自动重装载寄存器	TIM2_ARR 说明
地址	**寄存器**	**描述**	**备注**
0x4000_1400	TIM3_SR	TIM3 状态寄存器	TIM3_SR 说明
0x4000_1404	TIM3_CR1	TIM3 控制寄存器 1	TIM3_CR1 说明
0x4000_1408	TIM3_PSC	TIM3 预分频寄存器	TIM3_PSC 说明
0x4000_1410	TIM3_CNT	TIM3 计数器寄存器	TIM3_CNT 说明
0x4000_1414	TIM3_CR2	TIM3 控制寄存器 2	TIM3_CR2 说明
0x4000_1418	TIM3_ARR	TIM3 自动重装载寄存器	TIM3_ARR 说明

www.pai-ic.com | pengpai microelectronics

13 低功耗定时器(TIM4)

13.1 综述

低功耗定时器 TIM4 工作在 LSI 或 LSE 时钟下，它包含一个 16 位自动装载计数器，由各自的可编程预分频器驱动。
在运行模式下，TIM4 可作为通用定时器提供秒级的时间基准；
在低功耗模式下(睡眠状态或深度睡眠状态)或待机状态下，TIM4 仍可正常工作，提供精确的时间以控制睡眠唤醒。

13.2 特性

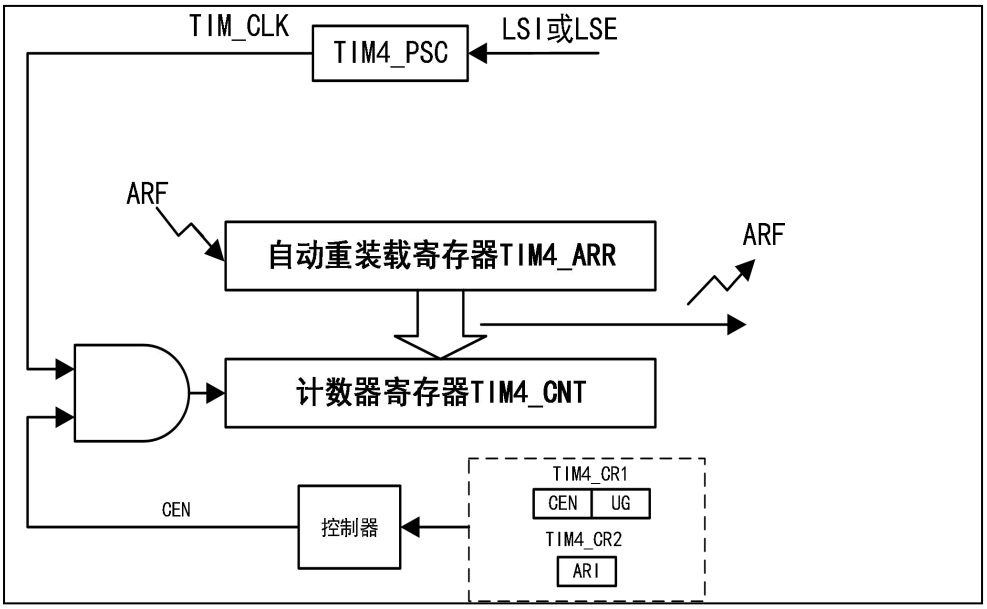
TIM4 定时器的主要特性包括：

- 16 位向上自动重装载计数器
- 16 位可编程预分频器，支持对输入的时钟按 1～65536 之间的任意数值进行分频
- 在 LSI 或 LSE 时钟下工作
- 支持在计数重载事件(计数器溢出)时产生中断
- 在低功耗模式下工作(睡眠状态、深度睡眠状态或待机状态)
- 更新事件 UEV 由下列事件或操作产生：
  - 计数重载 AR

www.pai-ic.com | pengpai microelectronics

13.3 TIM4 功能描述

图 13-1 低功耗定时器框图



13.3.1 时基单元

这个低功耗定时器的主要部分是一个带有自动重装载功能的 16 位向上计数器，计数器的时钟通过一个预分频器得到。

软件可以读写自动重装载寄存器和预分频寄存器，这种读写操作是即时的，意味着当定时器处在运行状态时仍可以操作。

时基单元包含：

- 计数器寄存器(TIM4_CNT)
- 预分频寄存器(TIM4_PSC)
- 自动重装载寄存器(TIM4_ARR)

计数器由预分频输出 TIM_CLK 驱动，设置 TIM4_CR1 寄存器中的计数器使能位(EN)使能计数器计数。

www.pai-ic.com | pengpai microelectronics

13.3.1.1 预分频器

低功耗定时器的时基单元集成了一个 16 位的预分频器，预分频器支持 1 至 65536 之间的任意数值对计数器时钟进行分频。

计数器的时钟频率 TIM_CLK 等于(LSI 或 LSE)/(PSC[15:0]+1)。

TIM4_PSC 寄存器内部无缓冲，因此可以在运行过程中实时的改变它的数值；新的预分频数值将立即生效。

以下两图是在运行过程中改变预分频系数的例子。

图 13-2 TIMx_ARR=0xFF 时，预分频系数从 1 变到 2 的计数器时序图

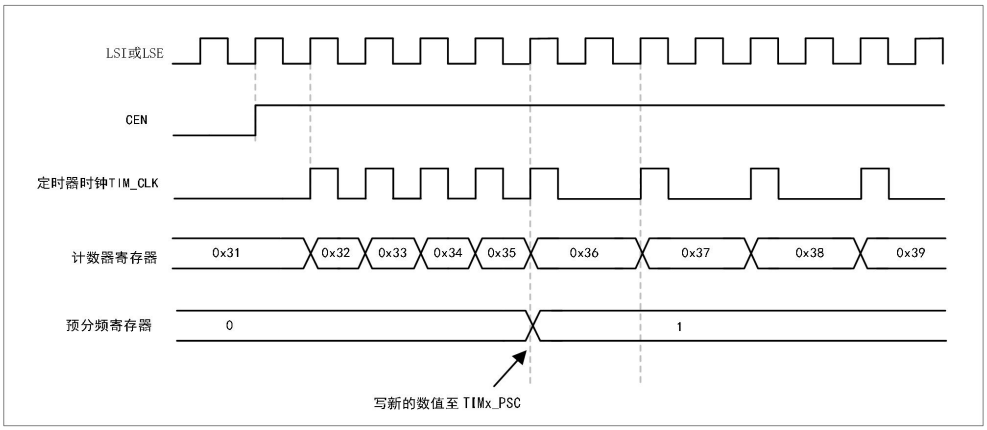
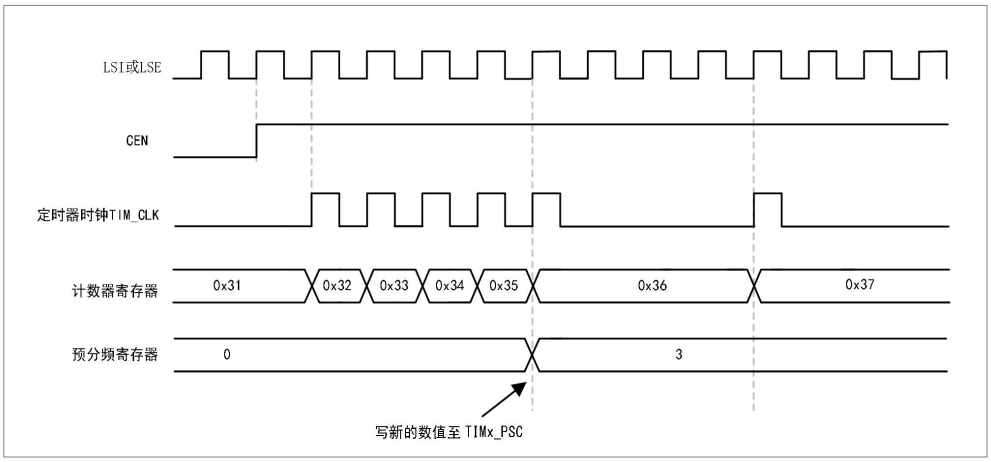


图 13-3 TIMx_ARR=0xFF 时，预分频系数从 1 变到 4 的计数器时序图



www.pai-ic.com | pengpai microelectronics

13.3.2 计数模式

TIM4 仅支持向上计数。需要确保(TIM4_CR2 寄存器)的”RSTC”位始终为 1。

13.3.2.1 向上计数模式

在向上模式中，计数器从 0 计数到自动重装载值(TIM4_ARR 寄存器中的值)，然后计数器溢出，重新从 0 开始计数并且产生一个计数重载事件 UEV。
每次计数器溢出时可以产生计数重载事件，当发生一个计数重载事件时：

- 硬件将计数重载标志位(TIM4_SR 寄存器中的 ARF 位)置’1’

下图给出一些例子，当 TIM4_ARR=0x36 时计数器在不同时钟频率下的动作。

图 13-4 计数器时序图，内部时钟分频因子为 1

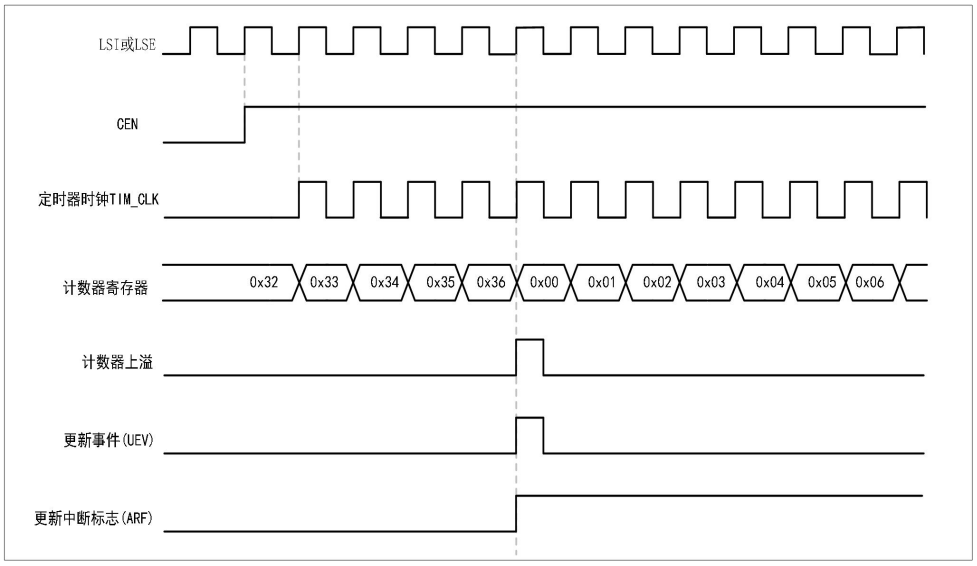
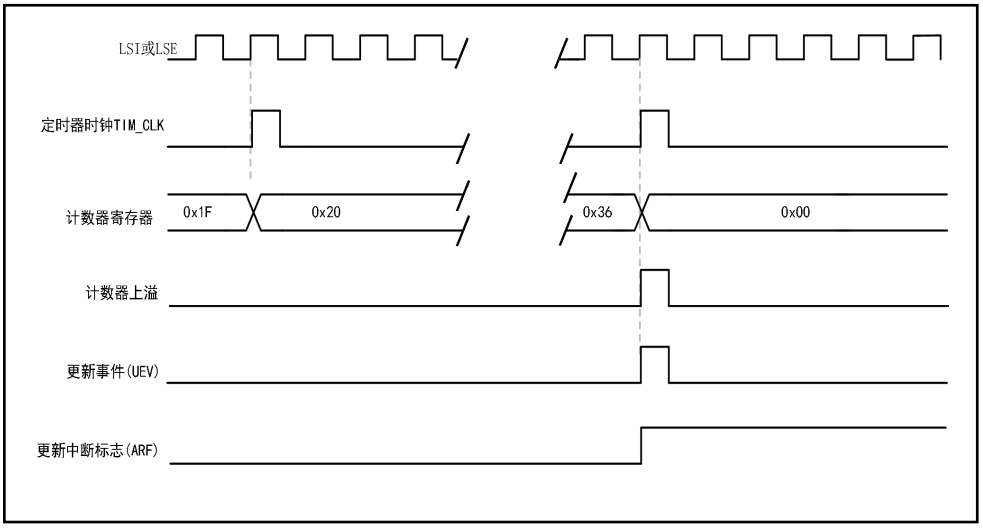
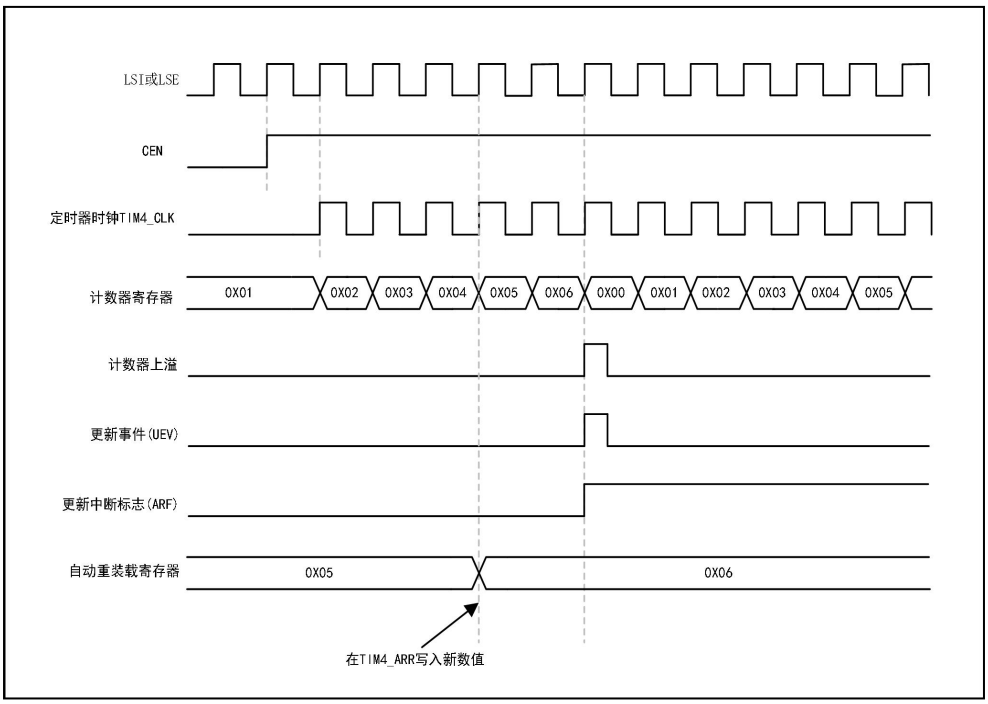


图 13-5 计数器时序图，内部时钟分频因子为 N



www.pai-ic.com | pengpai microelectronics

图 13-6 计数器时序图，修改自动重装载寄存器时的更新事件



注意：

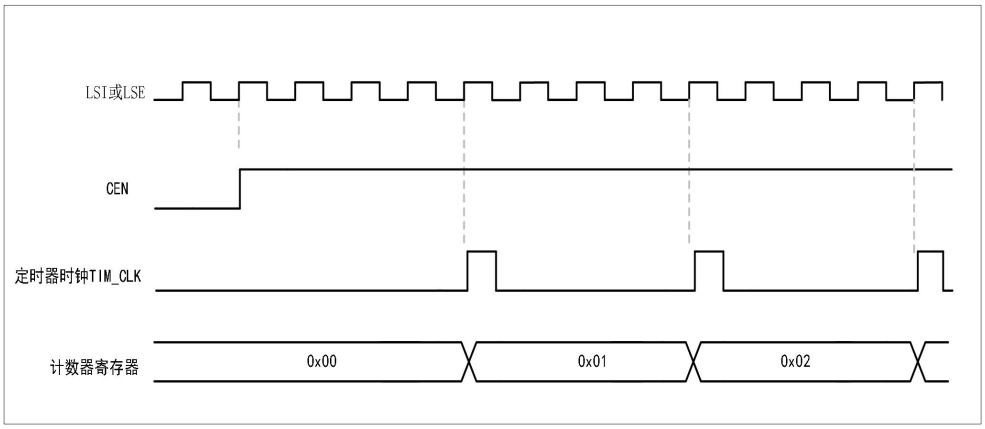
1. 当 TIM4_ARR 中写入的新值小于当前计数值时，计数值将一直计数到 0xFFFF 溢出，再从 0X00 开始，计数到新的 TIM4_ARR 值。

2. 应当避免在 TIM4 计数器运行过程中修改 TIM4_ARR。

13.3.3 时钟源

定时器的时钟由 LSI 或 LSE 经预分频器分频得到的(TIM_CLK)提供。
TIM4_CR1 寄存器的 EN 位是实际的控制位，只能通过软件改变它们。一旦 EN 位置'1'，时钟源即向预分频器提供时钟。
下图示出控制电路和向上计数器在普通模式下，预分频值为 4 时的操作。

图 13-7 普通模式下的定时器时序图，内部时钟分频系数为 4

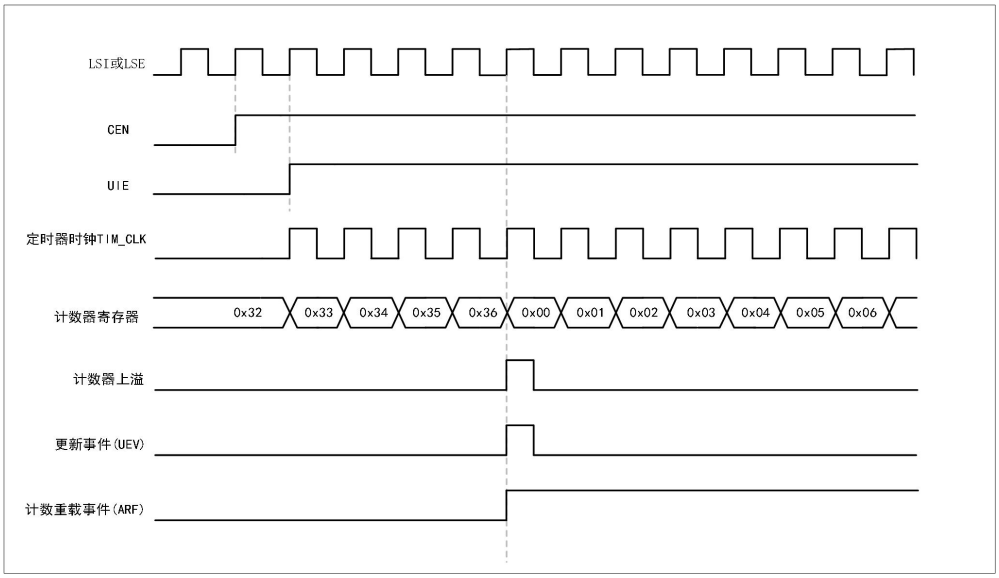


www.pai-ic.com | pengpai microelectronics

13.3.4 计数重载中断

通过将 TIM4 控制寄存器 2(TIM4_CR2)中的“ARI”位置‘1’、定时器在产生计数重载事件后将同步生成一个更新中断请求到 NVIC，当 NVIC 中的 TIM4 中断被使能时，系统将产生对应的中断。

图 13-8 计数重载事件与中断标志



13.3.5 调试模式

当微控制器进入调试模式(Cortex-M0 核心停止)时，根据 TIM4_CR1 寄存器中的“DBGE”位的设置，TIM4 计数器或者继续计数或者停止工作。

在产生断点时，有必要根据定时器的不同用途，选择计数器的工作模式：

在产生断点时，“DBGE”位置‘1’，计数器继续计数。

在产生断点时，“DBGE”位置‘0’，计数器停止计数。

www.pai-ic.com | pengpai microelectronics

13.4 寄存器描述

13.4.1 TIM4 状态寄存器(TIM4_SR)

Status Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	ARF
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	ARF：计数重载标志(auto reload flag) 当计数器值与重载值匹配时， 该位由硬件置’ 1’ ，软件对该位写“1”以将标记清除 0： 无匹配事件产生， 计数器未发生过溢出。 1： 计数器发生溢出， 计数器重载事件产生。
位 31：1	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

13.4.2 TIM4 控制寄存器 1(TIM4_CR1)

Control Register 1
(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	BSY	-	-	-	-	-	-	DBGE	-	-	-	-	-	CLKS	UG	EN
R/W	R	Res	Res	Res	Res	Res	Res	RW	Res	Res	Res	Res	Res	RW	W	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**EN**：使能定时器**(Counter enable)** 0：　关闭定时器 1：　使能定时器
位 1	**UG**：产生计数器更新**(Counter Update generation)** 0：　无动作 1：　重新初始化计数器 ***注 1：计数器复位后，TIM4 的 CNT 始终由 0 开始计数;***
位 2	**CLKS**：定时器时钟源选择控制位**(TIM clock source selection)** 0：　内部 LSI 1：　外部 LSE
位 7：3	保留。必须保持为默认值
位 8	**DBGE**：TIM4 调试挂起位**(TIM debug)** 0：　TIM4 在调试暂停时被挂起 1：　TIM4 在调试暂停时仍旧工作
位 14：9	保留。必须保持为默认值
位 15	**BSY**：TIM4 操作忙标志**(TIM busy)** 该位只读，软件写 TIM4_CR1 时，必须等待 BSY 位为 0 0：　TIM4 空闲 1：　TIM4 操作忙，该位由硬件自动清除
位 31：16	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

13.4.3 TIM4 预分频寄存器(TIM4_PSC)

Prescaler Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	PSC[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**PSC[15:0]**：预分频器的值**(Prescaler value)** PSC 包含了当前实时装入预分频器寄存器的值
位 31：16	保留。必须保持为默认值

13.4.4 TIM4 计数器寄存器(TIM4_CNT)

Counter Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CNT[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**CNT[15:0]**：计数器的值 **(Counter value)**
位 31：16	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

13.4.5 TIM4 控制寄存器 2(TIM4_CR2)

Control Register 2

(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	RSTC	ARI
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**ARI**：计数重载中断使能**(Auto reload interrupt enable)** 当计数器值与自动重装载值匹配时产生中断请求 0：　禁止计数器重载中断 1：　使能计数器重载中断
位 1	**RSTC**：复位计数器**(Reset counter)** 0：　计数重载时，不复位计数器 1：　计数重载时，复位计数器 ***注：当该位为 0 时：计数器将一直计数到 0XFFFF，接着计数器+1 溢出，才会将计数器值置为'0'；*** ***当该位为 1 时：当计数器值与自动重装载值匹配时复位计数器。***
位 31：2	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

13.4.6 TIM4 自动重装载寄存器(TIM4_ARR)

Auto reload Register

(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	ARR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**ARR[15:0]**：自动重装载的值 **(Auto reload value)** 详细参考“时基单元”一节描述：有关 ARR 的更新和动作。 ***注：当自动重装载的值为 0 时，计数器不工作。***
位 31：16	保留。必须保持为默认值

13.4.7 TIM4 寄存器列表

地址	寄存器	描述	备注
0x4000_1C00	TIM4_SR	TIM4 状态寄存器	TIM4_SR 说明
0x4000_1C04	TIM4_CR1	TIM4 控制寄存器 1	TIM4_CR1 说明
0x4000_1C08	TIM4_PSC	TIM4 预分频系数寄存器	TIM4_PSC 说明
0x4000_1C10	TIM4_CNT	TIM4 计数器寄存器	TIM4_CNT 说明
0x4000_1C14	TIM4_CR2	TIM4 控制寄存器 2	TIM4_CR2 说明
0x4000_1C18	TIM4_ARR	TIM4 自动重装载寄存器	TIM4_ARR 说明

www.pai-ic.com | pengpai microelectronics

14 独立看门狗(IWDG)

14.1 综述

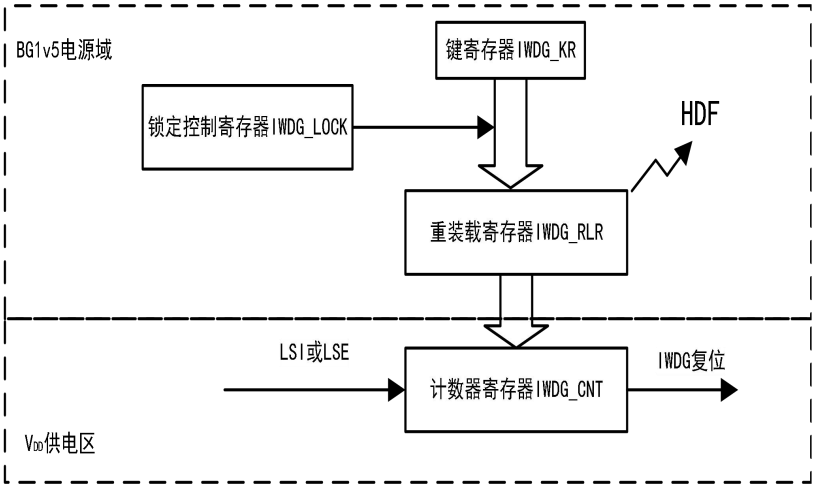
独立看门狗模块可以用于解决处理器因为硬件或软件的故障所发生的错误。当计数器达到给定的超时值时，产生系统中断或者复位系统。
独立看门狗工作于片内低速振荡时钟 LSI 或片外低速振荡时钟 LSE，因此即使是主时钟失效时它仍然照常工作。 适用于需要看门狗作为一个在主程序之外运行，能够完全独立工作，并且对时间精度要求较低的场合。

14.2 特性

- 递减计数器
- 时钟由片内低速振荡时钟 LSI 或片外低速振荡时钟 LSE 提供
- 睡眠模式下正常工作
- 看门狗被激活后，则在计数器计数至 0x000 时产生饿狗事件

14.3 IWDG 功能描述

图 14-1 独立看门狗框图



14.3.1 时基单元

独立看门狗本质上是一个基于 LSI 或 LSE 时钟的递减定时器，这个可编程定时器的主要部分是一个带有自动重装载功能的 32 位递减计数器，计数器的时钟固定为 LSI 或 LSE 时钟。

时基单元包含：

- 自动重装载寄存器(IWDG_RLR)
- 计数器寄存器(IWDG_CNT)

设置 IWDG_CR 寄存器中的独立看门狗使能位(EN)使能计数器计数。

14. 3. 1. 1 计时时间

32 位的独立看门狗计数器与自动重装载寄存器支持定义最大 131072S 的计时时间，通过下式决定合适的看门狗计时时间：

T_{IWDG}= RL[31:0] / (f_{LSI} 或 f_{LSE})

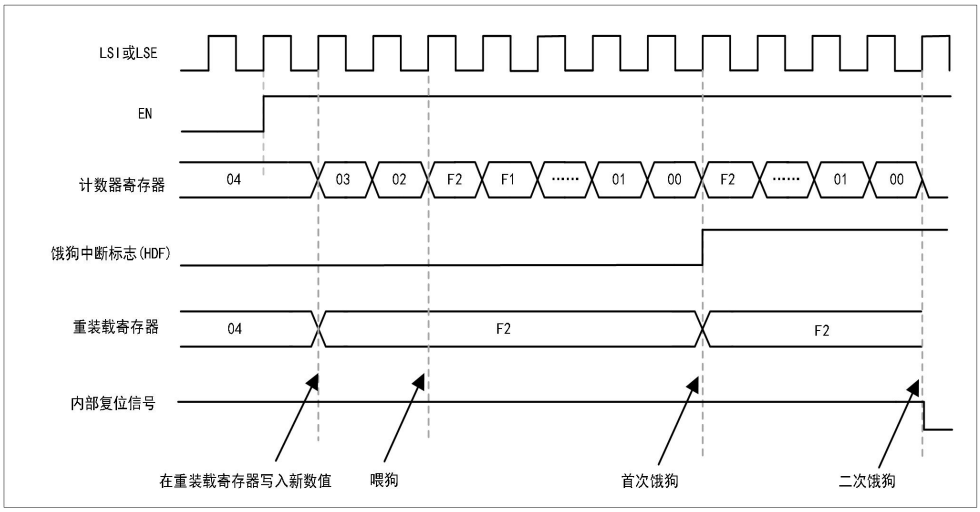
其中：

- TIWDG 为看门狗的计时时间，单位 S(秒)
- f_{LSI} 为 LSI 时钟的频率，单位 Hz
- f_{LSE} 为 LSE 时钟的频率，单位 Hz

www.pai-ic.com | pengpai microelectronics

14.3.2 喂狗与饿狗

图 14-2 重装载寄存器从 04 到 F2 时，喂狗与饿狗时序图



看门狗用于在极端情况下，为单片机提供最后的保护；
在计时时间到达之前，应当通过(IWDG_KR)键寄存器写入一个任意值给予看门狗一个信号，用于将计数器复位至重装载值，这个信号称为”喂狗”；
在计时时间达到时，如果还没喂狗，则产生饿狗事件：

- 首次饿狗时，看门狗自动复位计数器至重装载值，(IWDG_SR 状态寄存器)中的饿狗事件标志被硬件置 1。
- 在饿狗中断标志被置 1 的情况下，产生二次饿狗，则系统发生一次看门狗复位。

产生饿狗事件，可能的原因有：

- 设定的计时时间过短
- 单片机遭受严重干扰导致程序跑飞

14.3.3 看门狗寄存器保护机制

看门狗提供了一种安全锁定的保护机制，可避免在系统运行过程中，因软件设计缺陷或程序跑飞时意外篡改 IWDG 外设的配置．一旦保护机制生效，IWDG 的所有寄存器都无法被软件改写。

14.3.3.1 生效保护机制

IWDG 的保护机制复位后默认生效，当保护机制生效时，读取(IWDG_LOCK)锁定控制寄存器的第 0 位”LOCK”位为 1；
当保护机制失效后需要再次生效保护机制，对(IWDG_LOCK)寄存器写入任意值即可。

14.3.3.2 失效保护机制

往(IWDG_LOCK)寄存器写入”0x1ACCE551”即可失效保护机制，当保护机制失效时，读取(IWDG_LOCK)锁定控制寄存器第 0 位”LOCK”位为 0；

www.pai-ic.com | pengpai microelectronics

14.3.4 独立看门狗中断

独立看门狗中断被连接到 NVIC 不可屏蔽中断中，它是默认启用且不可屏蔽的，当看门狗复位被禁止时，IWDG 计数器下溢出将产生一个中断请求到 NVIC；
喂狗以清除 IWDG 中断。

14.3.5 调试模式

当微控制器进入调试模式(Cortex-M0 核心停止)时，根据(IWDG_CR 寄存器)中”DBGE 位”的设置，独立看门狗计数器将继续计数或者停止计数。

注意：应当谨慎处理调试模式，避免在调试模式下，看门狗计数器溢出导致意外的复位。

www.pai-ic.com | pengpai microelectronics

14.4 寄存器描述

14.4.1 IWDG 重装载寄存器(IWDG_RLR)

Reload Register

(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	RL[31:16]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	RL[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位 31：0	RL[31:0]：看门狗计数器重装载值(Reload value) 该值的设定使用方法请参考“计时时间”一节描述

14.4.2 IWDG 计数器寄存器(IWDG_CNT)

Counter Register

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	CNT[31:16]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	CNT[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位 31：0	CNT[31:0]：独立看门狗计数器的值(Counter value)

www.pai-ic.com | pengpai microelectronics

14.4.3 IWDG 控制寄存器(IWDG_CR)

Control Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	CLKS	DBGE	RSTE	EN
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	EN：独立看门狗使能控制(Enable) 0： IWDG 模块禁止，无中断响应 1： IWDG 模块使能，同时 IWDG 中断被使能
位 1	RSTE：独立看门狗复位控制(reset enable) 0： IWDG 复位禁止 1： IWDG 复位使能
位 2	DBGE：独立看门狗调试挂起控制(IWDG debug Control) 0： IWDG 在调试暂停时被挂起 1： IWDG 在调试暂停时仍旧工作
位 3	CLKS：独立看门狗时钟源选择控制位(IWDG clock source selection) 0： 内部 LSI 1： 外部 LSE
位 31：4	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

14.4.4 IWDG 键寄存器(IWDG_KR)

key Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	KEY[31:16]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	KEY[15:0]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	**KEY[31:0]：键值(key value)** 该寄存器为只写，读为 0 对该寄存器写入任意数值都会： ● 将(IWDG_RLR)中的值重新载入到(IWDG_CNT)寄存器中，并重新开始向下计数 ● 将(IWDG_SR)中的饿狗标志位清 0，如果已经被置 1

14.4.5 IWDG 状态寄存器(IWDG_SR)

Status Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	HDF
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**HDF：饿狗中断标志(hungry dog flag)** 0：　IWDG 未发生饿狗 1：　IWDG 发生饿狗，将保护机制失效后，写 KR 寄存器以将其清 0
位 31：1	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

14.4.6 IWDG 保护机制控制寄存器(IWDG_LOCK)

Lock Register

(地址偏移：0x400)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	KEY[31:16]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	KEY[15:1]															KEY[0] (W) LOCK (R)
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位 31：0(W)	KEY[31:0]：保护机制控制位(lock key) 0x1ACCE551：　IWDG 保护机制失效 其他：　IWDG 保护机制生效
位 0(R)	LOCK：锁状态(Lock status) 0：　当前 IWDG 保护机制失效中 1：　当前 IWDG 保护机制生效中 ***注：保护机制默认生效***

www.pai-ic.com | pengpai microelectronics

14.4.7 IWDG 寄存器列表

地址	寄存器	描述	备注
0x4000_3000	IWDG_RLR	IWDG 重装载寄存器	IWDG_RLR 说明
0x4000_3004	IWDG_CNT	IWDG 计数器寄存器	IWDG_CNT 说明
0x4000_3008	IWDG_CR	IWDG 控制寄存器	IWDG_CR 说明
0x4000_300C	IWDG_KR	IWDG 键寄存器	IWDG_KR 说明
0x4000_3010	IWDG_SR	IWDG 状态寄存器	IWDG_SR 说明
0x4000_3400	IWDG_LOCK	IWDG 保护机制控制寄存器	IWDG_LOCK 说明

www.pai-ic.com | pengpai microelectronics

15 串行外设接口(SPI)

15.1 综述

串行外设接口(SPI)允许芯片与外部设备以全双工、同步、串行方式通信。此接口可以被配置成主机或从机模式，并为外部从机设备提供通信时钟(SCK)。

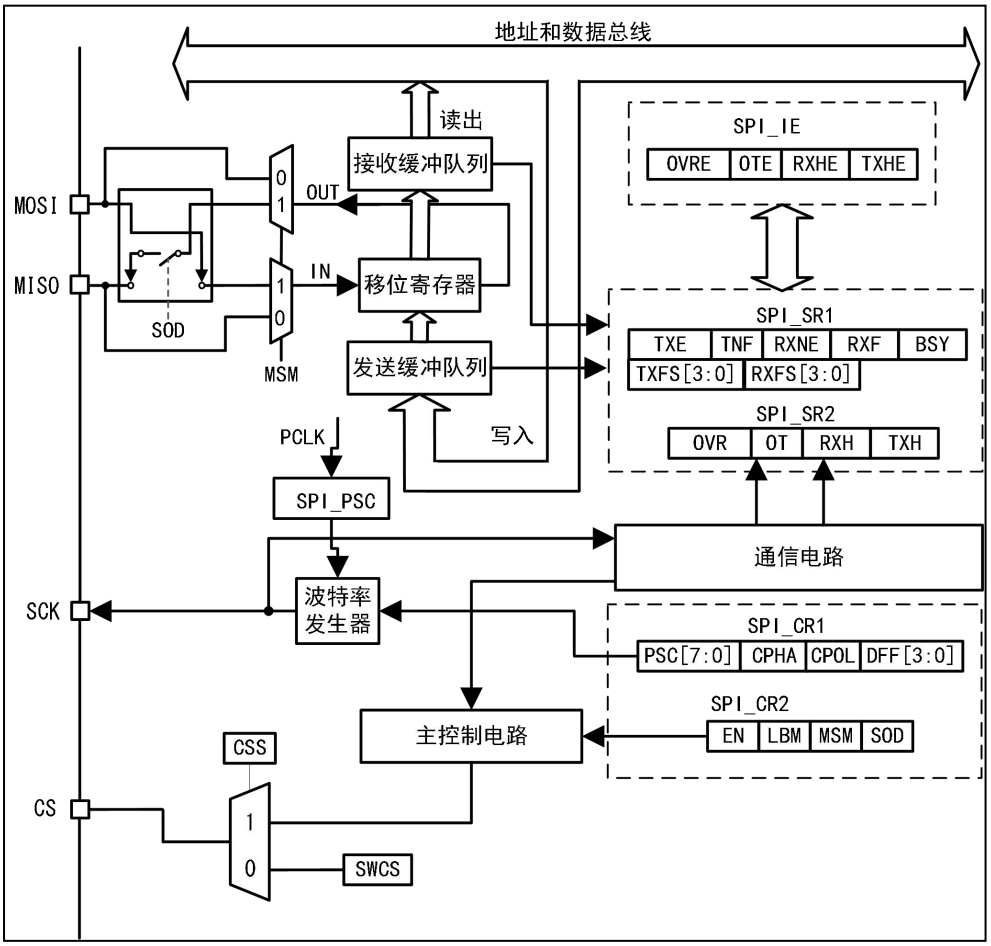
15.2 特性

- 4 线(CS & MISO & MOSI & SCK)全双工同步传输
- 4~16 位可编程的数据帧格式选择
- 主机或从机工作模式
- 8 位的时钟预分频系数(PSC 位)
- 8 位的波特率预分频系数(通过 BR 位)
- 主模式和从模式下均可以选择由软件或硬件进行 CS 管理
- 可编程的时钟极性和相位
- 可触发中断的发送和接收标志
- SPI 总线忙状态标志
- 最大 8 级接收/发送缓冲队列
- 可触发中断的缓冲队列状态标志
- 发送和接收都具有 DMA 功能

www.pai-ic.com | pengpai microelectronics

15.3 功能描述

图 15-1 SPI 框图



通常 SPI 通过 4 个引脚与外部器件相连：

MISO：主机输入/从机输出引脚。该引脚在从机模式发送数据、在主机模式接收数据。

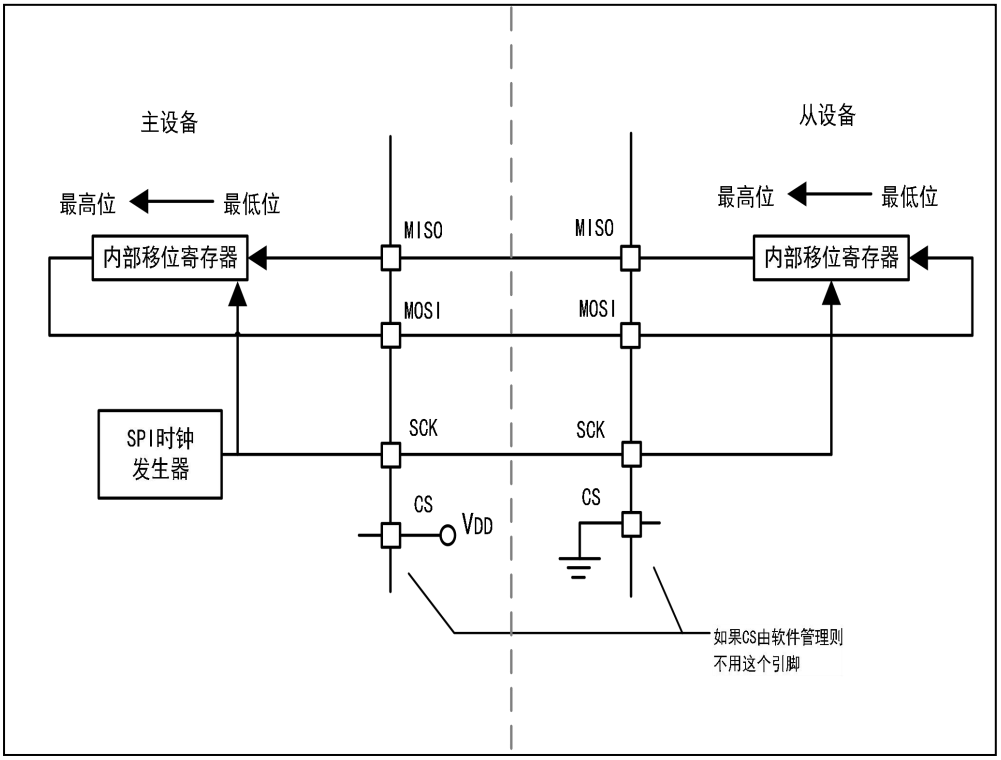
MOSI：主机输出/从机输入引脚。该引脚在主机模式发送数据，在从机模式接收数据。

SCK：串口时钟引脚。作为主机的输出，从机的输入。

CS：从机设备选择引脚。这是一个可选的引脚，用于选择从机。它作为”片选引脚”，让主设备可以单独地与特定从设备通讯，避免数据线上的冲突。

www.pai-ic.com | pengpai microelectronics

图 15-2 单个主机和单个从机的应用



MOSI 脚相互连接、MISO 脚相互连接。数据在主和从之间串行地传输(高位在前)。

www.pai-ic.com | pengpai microelectronics

15.3.1 SPI 通讯

通信总是由主机发起。主机通过 MOSI 脚把数据发送给从机，从机通过 MISO 引脚回传数据。这意味全双工通信的数据输出和数据输入是用同一个时钟信号同步的；时钟信号由主机通过 SCK 脚提供。

15.3.1.1 SPI 波特率

SPI 波特率由 PCLK 经(SPIx_BR 的)BR[7:0]和(SPIx_CR1 的)PSC[7:0]分频而来：

$f_{SCK} = f_{PCLK}/(BR*(1+PSC))$

注意：

1.BR[7:0]的第 0 位必须始终保持为 0，取值范围必须是 2~254 之间的偶数。

2.SPI 通讯波特率不应该超过数据手册中规定的上限

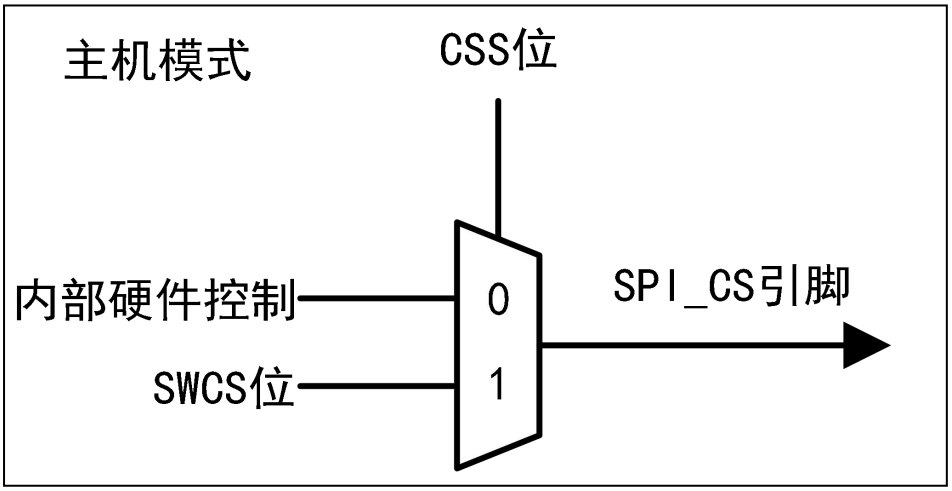
15.3.1.2 从机选择信号(CS)控制

有 2 种 CS 控制方式：

- 软件 CS 控制：通过将(SPIx_CSS 的)CSS 位置‘1’来使能该模式(见图 15-3)。在该模式下，SPIx_CS 引脚可以通过 SWCS 来控制。按照工作模式有：
  - 配置 SPI 为主机模式时，SWCS 的状态对应着 SPIx_CS 引脚的状态
  - 配置 SPI 为从机模式时，SWCS 的状态对 SPI 的通信无影响

- 硬件 CS 模式：通过将 CSS 位清‘0’来使能该模式。按照工作模式有：
  - 配置 SPI 为主机模式时，CS 输出被使能、CS 引脚被自动拉低
  - 配置 SPI 为从机模式时，CS 输入被使能、由外部主机管理 CS 信号

图 15-3 硬件/软件的从机选择管理



www.pai-ic.com | pengpai microelectronics

15.3.1.3 时钟信号的相位和极性

(SPI_CR1 的)CPOL 和 CPHA 位，能够组合成四种可能的时序关系。

CPOL(时钟极性)位控制在没有数据传输时，时钟的空闲状态电平；CPHA(时钟相位)位控制在第几个边沿进行数据的采样和锁存：

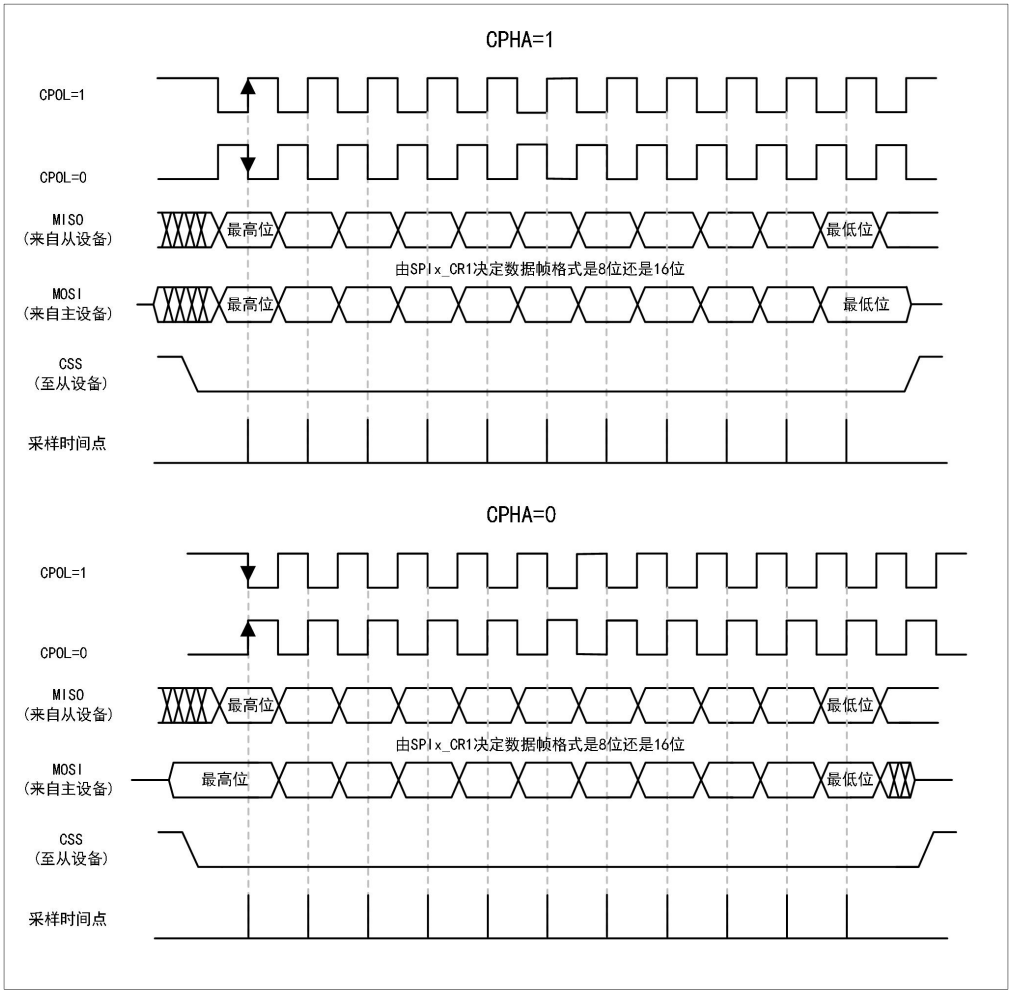
- 如果 CPOL 被清‘0’，SCK 引脚在空闲状态保持低电平
- 如果 CPOL 被置‘1’，SCK 引脚在空闲状态保持高电平
- 如果 CPHA 被置‘1’，SCK 时钟在第二个边沿(CPOL=‘0’时为下降沿，CPOL=‘1’时为上升沿)进行数据位的采样，采样完毕由内部移位寄存器锁存数据。
- 如果 CPHA 被清‘0’，SCK 时钟在第一个边沿(CPOL=‘0’时为上升沿，CPOL=‘1’时为下降沿)进行数据位的采样，采样完毕由内部移位寄存器锁存数据。

图 15-4 显示了 SPI 通讯的时序图。

注意：

1. *在改变 CPOL/CPHA 位之前，必须清除(SPI_CR2 的)EN 位将 SPI 禁止。*
2. *主机和从机必须确保处于相同的时序模式和帧数据格式。*

图 15-4 时序图



www.pai-ic.com | pengpai microelectronics

15.3.1.4 数据帧格式

每一帧数据的输出，总是以最高有效位(MSB)开始。

根据(SPI_CR1 的)DFF 位，每个数据帧可以是 4 位到 16 位。所选择的数据帧格式对发送和接收均生效。

15.3.1.5 缓冲队列(FIFO)

SPI 的发送和接收均集成了一个 8 级的先入先出（FIFO）缓冲队列，这个缓冲队列中，每一级缓冲有 16 位的数据有效位，它们数据格式都是右对齐的，并且与 SPIx_DR 寄存器实时同步。

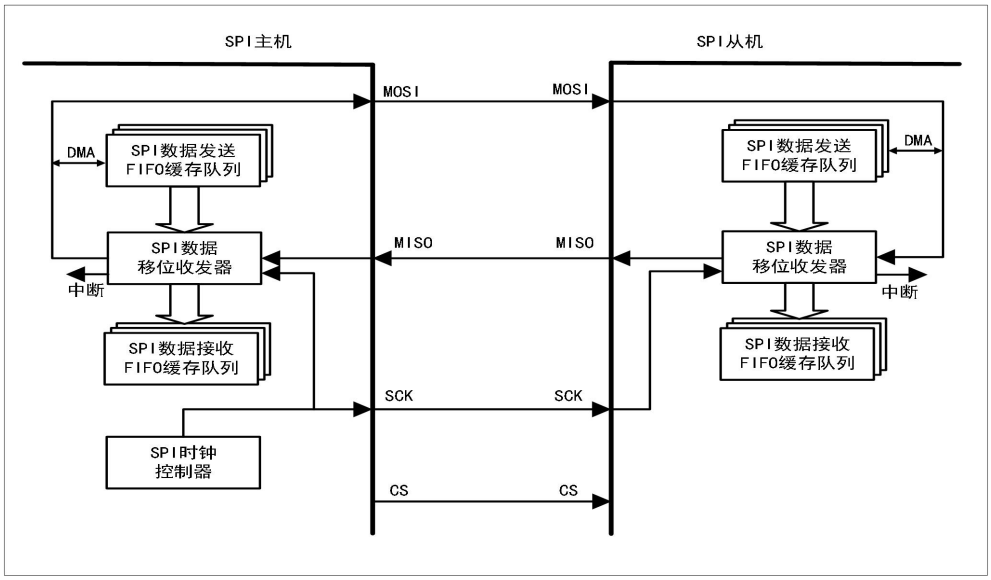
(SPI_CR1 的)DFF 位定义的数据帧、不论大小(4 位~16 位)，每一帧数据均占用一级缓冲，缓冲队列在发送和接收时具体的表现为：

- 在发送时:
  - 发送的数据以‘帧’为单位，首先存放到缓冲队列当中；
  - 每往 SPIx_DR 寄存器写入一帧数据，缓冲队列都会被更新。直到存满 8 帧数据，(SPI_SR1 的)‘TNF’位将被清‘0’(发送 FIFO 全满)；
  - 缓冲队列最多缓冲 8 帧数据，发送缓冲全满时，往 SPIx_DR 寄存器继续写入帧数据时，将导致该帧数据被丢弃。

- 在接收时：
  - 接收到的数据以‘帧’为单位，通过内部移位寄存器首先存放在缓冲当中；
  - 当读取 SPIx_DR 寄存器时，先收到的数据会被先同步到 SPIx_DR 寄存器中，直到缓冲为空，SPIx_DR 的值将不会被更新，这意味着此时读到的数据为最后一帧数据；
  - 缓冲队列最多缓冲 8 帧数据，如果没有及时读取 SPIx_DR 中的数据，则当第 9 帧数据来临时，该数据帧被丢弃。

特别的、SPI 还提供了发送和接收缓冲队列半满的状态，可提高对 SPI 总线的利用率。

图 15-5 缓冲队列的结构



www.pai-ic.com | pengpai microelectronics

15.3.2 状态标志

应用程序通过 3 个状态标志可以完全监控 SPI 总线的状态。

15.3.2.1 发送缓冲器空闲(TXE)

此标志为‘1’时，表示发送缓冲队列为空。当写入一帧数据到 SPIx_DR 寄存器时，(SPIx_SR1 的)TXE 标志被清‘0’。

15.3.2.2 接收缓冲器非空(RXNE)

(SPIx_SR1 的)RXNE 标志为‘1’时，表明在接收缓冲队列中包含至少一帧的有效数据。读 SPIx_DR 寄存器可以清除此标志。

15.3.2.3 忙(BSY)

(SPIx_SR1 的)BSY 标志由硬件设置与清除，此标志表明 SPI 通信层的状态。
此标志为‘1’时，表明 SPI 正忙于通信。在软件要关闭 SPI 模块之前，可以使用 BSY 标志检测传输是否结束，这样可以避免破坏最后一次传输。
当传输开始时，BSY 标志被置‘1’。以下情况时此标志将被清除为‘0’：

- 当传输结束
- 当关闭 SPI 模块

如果通信不是连续的，则在每个数据项的传输之间，BSY 标志为低。
当通信是连续时：

- 主模式下：在整个传输过程中，BSY 标志保持为高。
- 从模式下：在每个数据项的传输之间，BSY 标志在一个 SPI 时钟周期中为低。

注意：不要使用 BSY 标志处理每一帧数据项的发送和接收，最好使用 TXE 和 RXNE 标志。

www.pai-ic.com | pengpai microelectronics

15.3.3 错误标志

应用程序通过 2 个错误状态标志可以保障 SPI 通信的鲁棒性。

15.3.3.1 溢出错误

缓冲队列最多缓冲 8 帧数据。

如果没有及时读取 SPIx_DR 中的数据，则当第 9 帧数据来临时，该数据帧被丢弃，(SPIx_SR2 的)OVR 标志被置‘1’。如果将(SPIx_IE 的)OVRE 置‘1’，则产生 OVR 中断。

即时读出 SPIx_DR 寄存器中由缓冲队列同步的帧数据，以避免溢出错误。

在 OVR 错误产生时，将(SPIx_IC 的)“OVR”位置‘1’，(SPIx_SR2 的)OVR 标志被清除为‘0’。

15.3.3.2 超时错误

缓冲队列最多缓冲 8 帧数据。

当接收缓冲队列非空(缓冲队列中至少有一帧数据)，但软件没有在一定时间内(32 个 SPI 通讯时钟)进行任何的读取数据操作，(SPIx_SR2 的)OT 标志被置‘1’，如果将(SPIx_IE 的)OTE 位置‘1’，则产生 OT 中断。

即时读出 SPIx_DR 寄存器中由缓冲队列同步的帧数据，(SPIx_SR2 的)OT 标志被清除为‘0’。

www.pai-ic.com | pengpai microelectronics

15.3.4 配置 SPI 为主机模式

15.3.4.1 配置步骤

- 通过(SPIx_CR1 的)PSC[7:0]位和(SPIx_BR 的)BR[7:0]位共同定义 SPI 波特率；
- 选择(SPIx_CR1 的)CPOL 和 CPHA 位，定义数据传输和串行时钟间的相位关系(见图 15-4)，主机和从机的相位与极性必须相同；
- 设置(SPIx_CR1 的)DFF 位来定义 4 位到 16 位的数据帧格式；
- 通过(SPIx_CSS 的)CSS 位，选择 CS 引脚的控制方式；
- 将(SPIx_CR2 的)EN 位置‘1’，以使能 SPI。

在这个配置中，MOSI 引脚是数据输出，而 MISO 引脚是数据输入。

15.3.4.2 数据发送过程

当写入数据至 SPIx_DR 寄存器时，数据首先被同步到发送缓冲队列，接着发送过程开始。

在发送第一个数据位时，数据被并行地(通过内部总线)传入到内部移位寄存器，而后串行地移出到 MOSI 脚上。

当缓冲队列中的第 4 帧数据被传输到移位寄存器后，(SPIx_SR2 的)TXH 标志将被置位。如果设置了(SPIx_IE 的)TXHE 位，将产生 TXH 中断。

应当谨慎使用 TXH 中断，除非数据是在中断里被更新到 SPIx_DR 寄存器中。

15.3.4.3 数据接收过程

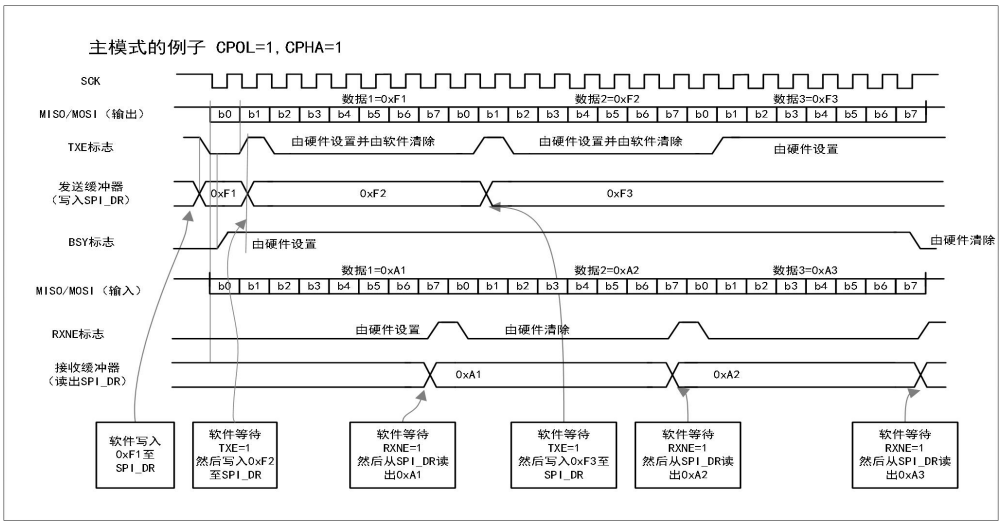
对于接收器，当数据传输完成时：

- 内部移位寄存器里的数据被同步到接收缓冲队列，(SPIx_SR1 的)RXNE 标志被硬件置‘1’；
- 当缓冲队列中接收到第 4 帧数据后，(SPIx_SR2 的)RXH 标志将被置位。如果设置了 SPIx_IE 寄存器中的 RXHE 位，则产生中断。

当缓冲队列中数据为空时，硬件将自动清除(SPIx_SR1 的)RXNE 位。

应当谨慎使用 RXH 中断，除非数据是在中断里被更新到 SPIx_DR 寄存器中。

图 15-6 主模式、全双工模式下连续传输时，TXE/RXNE/BSY 的变化示意图



www.pai-ic.com | pengpai microelectronics

15.3.5 配置 SPI 为从机模式

在从模式配置中，从 SPIx_SCK 引脚上接收主器件的串行时钟。SPIx_CR1 寄存器的“PSC[2:0]”位和 SPIx_BR 寄存器的“BR[7:0]”位中设置的值不会影响数据传输率。

15.3.5.1 配置步骤

- 设置(SPIx_CR1 的)DFF 位来定义 4 位到 16 位的数据帧格式；
- 选择(SPIx_CR1 的)CPOL 和 CPHA 位，定义数据传输和串行时钟间的相位关系(见图 15-4)，主机和从机的相位与极性必须相同；
- 将(SPIx_CR2)寄存器的 MSM 位置‘1’，以将 SPI 配置为从机模式；
- 将(SPIx_CR2)寄存器的 EN 位置‘1’，以使能 SPI。

注意：在外部主机发送时钟之前，从机应该首先使能，否则从机将可能收到意外数据。

15.3.5.2 数据发送过程

当从设备收到时钟信号，并且在 MOSI 引脚上出现第一个数据位时，发送过程开始。主机和从机通讯是同步的，这意味着接收移位寄存器每接收到一个位的数据，内部发送移位寄存器也同样要发送一个位的数据到主机。

当缓冲队列中的第 4 帧数据被传输到移位寄存器后，(SPIx_SR2 的)TXH 标志将被置位。如果设置了(SPIx_IE 的)TXHE 位，将产生 TXH 中断。

应当谨慎使用 TXH 中断，除非数据是在中断里被更新到 SPIx_DR 寄存器中。

15.3.5.3 数据接收过程

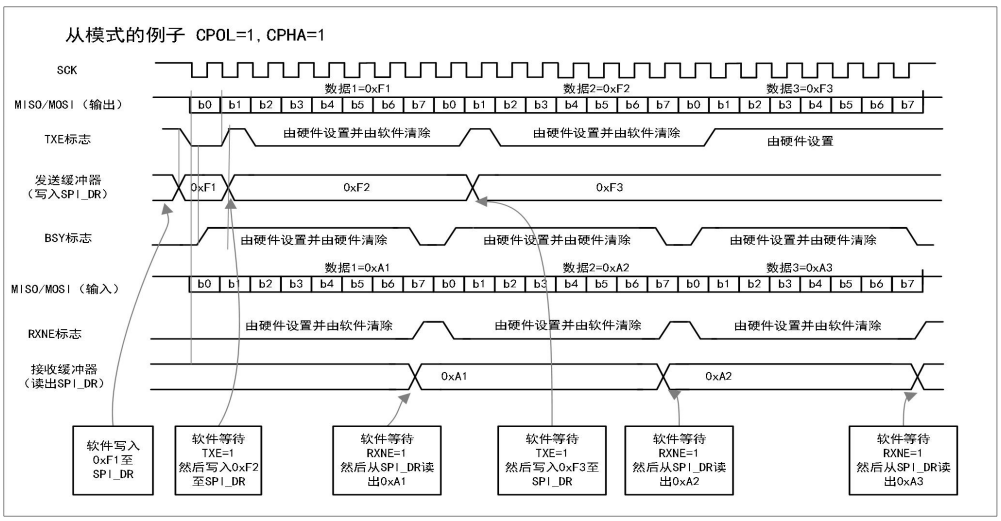
对于接收器，当数据传输完成时：

- 内部移位寄存器里的数据被同步到接收缓冲队列，(SPIx_SR1 的)RXNE 标志被硬件置‘1’；
- 当缓冲队列中接收到第 4 帧数据后，(SPIx_SR2 的)RXH 标志将被置位。如果设置了 SPIx_IE 寄存器中的 RXHE 位，则产生中断。

当缓冲队列中数据为空时，硬件将自动清除(SPIx_SR1 的)RXNE 位。

应当谨慎使用 RXH 中断，除非数据是在中断里被更新到 SPIx_DR 寄存器中。

图 15-7 从模式、全双工模式下连续传输时，TXE/RXNE/BSY 的变化示意图



www.pai-ic.com | pengpai microelectronics

15.3.6 连续和非连续传输

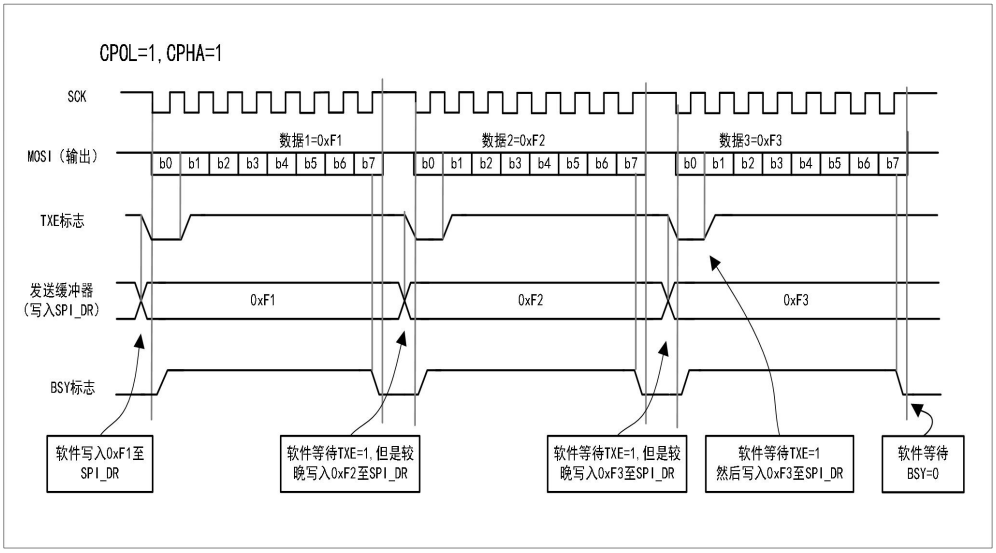
通过(SPIx_SR2)TXH 位的状态(或中断)和对 8 级缓冲队列的灵活利用，可以确保在满足 SPI 最大频率的条件下，当缓冲队列中最后一帧数据被发送前，能有足够的时间往 SPIx_DR 寄存器写入新的数据，以实现数据的连续传输。

如果 SPI 频率够低，或者程序足够快，那么也可以通过查询(SPIx_SR1)TNF 位的状态来实现连续传输。

在连续传输时，SPI 时钟将保持连续、(SPIx_SR1)BSY 位也不会被清除。

如果上述条件不被满足，将导致不连续的通信，此时、SPI 时钟将不连续、BSY 在每帧数据传输之间都会被清除。

图 15-8 非连续传输发送时，TXE/BSY 的变化示意图



15.3.7 关闭 SPI

当通讯结束，可以通过关闭 SPI 模块来终止通讯。清除(SPIx_CR2)EN 位即可关闭 SPI。

在某些配置下，如果传输还未完成就关闭 SPI 模块并进入停机模式，则可能导致当前的传输被破坏，而且(SPIx_SR1)BSY 标志也变得不可信。

为了避免发生这种情况，关闭 SPI 模块时，建议按照下述步骤操作：

- 等待(SPIx_SR1)RXNE=1 并接收最后一个数据；
- 等待 BSY=0；
- 关闭 SPI(EN=0)，最后进入停机模式(或关闭该模块的时钟)。

www.pai-ic.com | pengpai microelectronics

15.3.8 利用 DMA 的 SPI 通信

要以最大速度工作需要给 SPI 不断提供要发送的数据，并及时读取接收缓冲区中的数据，以避免上溢。为加速传输，SPI 提供了 DMA 功能，以实现简单的请求/应答协议。

15.3.8.1 使用 DMA 进行发送

将 SPIx_DCR 寄存器中的 TXDMAE 位置‘1’可以使能 DMA 模式进行发送。根据 SPIx_DCR 寄存器中的 DMATC 位设置的条件，可将数据从 SRAM 区（通过 DMA 配置，参见 DMA 部分）加载到 SPIx_DR 寄存器。要映射一个 DMA 通道以进行 SPI 发送，请按以下步骤操作：

1. 在 DMA 控制寄存器中写入 SPIx_DR 寄存器地址，将其配置为传输的目标地址。每次发送 FIFO 达到 DMATC 位设置的条件时，数据都会从存储器移动到此地址。
2. 在 DMA 控制寄存器中写入存储器地址，将其配置为传输的源地址。每次发送 FIFO 达到 DMATC 位设置的条件时，数据都会从这个存储区域加载到 SPIx_DR 寄存器中。
3. 在 DMA 控制寄存器中配置要传输的总字节数。
4. 根据应用的需求，配置是否使用突发传输。
5. 根据应用的需求，是否在全部传输后产生 DMA 中断。
6. 在 DMA 寄存器中激活该通道。

当达到在 DMA 控制器中设置的数据传输量时，DMA 控制器会在 DMA 通道的中断向量上产生一个中断。

在发送模式下，DMA 对所有要发送的数据执行了写操作后，可以对 DMA_CxCNTR 寄存器的 CNT[15:0]位进行监视，以确保 SPI 通信已完成。在禁止 SPI 或进入停止模式前必须执行此步骤，以避免损坏最后一次发送。软件必须等待直到 CNT[15:0]=0。

当只使用 SPI 发送数据时，只需使能 SPI 的 DMA 发送。此时，因为没有读取收到的数据，(SPIx_SR2)OVR、OT、RXH 都可能被置为‘1’，软件可以不用理会这些标志位。

注意：如果 DMA 用于发送，则不要使能 SPIx_IE 寄存器的相关发送中断。

15.3.8.2 使用 DMA 进行接收

将 SPIx_DCR 寄存器中的 RXDMAE 位置‘1’可以使能 DMA 模式进行接收。根据 SPIx_DCR 寄存器中的 DMATC 位设置的条件，数据会从 SPIx_DR 寄存器加载到 SRAM 区域中（通过 DMA 配置，详见 DMA 章节相关描述）。要映射一个 DMA 通道以进行 SPI 接收，请按以下步骤操作：

1. 在 DMA 控制寄存器中写入 SPIx_DR 寄存器地址，将其配置为传输的源地址。每次接收 FIFO 达到 DMATC 位设置的条件时，数据都会从此地址移动到存储器。
2. 在 DMA 控制寄存器中写入存储器地址，将其配置为传输的目标地址。每次接收 FIFO 达到 DMATC 位设置的条件时，数据都会从 SPIx_DR 寄存器加载到此存储区。
3. 在 DMA 控制寄存器中配置要传输的总字节数。
4. 根据应用的需求，配置是否使用突发传输。
5. 根据应用的需求，是否在全部传输后产生 DMA 中断。
6. 在 DMA 寄存器中激活该通道。

www.pai-ic.com | pengpai microelectronics

当达到在 DMA 控制器中设置的数据传输量时，DMA 控制器会在 DMA 通道的中断向量上产生一个中断。

当只使用 SPI 接收数据时，只需使能 SPI 的 DMA 接收。

注意：如果 DMA 用于接收，则不要使能 SPIx_IE 寄存器的相关接收中断。

15.3.9 SPI 中断

表 15-1 SPI 模块的中断请求

中断事件	事件标志	使能控制位
接收 FIFO 溢出中断	OVR	OVRE
接收 FIFO 超时中断	OT	OTE
接收 FIFO 半满中断	RXH	RXHE
发送 FIFO 过半中断	TXH	TXHE

上述事件的状态也可以通过 SPIx_CR2 寄存器查询。

15.3.9.1 接收 FIFO 溢出

接收缓冲队列最多缓冲 8 帧数据，如果没有及时读取(SPIx_DR)中的数据，则当第 9 帧数据来临时，该帧数据被丢弃，SPI 产生接收 FIFO 溢出，其状态只能由软件清除。

15.3.9.2 接收 FIFO 超时

当接收缓冲队列非空(缓冲队列存在一帧或多帧数据)，且软件没有及时(在 32 个 SPI 时钟内)读取 SPIx_DR 中的数据，SPI 产生接收 FIFO 超时，其状态只能由软件清除。

15.3.9.3 接收 FIFO 半满

当接收缓冲队列中半满(帧数据≥4)时，SPI 产生接收 FIFO 半满；

软件可以多次读取 SPIx_DR 中的数据、直到缓冲队列中的帧数据<4，接收 FIFO 半满状态由硬件自动清除。

15.3.9.4 发送 FIFO 过半

当发送缓冲队列半满(帧数据≥4)时，SPI 产生发送 FIFO 过半。

发送缓冲队列中的帧数据按照“先入先出”的规则，通过内部移位寄存器发送出去，直到缓冲队列中的帧数据<4，发送 FIFO 过半状态由硬件自动清除。

www.pai-ic.com | pengpai microelectronics

15.4 寄存器描述

15.4.1 SPI 控制寄存器 1(SPIx_CR1) (x=0,1)

Control Register 1
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	PSC[7:0]								CPHA	CPOL	-	-	DFF[3:0]			
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**DFF[3:0]**：帧数据格式**(Data frame format)** 0011： 数据帧长度为 4 位 0100： 数据帧长度为 5 位 0101： 数据帧长度为 6 位 0110： 数据帧长度为 7 位 0111： 数据帧长度为 8 位 1000： 数据帧长度为 9 位 1001： 数据帧长度为 10 位 1010： 数据帧长度为 11 位 1011： 数据帧长度为 12 位 1100： 数据帧长度为 13 位 1101： 数据帧长度为 14 位 1110： 数据帧长度为 15 位 1111： 数据帧长度为 16 位 其他： 保留 ***注：仅当 SPI 禁止（EN=0）时，才能写入该位***
位 5：4	保留。必须保持为默认值。
位 6	**CPOL**：时钟极性**(Clock polarity)** 0： 空闲状态时，SCK 保持低电平 1： 空闲状态时，SCK 保持高电平 ***注：仅当 SPI 禁止（EN=0）时，才能写入该位***
位 7	**CPHA**：时钟相位**(Clock phase)** 0： 数据采样从第一个时钟边沿开始 1： 数据采样从第二个时钟边沿开始 ***注：仅当 SPI 禁止（EN=0）时，才能写入该位***

www.pai-ic.com | pengpai microelectronics

位 15：8	PSC[7:0]：SPI 时钟分频系数(Prescaler) 详见 SPI 波特率一节介绍 *注：仅当 SPI 禁止（EN=0）时，才能写入该位*
位 31：16	保留。必须保持为默认值。

15.4.2 SPI 控制寄存器 2(SPIx_CR2) (x=0,1)

Control Register 1
(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	SOD	MSM	EN	LBM
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	LBM：环回模式控制(loopback mode) 0：　正常工作模式 1：　环回传输模式（自发自收） *注：仅当 SPI 禁止（EN=0）时，才能写入该位*
位 1	EN：SPI 使能(SPI Enable) 0：　SPI 禁止 1：　SPI 使能 *注：当关闭 SPI 设备时，请按照“关闭 SPI 节”的过程进行操作*
位 2	MSM：主从模式(master-slave mode) 0：　主机模式 1：　从机模式 *注：仅当 SPI 禁止（EN=0）时，才能写入该位*
位 3	SOD：SPI 从机输出禁止(SPI slave output disable) 0：　从机允许输出 1：　从机禁止输出 *注：该位仅在从机模式下有效*
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

15.4.3 SPI 数据寄存器(SPIx_DR) (x=0,1)

Data Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	DR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**DR[15:0]：数据寄存器(SPI data)** 待发送或者已经收到的数据 数据寄存器对应两个缓冲队列：一个用于写(发送缓冲)，另外一个用于读(接收缓冲)： 写操作时硬件将数据同步发送缓冲队列 读操时作硬件将返回接收缓冲队列里的数据 数据的格式均为右对齐，根据(SPIx_CR1)中 DFF 位对于数据帧格式的选择，数据的发送和接收可以是 4 位~16 位的： 对于 4 位的数据、发送和接收时只会用到 SPIx_DR[3:0] 对于 5 位的数据、发送和接收时只会用到 SPIx_DR[4:0] 以此类推，对于 16 位的数据、发送和接收时将会用到 SPIx_DR[15:0]
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

15.4.4 SPI 状态寄存器 1(SPIx_SR1) (x=0,1)

Status Register 1
(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	TXFS[3:0]				RXFS[3:0]				-	-	-	BSY	RXF	RXNE	TNF	TXE
R/W	R	R	R	R	R	R	R	R	Res	Res	Res	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1

位 0	**TXE**：发送 **FIFO** 为空**(Transmit FIFO is empty)** 0：　发送 FIFO 非空 1：　发送 FIFO 为空
位 1	**TNF**：发送 **FIFO** 未满**(Transmit FIFO is not full)** 0：　发送 FIFO 全满 1：　发送 FIFO 未满
位 2	**RXNE**：接收 **FIFO** 非空**(Receive FIFO is not empty)** 0：　接收 FIFO 为空 1：　接收 FIFO 非空
位 3	**RXF**：接收 **FIFO** 全满**(Receive FIFO is full)** 0：　接收 FIFO 未满 1：　接收 FIFO 全满
位 4	**BSY**：数据传输状态标志位**(busy flag)** 0：　SPI 处于空闲状态 1：　SPI 处于传输数据状态或者发送 FIFO 非空
位 7：5	保留。必须保持为默认值。
位 11：8	**RXFS[3:0]**：接收 **FIFO** 中数据个数**(Rx FIFO size)** 单位为字节，最大值为 8。
位 15：12	**TXFS[3:0]**：发送 **FIFO** 中数据个数**(Tx FIFO size)** 单位为字节，最大值为 8。
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

15.4.5 SPI 波特率预分频寄存器(SPIx_BR) (x=0,1)

Baud Rate Prescaler Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	BR[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**BR[7:0]：SPI 波特率分频系数(Baud rate control)** BR 必须是 2~254 之间的偶数(bit0 只读，恒为 0)
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

15.4.6 SPI 中断使能寄存器(SPIx_IE) (x=0,1)

Interrupt Enable Register
(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	TXHE	RXHE	OTE	OVRE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**OVRE**：接收 FIFO 溢出中断使能(Receive FIFO overflow interrupt enable) 0： 禁止接收 FIFO 溢出错误中断 1： 允许接收 FIFO 溢出错误中断
位 1	**OTE**：接收 FIFO 超时中断使能(Receive FIFO over time interrupt enable) 0： 禁止接收 FIFO 超时错误中断 1： 允许接收 FIFO 超时错误中断
位 2	**RXHE**：接收 FIFO 半满中断使能(Receive FIFO half full interrupt enable) 0： 禁止接收 FIFO 半满中断 1： 允许接收 FIFO 半满中断
位 3	**TXHE**：发送 FIFO 过半中断使能(Transmit FIFO more than half interrupt enable) 0： 禁止发送 FIFO 过半中断 1： 允许发送 FIFO 过半中断
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

15.4.7 SPI 状态寄存器 2(SPIx_SR2) (x=0,1)

Status Register 2

(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	TXH	RXH	OT	OVR
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0

位 0	**OVR：接收 FIFO 溢出错误(Receive FIFO overflow error flag)** 0：　接收 FIFO 未发生溢出错误 1：　接收 FIFO 溢出错误
位 1	**OT：接收 FIFO 超时错误(Receive FIFO overtime error flag)** 0：　接收 FIFO 未发生超时错误 1：　接收 FIFO 超时错误
位 2	**RXH：接收 FIFO 数据半满(Receive FIFO half full flag)** 0：　接收 FIFO 未半满 1：　接收 FIFO 半满
位 3	**TXH：发送 FIFO 数据过半标志位(Transmit FIFO more than half flag)** 0：　发送 FIFO 数据未过半 1：　发送 FIFO 数据已过半
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

15.4.8 SPI 中断标志清除寄存器(SPIx_IC) (x=0,1)

Interrupt Clear Register

(地址偏移：0x20)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	OT	OVR
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**OVR**：清除接收 FIFO 溢出中断标志(Clear receive FIFO overflow error flag) 0：　无效 1：　清除接收 FIFO 溢出错误中断
位 1	**OT**：清除接收 FIFO 超时中断标志(Clear receive FIFO overtime error flag) 0：　无效 1：　清除接收 FIFO 超时错误中断
位 31：2	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

15.4.9 SPI DMA 控制寄存器(SPIx_DCR) (x=0,1)

DMA Control Register

(地址偏移：0x24)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	DMATC	TXDMAE	RXDMAE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	RXDMAE：接收 DMA 请求使能(Rx DMA request enable) 0： 接收 DMA 请求禁止 1： 接收 DMA 请求使能
位 1	TXDMAE：发送 DMA 请求使能(Tx DMA request enable) 0： 发送 DMA 请求禁止 1： 发送 DMA 请求使能
位 2	DMATC：DMA 传输触发条件(DMA transfer trigger condition) 接收时： 0： 接收 FIFO≥1 帧数据 1： 接收 FIFO≥4 帧数据(数据传输数据帧必须为 4 的整数倍) 发送时： 0： 发送 FIFO 剩余空间≥1 帧数据 1： 发送 FIFO 剩余空间≥4 帧数据(数据传输数据帧必须为 4 的整数倍)
位 31：3	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

15.4.10 SPI 片选信号控制寄存器(SPIx_CSS) (x=0,1)

Chip Select Signal Control Register

(地址偏移：0x28)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	SWCS	CSS	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 1：0	保留。必须保持为默认值。
位 2	CSS：片选信号控制方式选择(CSS control selection) 0： CSS 由硬件自动控制 1： CSS 通过软件配置 SWCS 位控制
位 3	SWCS：软件片选信号控制(Software control CSS) 0： CSS 输出低电平 1： CSS 输出高电平
位 31：4	保留。必须保持为默认值。

15.4.11 SPI 发送 FIFO 复位寄存器(SPIx_TXFR) (x=0,1)

Transmit FIFO Reset Register

(地址偏移：0x2C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	TXFR[31:16]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	TXFR[15:0]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	TXFR[31:0]：发送 FIFO 复位(Transmit FIFO reset) 对 TXFR 写入任意值，发送 FIFO 都将立即被复位清空。 该位只写，读恒为零。

www.pai-ic.com | pengpai microelectronics

15.4.12 SPI 接收 FIFO 复位寄存器(SPIx_RXFR) (x=0,1)

Receive FIFO Reset Register

(地址偏移：0x30)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	RXFR[31:16]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	RXFR[15:0]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	RXFR[31:0]：接收 FIFO 复位(Receive FIFO reset) 对 RXFR 写入任意值，接收 FIFO 都将立即被复位清空。 该位只写，读恒为零。

www.pai-ic.com | pengpai microelectronics

15.4.13 SPI 寄存器列表

地址	寄存器	描述	备注
0x4001_3000	SPI0_CR1	SPI0 控制寄存器 1	SPI0_CR1 说明
0x4001_3004	SPI0_CR2	SPI0 控制寄存器 2	SPI0_CR2 说明
0x4001_3008	SPI0_DR	SPI0 数据寄存器	SPI0_DR 说明
0x4001_300C	SPI0_SR1	SPI0 状态寄存器 1	SPI0_SR1 说明
0x4001_3010	SPI0_BR	SPI0 波特率预分频寄存器	SPI0_BR 说明
0x4001_3014	SPI0_IE	SPI0 中断使能寄存器	SPI0_IE 说明
0x4001_3018	SPI0_SR2	SPI0 状态寄存器 2	SPI0_SR2 说明
0x4001_3020	SPI0_IC	SPI0 中断标志清除寄存器	SPI0_IC 说明
0x4001_3024	SPI0_DCR	SPI0 DMA 控制寄存器	SPI0_DCR 说明
0x4001_3028	SPI0_CSS	SPI0 片选信号控制寄存器	SPI0_CSS 说明
0x4001_302C	SPI0_TXFR	SPI0 发送 FIFO 复位寄存器	SPI0_TXFR 说明
0x4001_3030	SPI0_RXFR	SPI0 接收 FIFO 复位寄存器	SPI0_RXFR 说明
0x4000_3800	SPI1_CR1	SPI1 控制寄存器 1	SPI1_CR1 说明
0x4000_3804	SPI1_CR2	SPI1 控制寄存器 2	SPI1_CR2 说明
0x4000_3808	SPI1_DR	SPI1 数据寄存器	SPI1_DR 说明
0x4000_380C	SPI1_SR1	SPI1 状态寄存器 1	SPI1_SR1 说明
0x4000_3810	SPI1_BR	SPI1 波特率预分频寄存器	SPI1_BR 说明
0x4000_3814	SPI1_IE	SPI1 中断使能寄存器	SPI1_IE 说明
0x4000_3818	SPI1_SR2	SPI1 状态寄存器 2	SPI1_SR2 说明
0x4000_3820	SPI1_IC	SPI1 中断标志清除寄存器	SPI1_IC 说明
0x4000_3824	SPI1_CR3	SPI1 DMA 控制寄存器	SPI1_DCR 说明
0x4000_3828	SPI1_CSS	SPI1 片选信号控制寄存器	SPI1_CSS 说明
0x4001_382C	SPI1_TXFR	SPI1 发送 FIFO 复位寄存器	SPI1_TXFR 说明
0x4001_3830	SPI1_RXFR	SPI1 接收 FIFO 复位寄存器	SPI1_RXFR 说明

16 I2C 接口(I2C)

16.1 综述

I2C 总线接口连接微控制器和串行 I2C 总线。
它提供多主机功能，控制所有 I2C 总线特定的时序、协议、仲裁和定时。通过一个可编程的分频器、支持最大 1Mbps 速率的多种通信模式。

16.2 特性

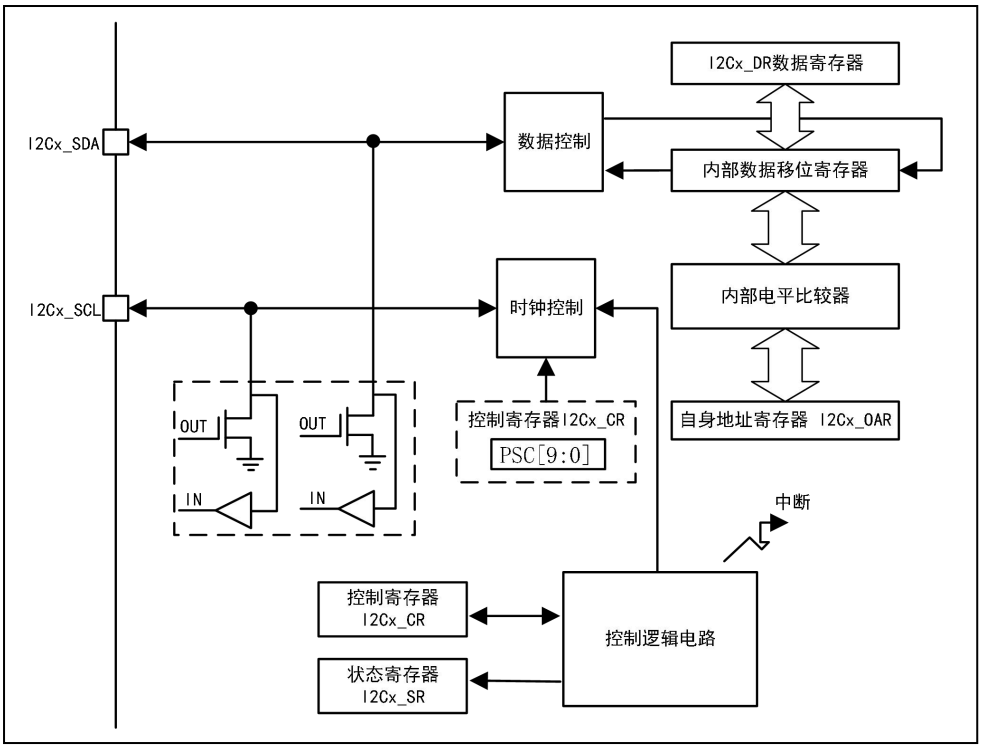
- 并行总线 I2C 总线协议转换器
- 支持不同的通讯速度
  - 标准速度(高达 100kHz)
  - 快速(高达 400kHz)
- 27 种通信状态，除空闲状态外，均可产生中断请求
- 高电平检测时间控制
- 分别支持工作在主机模式和从机模式：
  - I2C 主机功能
    - 产生通信时钟
    - 实现总线仲裁
    - 8 位的地址字，寻址 7 位地址从机、并控制数据读写方向
    - 通信状态监测
    - 产生起始和停止信号
  - I2C 从机功能
    - 可编程的 I2C 地址检测
    - 可响应一个 7 位地址
    - 通信状态监测
    - 起始信号和停止信号检测

16.3 I2C 功能描述

I2C 模块接收和发送数据、并将数据从串行转换成并行(从机模式下)，或并行转换成串行(主机模式下)。可以开启或禁止中断。

接口通过数据引脚(SDA)和时钟引脚(SCL)连接到 I2C 总线。允许连接到速率高达 1Mbps 的 I2C 总线。

图 16-1 I2C 的功能框图



www.pai-ic.com | pengpai microelectronics

16.3.1 I2C 通信

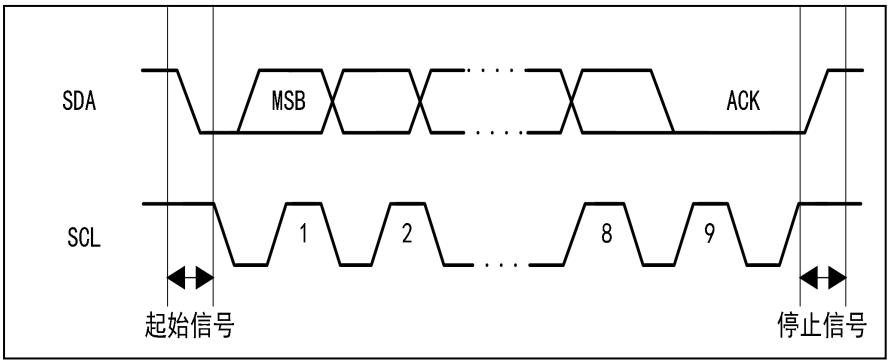
通信总是由主机发起。主机通过 SDA 脚将数据从最高有效位(MSB)开始发送给从机，从机则通过 SDA 脚回传数据，这意味半双工通信的数据输出和数据输入是用同一个时钟信号同步的；时钟信号则由主机通过 SCL 脚提供。

I2C 的通信总是以起始信号开始并以停止信号结束，下面是一次完整的 I2C 通信时，主机和从机所执行的步骤：

- 主机模式下：
  - 由软件控制产生起始信号
  - 发送起始信号后、主机发送 1 字节的地址字
  - 开始数据传输(主机发送或者接收若干个数据字)。
  - 由软件控制产生停止信号
- 从机模式下：
  - 接收主机发出的地址字并与自身地址作比较。
  - 在地址匹配的前提下，开始数据传输(从机接收或者发送)

一个 8 位的字节数据传输完成后、在第 9 个时钟期间，接收方应回送一个应答信号(ACK)给发送方。参考下图。

图 16-2 I2C 总线协议



软件可以开启或禁止应答信号(ACK)，也可以设置 I2C 接口的地址(7 位)。

16.3.1.1 I2C 波特率

I2C 通信波特率由 PCLK 经(I2Cx_CR)寄存器的"PSC[9:0]"位分频而来：

$f_{SCL} = f_{PCLK}/((PSC+1)*4)$

其中：

- f_{SCL} 为 I2Cx 通信的波特率
- f_{PCLK} 为 PCLK 时钟的频率

注意：

1.PSC 存在最小值限制，PSC 必须≥4；PSC<4 时，实际分频系数仍为 20。

2.I2C 波特率不应超过 1Mbps

www.pai-ic.com | pengpai microelectronics

16.3.1.2 空闲状态

当 SDA 和 SCL 两条信号线同时处于高电平时，规定为总线的空闲状态。
该状态下，没有任何主机或从机设备占用总线，读 I2Cx_SR 寄存器 SR 位恒为 0X1F。

注意：当整个 I2C 通信系统上存在多个主机/从机设备时，首次 I2C 通信前，应当保证所有设备均处于空闲状态，否则可能引发意外的状态。

16.3.1.3 起始信号(Start)

空闲状态下、主机通过发送起始信号以发起通信。
如(图 15-2)所示、起始信号定义为：当 SCL 在高电平时、SDA 从高到低的跳变。
该信号表示开始新的数据传输(每次数据传输可能包含几个字节的数据)，并使所有从机退出空闲状态。
通过将(I2Cx_CR)的 STAR 位置'1'以产生一次起始信号。
主机起始信号发送完毕，其 SR 位被硬件设置为 0x01。

16.3.1.4 应答信号(ACK)

一个 8 位的字节数据传输完成后、在第 9 个时钟期间，接收方应回送一个应答信号(ACK)给发送方，(如图 16-2)。
如果接收方无应答(NACK)，则按照主机和从机有：

- 主机发送数据(地址字或数据字)，从机返回 NACK，主机将判定为失败的数据传输
- 从机发送数据，主机返回 NACK，从机将判定数据传输结束，并释放总线给主机

对于以上两种情况，数据传输都被中止，主机会进行以下两种操作之一：

- 发送停止位、终止数据传输、并释放总线
- 发送重复起始位、建立新的通信

通过将(I2Cx_CR)的 ACK 位置'1'以使能应答信号(ACK)，接收方的应答状态决定了 I2C 在通信时 SR 位的一些状态值和中断请求类型，详见状态信息和中断请求一节。

16.3.1.5 地址字(ADDR)与方向

主机在发送完起始信号之后、首先发送一个 1 字节的地址字。
地址字共 8 位。高 7 位是从机的地址码；最低位为"R/W"，决定总线上数据传输的方向：

- 1 = 读取传输，从机向主机传输数据
- 0 = 写入传输，主机向从机传输数据

从机的地址可以通过寄存器 I2Cx_OAR 的 ADDR 位配置。
当主机发送的地址与从机自身地址匹配时，从机寻址完毕，回送 ACK 响应之后有：

- 从机的 SR 位被硬件设置为 0x15
- 主机收到 ACK 后，SR 位被硬件设置为 0x03

www.pai-ic.com | pengpai microelectronics

16.3.1.6 数据字(DATA)

实现从机寻址后，寻址有效的从机就可以按照主机发送的“R/W”位指定的方向与主机逐字节地进行数据字传输。
通过主机或从机的发送器、(I2Cx_DR)寄存器中的字节经由内部的移位寄存器被发送到 SDA 线上。

16.3.1.7 停止信号(Stop)

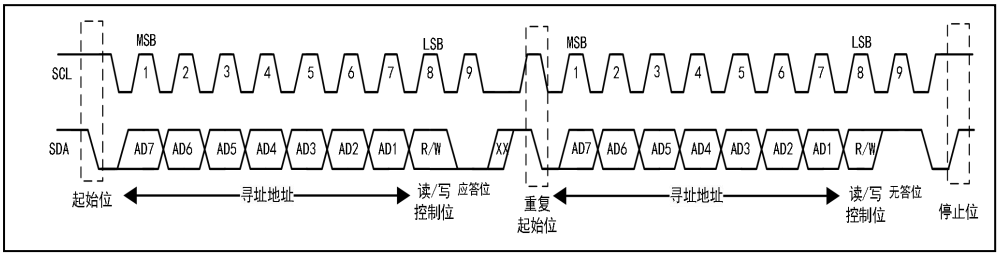
任何时候、主机都可以发送停止信号，以将总线恢复至空闲状态。
特别地、主机还可以直接发送起始位或者广播，而无需首先发送停止位，这被称为重复起始信号。
停止信号的定义是 SCL 在逻辑 1 时的从低到高的 SDA 电平跳变(见图 15-2)。
通过将(I2Cx_CR)的 STOP 位置'1'以产生一次停止信号
停止信号在 I2C 通信的不同阶段(地址字、数据字或广播)会产生相应的状态，详见状态信息和中断请求一节。

16.3.1.8 重复起始信号

在无需终止通信，又需要从机释放总线的情况下，可以再发送一个起始信号(Start)以产生一个重复起始信号，该信号适用于以下场合：

- 主机需要与另外一个从机进行通信
- 使用不同的传输方向(R/W)与同一从机进行通信

图 16-3 重复起始信号



16.3.1.9 广播

广播功能包括特定的广播地址字"0x00"与广播数据字，支持主机用来与 I2C 总线上所有的从机设备进行通信(仅主机作为发送方)。
主机将地址字设置为广播地址"0x00"后、广播功能被启用；从机将(I2Cx_OAR)寄存器中的 BC 位置'1'以使能广播响应；BC 位置'1'后，当从机接收到广播、并回送 ACK 信号之后有：

- 从机的 SR 位被硬件设置为 0x0E
- 主机收到 ACK 后，SR 位被硬件设置为 0x03

当主机使用广播功能、后续的数据字传输也被视作广播数据字，I2C 总线上所有开启广播响应的从机均可接收广播数据字，接收到广播数据字的从机有：

- 回送 ACK，从机的 SR 位被硬件设置为 0x12，主机的 SR 位则为 0x05
- 回送 NACK，从机的 SR 位被硬件设置为 0x13，主机的 SR 位则为 0x06

当需要返回到非广播的 1 对 1 通信时，可由主机发送一个停止信号或者重复起始信号。

www.pai-ic.com | pengpai microelectronics

16.3.1.10 总线仲裁(SDA 仲裁)

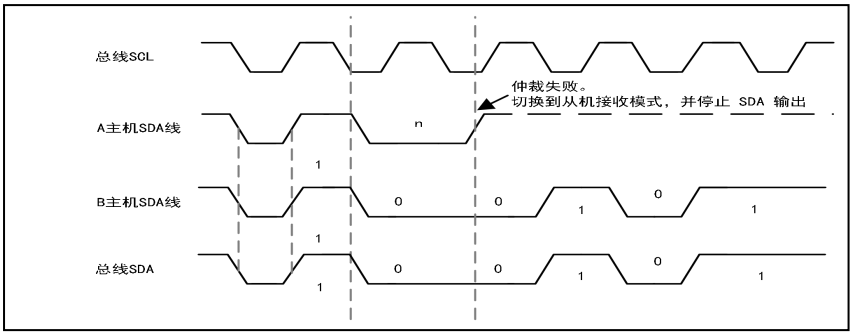
发送器在发送信号的同时也会检测自身发出的信号；在 SDA 线上、低电平总是比高电平具有更高的优先级，它们具有"与"的关系，这是内部总线仲裁的基础。

当两个、甚至多个主机试图同时控制 SDA 总线时，鉴于内部总线仲裁的基础有:

- 当 A 主机的 SDA 为逻辑 1，而 B 主机的 SDA 也为逻辑 1，此时总线仲裁机制失效，总线上的 SDA 为逻辑 1。
- 当 A 主机的 SDA 为逻辑 1，而 B 主机的 SDA 却为逻辑 0，此时总线仲裁机制生效，总线上的 SDA 为逻辑 0，A 主机被仲裁为失败。

当主机被仲裁失败时，将立即切换到从机接收模式，并停止 SDA 输出。这种情况下，从主模式到从模式的转换将不会生成停止条件，与此同时，仲裁失败的主机、其状态寄存器(I2C_SR)的 SR 位被硬件设置为 0x07。

图 16-4 总线仲裁



16.3.1.11 时钟同步(SCL 同步)

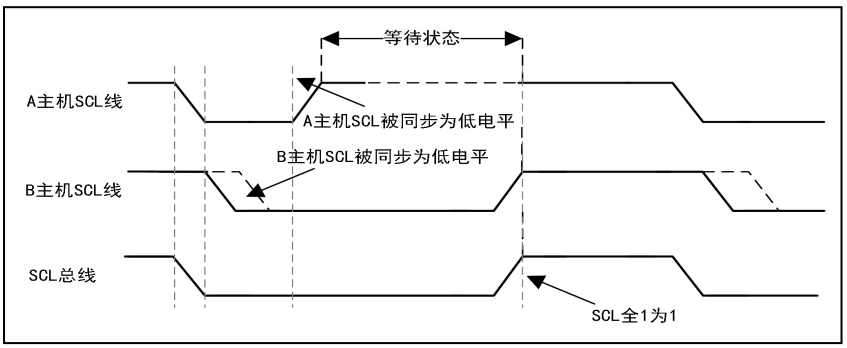
时钟信号发生器在发送时钟信号的同时也会检测自身发出的信号；在 SCL 线上、低电平总是比高电平具有更高的优先级，它们具有"与"的关系，这是内部时钟同步的基础。数据仅在时钟的高电平期间有效，所以当两个、甚至多个主机试图同时控制 SCL 总线时，鉴于内部时钟同步的基础有：

- 在某一时刻、当 A 主机的 SCL 为逻辑 1，而 B 主机的 SCL 也为逻辑 1，此时时钟同步机制失效，总线上的 SCL 为逻辑 1。
- 在某一时刻、当 A 主机的 SCL 为逻辑 1，而 B 主机的 SCL 却为逻辑 0，此时时钟同步机制生效，总线上的 SCL 为逻辑 0，A 主机的 SCL 被时钟同步机制强拉为逻辑 0。

鉴于上述流程、可以确定时钟同步机制有：

- SCL 线的低电平周期由具有"最长低电平周期"的主机决定
- SCL 线的高电平周期由具有"最短高电平周期"的主机决定

图 16-5 时钟同步



www.pai-ic.com | pengpai microelectronics

16.3.2 从机模式

默认情况下，I2C 接口总是工作在从模式。将从模式切换到主模式，需要产生一个起始信号。

一旦检测到起始条件，在 SDA 线上接收到的地址被送到内部移位寄存器。然后与从机自己的地址”ADDR”或者广播地址”0x00”(当 BC 位=1)相比较。

当地址不匹配时：

- I2C 接口将该地址忽略
- I2C 接口等待另一个起始条件

当地址匹配时：

- 如果 ACK 被置’1’，则回送 ACK，SR 位被硬件设置为”0x0C”
- 如果在 NVIC 中使能 I2C 中断，则产生相应的中断请求

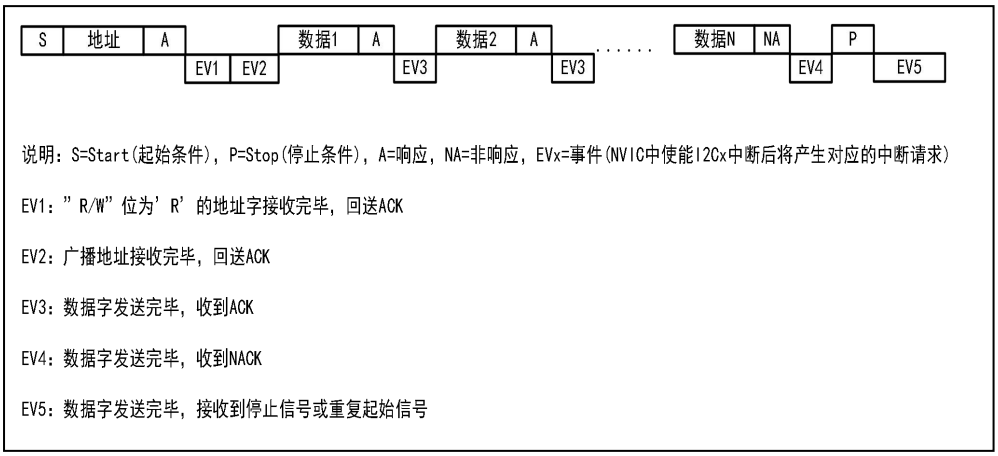
16.3.2.1 从发送器

实现从机寻址后，当从机接收到的“R/W”位为 1，在回送 ACK 后，SCL 线被从机置为逻辑’0’电平、接着从机进入发送器模式。

通过从发送器、(I2Cx_DR)寄存器中的字节经由内部的移位寄存器被发送到 SDA 线上、SCL 线被释放，从发送器数据发送完成后有：

- 主机回送 ACK，则从机的 SR 位被硬件设置为”0x17”
- 主机回送 NACK，则从机的 SR 位被硬件设置为”0x18”
- 如果在 NVIC 中使能 I2Cx 中断，则产生相应的中断请求

图 16-6 从发送器的发送序列



www.pai-ic.com | pengpai microelectronics

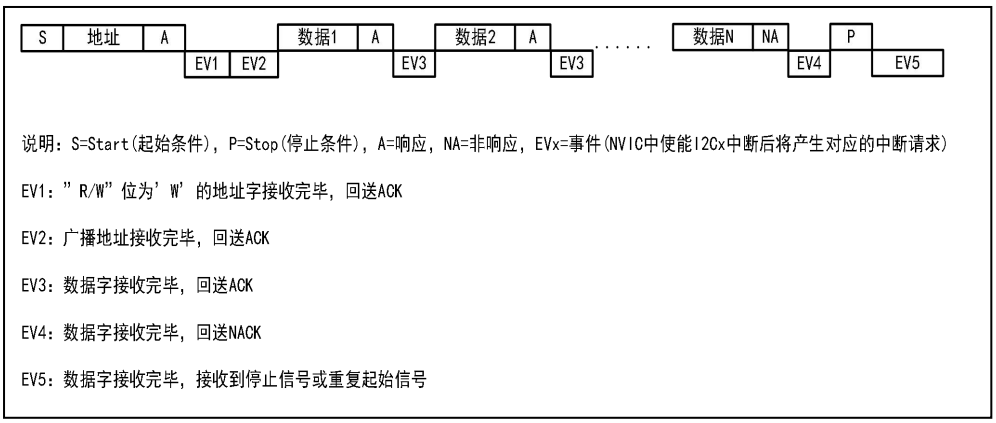
16.3.2.2 从接收器

实现从机寻址后，当从机接收到的“R/W”位为 0，在回送 ACK 后、从机进入接收器模式。

通过从接收器、SDA 线上的字节经由内部的移位寄存器被同步到(I2C_DR)寄存器中、从接收器数据接收完毕后有：

- 如果 ACK 被置'1'，则回送 ACK，SR 位被硬件设置为"0x10"
- 如果 ACK 被置'0'，则回送 NACK，SR 位被硬件设置为"0x11"
- 如果在 NVIC 中使能 I2C 中断，则产生相应的中断请求

图 16-7 从接收器的接收序列



16.3.2.3 通信终止

在传输完最后一个数据字节后，主机产生一个停止信号，从机检测到该信号时：

- SR 位被硬件设置为"0x19"
- 如果在 NVIC 中使能 I2Cx 中断，则产生相应的中断请求

www.pai-ic.com | pengpai microelectronics

16.3.3 主机模式

在主机模式时，I2C 接口启动数据传输并产生时钟信号。

I2C 通信总是以起始信号开始并以停止信号结束。当通过 STAR 位在总线上产生了起始条件，设备就进入了主模式，以下是主模式所要求的操作顺序：

- 在 I2Cx_CR 寄存器中设定 I2C 比特率分频系数”PSC”以产生正确的时序
- 将 I2Cx_CR 寄存器中的”PE”位置’1’，启动 I2C 外设
- 将 I2Cx_CR 寄存器中的”STAR”位置’1’，产生起始信号
- 往 I2Cx_DR 寄存器中的”DR”位写入第一个 8 位数据，该数据为地址字。
- 继续往 I2Cx_DR 寄存器中的”DR”写入数据，这些数据为数据字。

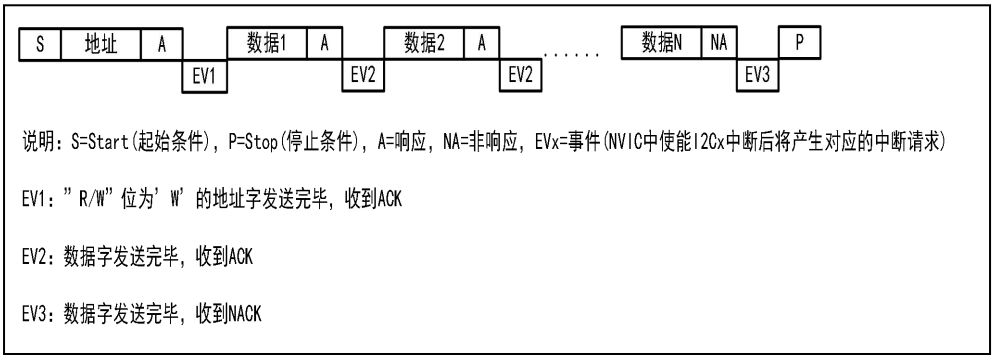
16.3.3.1 主发送器

主机发送完地址字后，当地址字的“R/W”位为 1，在接收到从机回送 ACK 后，SCL 线被主机置为逻辑’0’电平、接着主机进入发送器模式。

通过主发送器、(I2Cx_DR)寄存器中的字节经由内部的移位寄存器被发送到 SDA 线上、SCL 线被释放，主发送器数据发送完成后有：

- 从机回送 ACK，则从机的 SR 位被硬件设置为”0x05”
- 从机回送 NACK，则从机的 SR 位被硬件设置为”0x06”
- 如果在 NVIC 中使能 I2C 中断，则产生相应的中断请求

图 16-8 主发送器的发送序列



www.pai-ic.com | pengpai microelectronics

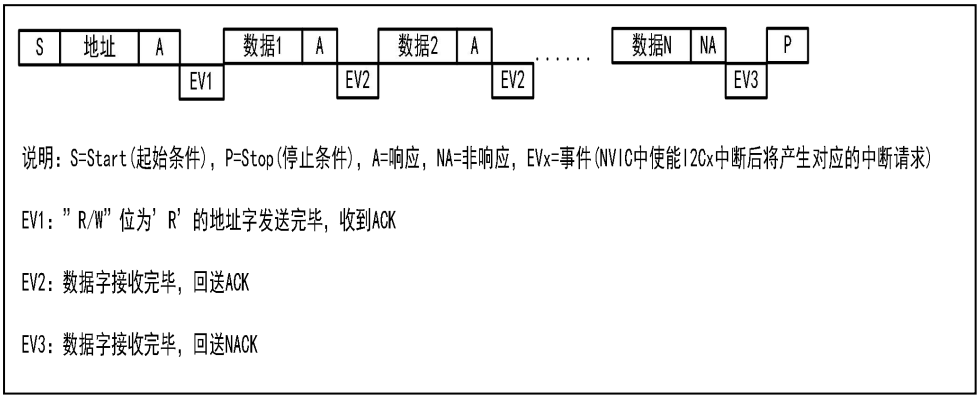
16.3.3.2 主接收器

主机发送完地址字后，当地址字的“R/W”位为 0，在接收到从机回送 ACK 后、主机进入接收器模式。

通过主接收器、SDA 线上的字节经由内部的移位寄存器被同步到(I2Cx_DR)寄存器中、主接收器数据接收完毕后有：

- 如果 ACK 被置'1'，则回送 ACK，SR 位被硬件设置为"0x0A"
- 如果 ACK 被置'0'，则回送 NACK，SR 位被硬件设置为"0x0B"
- 如果在 NVIC 中使能 I2Cx 中断，则产生相应的中断请求

图 16-9 主接收器的接收序列



16.3.3.3 通信终止

在 I2Cx_DR 寄存器中写入最后一个数据字后，通过设置 STOP 位产生一个停止信号(见图 16-8，16-9 的'P')，然后 I2C 接口将自动回到从模式。

www.pai-ic.com | pengpai microelectronics

16.3.4 状态信息和中断请求

I2C 模块支持 27 个状态，除总线空闲状态以外、每种状态均默认支持中断请求，(I2Cx_CR)寄存器的“SI”为这些状态的总标志位，清‘0’以清除响应的状态或中断标志。状态寄存器(I2Cx_SR)的“SR[4:0]”位体现了所有支持的状态，参见下表

表 16-1 I2C 通信状态信息

SR	I2C 总线状态	R/W 状态
0x00	主机或从机，在地址字或数据字正常传输期间 I2C 总线上出现一个停止信号	
0x01	主机，起始信号发送完毕	
0x02	主机，重复起始信号发送完毕	
0x03	主机，地址字发送完毕，收到 ACK	W
0x04	主机，地址字发送完毕，收到 NACK	W
0x05	主机，数据字发送完毕，收到 ACK	
0x06	主机，数据字发送完毕，收到 NACK	
0x07	主机，发送地址字或数据字时总线仲裁失败	
0x08	主机，地址字发送完毕，收到 ACK	R
0x09	主机，地址字发送完毕，收到 NACK	R
0x0A	主机，数据字接收完毕，回送 ACK	
0x0B	主机，数据字接收完毕，回送 NACK	
0x0C	从机，地址字接收完毕，回送 ACK	W
0x0D	从机，主机总线仲裁失败转化的从机地址字接收完毕，回送 ACK	W
0x0E	从机，广播地址接收完毕，回送 ACK	
0x0F	从机，主机总线仲裁失败转化的从机广播地址接收完毕，回送 ACK	
0x10	从机，数据字接收完毕，回送 ACK	
0x11	从机，数据字接收完毕，回送 NACK	
0x12	从机，广播模式下、数据字接收完毕，回送 ACK	
0x13	从机，广播模式下、数据字接收完毕，回送 NACK	
0x14	从机，数据字接收完毕接收到停止信号或重复起始信号	
0x15	从机，地址字接收完毕，回送 ACK	R
0x16	从机，主机总线仲裁失败转化的从机地址字接收完毕，回送 ACK	R
0x17	从机，数据字发送完毕，收到 ACK	
0x18	从机，数据字发送完毕，收到 NACK	
0x19	从机，数据字接收完毕，回送 ACK 后、接收到停止信号或重复起始信号	
0x1F	总线空闲	

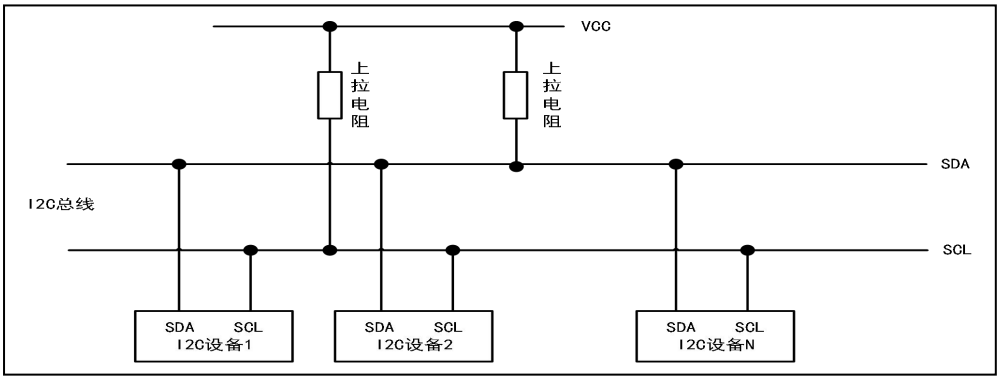
www.pai-ic.com | pengpai microelectronics

16.3.5 I2C 时序约束

I2C 是真正的多主多从控制总线协议，这意味着在一个 I2C 通信系统上，可以挂在多个主机设备和最大 127 个从机设备，为确保众多的设备能够正常通信，I2C 对于时序有着严格的约束。

SDA 和 SCL 的复用功能引脚被启用后，相关的 I/O 就被 I2C 外设配置成输出开漏状态，开漏状态下、确保高电平正确的输出需要一定的上拉电阻、以提供足够的驱动电流。

图 16-10 I2C 通信系统

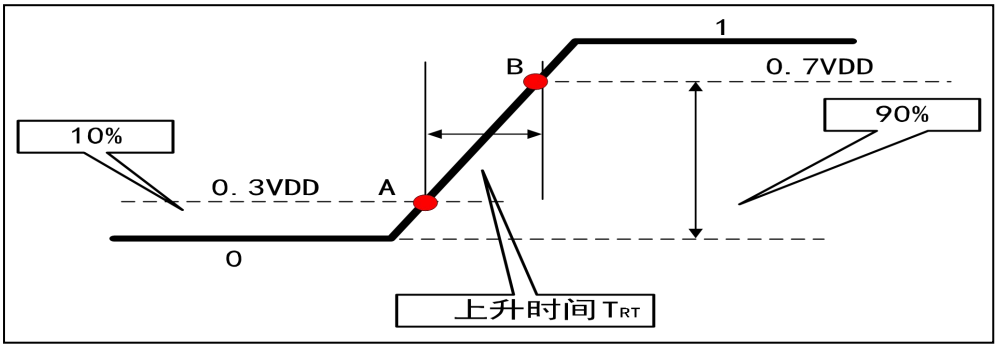


16.3.5.1 上升时间

如图 16-10，总线上挂载的设备越多、或者比特率的速率越高，则消耗的电流就越大，意味着 SDA 和 SCL 线从低电平到高电平的上升时间越长。

SDA 或 SCL 线上，从低电平阈值 A 点切换到高电平阈值 B 点所花费的时间称为上升时间 T_{RT}，如下图

图 16-11 上升时间



上升时间过长，将导致 I2C 通信无法正常进行，I2C 协议规范了几种标准通信比特率模式时的最大上升时间，如下表：

表 16-2 比特率与上升时间

比特率	最大上升时间
100Kbps	1000nS
400Kbps	300nS
1Mbps	120nS

使用 I2C 模块时，应当参考表 16-2，确保当前 I2C 通信系统上的 SDA 和 SCL 线电平上升时间在允许范围内。

在使用非标准通信比特率进行 I2C 通信时，也应该参考表 16-2 对上升时间进行约束。

www.pai-ic.com | pengpai microelectronics

16.3.5.2 上拉电阻

选择合适的上拉电阻，以提供足够的驱动电流、约束上升时间。

I2C 模块分别提供了内部、外部两种上拉电阻的支持：

- 内部上拉电阻值详见《MCU 数据手册》，仅适用于单主单从通信，比特率 100Kbps 及以下的场合。
- 外部上拉电阻推荐范围在 600~10KΩ，在任何时候，灌电流均不得大于 GPIO 的最大灌电流，详见《数据手册》。

16.3.5.3 高电平检测时间控制

当使用外部上拉电阻，且无法更改其阻值以提供足够的驱动电流保证上升时间约束时，可以通过高电平检测时间控制以延迟内部高电平检测机制启动时间，从而满足上升时间约束条件。

如图 16-11，对 I2C 模块来说，内部的高电平检测机制是在 A 点被启用，在 B 点时、高电平检测机制确认检测到一个高电平。

I2C 模块提供了一个可编程的高电平检测机制启用时间，通过对启用时间的控制，就能够让高电平检测机制忽略过长的上升时间 T_{RT}，从而使 I2C 模块得到一个可靠的高电平信号。

高电平检测机制启用时间由 PCLK 经(I2Cx_CR)寄存器的”HCT[7:0]”位分频而来：

$T_{HCT}=T_{PCLK}*HCT$

其中：

- T_{HCT} 为高电平检测机制启用时间
- T_{PCLK} 为 PCLK 时钟的周期时间

注意：

1. 该功能仅支持主机。

2. HCT 存在最小值限制，HCT 必须≥5；HCT<5 时，实际高电平检测时间系数仍为 5。

www.pai-ic.com | pengpai microelectronics

16.4 寄存器描述

16.4.1 I2C 控制寄存器(I2Cx_CR) (x=0,1)

Control Register

(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	PSC[9:0]									
R/W	Res	Res	Res	Res	Res	Res	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	HCT[7:0]								-	EN	STAR	STOP	SI	ACK	-	-
R/W	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Res	Rw1	Rw1	Rw1	R	Rw1	Res	Res
复位	0	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0

位 1：0	保留。必须保持为默认值。
位 2	**ACK**：应答使能**(Acknowledge enable)** 软件可以设置该位，在 I2Cx_CCR 寄存器中清除该位 0：　无应答返回 1：　在接收到一个字节后返回一个应答(匹配的地址或数据) ***注：I2C 使能后，对于该位的修改，仅在 SI 为 1 时有效***
位 3	**SI**：I2C 状态总标志位**(I2C status flag)** 0：　I2C 总线空闲或旧的状态被清除 1：　I2C 总线有状态更新 ***注：如果在 NVIC 中使能 I2Cx 中断，该位将作为 I2Cx 中断总标志位。***
位 4	**STOP**：I2C 发送停止信号**(Stop generation)** 软件可以设置该位；当停止信号发送完毕、该位由硬件清除； 0：　无停止条件产生 1：　产生一个停止信号
位 5	**STAR**：I2C 发送起始信号**(Start generation)** 软件可以设置该位，在 I2Cx_CCR 寄存器中清除该位 0：　无起始信号产生 1：　产生起始信号
位 6	**EN**：I2C 模块使能**(I2C enable)** 软件可以设置该位，在 I2Cx_CCR 寄存器中清除该位 0：　禁用 I2C 模块 1：　启用 I2C 模块：相应的 I/O 口需配置为复用功能
位 7	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

位 15：8	**HCT[7:0]：高电平检测时间系数(High level detection coefficient of time)** 软件可以设置该位，在 I2Cx_CCR 寄存器中清除该位 详见高电平检测时间控制章节介绍 ***注：HCT 存在最小值限制，HCT 必须≥5；HCT<5 时，实际高电平检测时间系数仍为 5。***
位 25：16	**PSC[9:0]：I2C 波特率分频系数(Baud rate control)** 软件可以设置该位，在 I2Cx_CCR 寄存器中清除该位 详见 I2C 波特率章节介绍 ***注：PSC 存在最小值限制，PSC 必须大≥4；PSC<4 时，实际分频系数仍为 20。***
位 31：26	保留。必须保持为默认值。

16.4.2 I2C 状态寄存器(I2Cx_SR) (x=0,1)

Status Register

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	SR[4:0]					-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	R	R	R	R	R	Res	Res	Res
复位	0	0	0	0	0	0	0	0	1	1	1	1	1	0	0	0

位 2：0	保留。必须保持为默认值。
位 7：3	**SR[4:0]：I2C 总线状态(I2C bus status)** 支持 27 种状态，除总线空闲外、所有状态均可产生中断请求，详见状态信息和中断请求
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

16.4.3 I2C 数据寄存器(I2Cx_DR) (x=0,1)

Data Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	DR[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	DR[7:0]：8 位数据寄存器(I2C data) 保存 I2C 总线发送或接收的数据 ***注：在从模式下，地址字不会被拷贝到 DR 中，而是直接与 ADDR 做对比；*** ***注：新数据字被同步到 DR 前，如果旧数据字仍未被取读，则旧数据字将被新数据字覆盖***
位 31：8	保留。必须保持为默认值。

16.4.4 I2C 地址寄存器(I2Cx_OAR) (x=0,1)

Own Address Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	ADDR[6:0]							BC
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	BC：广播响应(Broadcast response control) 0：　禁止从机响应广播，以 NACK 响应广播 1：　使能从机响应广播，以 ACK 响应广播
位 7：1	ADDR[6:0]：从机地址(I2C addr) 地址的 7~1 位。
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

16.4.5 I2C 控制清除寄存器(I2Cx_CCR) (x=0,1)

Control Clear Register

(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	PSC[9:0]									
R/W	Res	Res	Res	Res	Res	Res	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	HCT[7:0]								-	EN	STAR	STOP	SI	ACK	-	-
R/W	W	W	W	W	W	W	W	W	Res	W	W	W	W	W	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 1：0	保留。必须保持为默认值。
位 2	**ACK：应答位控制(Clear Acknowledge control)** 0：　无效 1：　ACK 位清 0
位 3	**SI：I2C 中断标志位(Clear I2C interrupt flag)** 0：　无效 1：　SI 标志清 0
位 4	**STOP：I2C 发送停止位(Clear stop generation)** 0：　无效 1：　STOP 清 0
位 5	**STAR：I2C 发送起始位(Clear start generation)** 0：　无效 1：　STA 清 0
位 6	**EN：I2C 模块使能控制(I2C disable)** 0：　无效 1：　EN 清 0
位 7	保留。必须保持为默认值。
位 15：8	**HCT[7:0]：高电平检测时间系数(Clear high level detection time)** 0：　无效 1：　HCT 对应位清 0
位 25：16	**PSC[9:0]：I2C 预分频器系数清除(Clear prescaler)** 0：　无效 1：　PSC 对应位清 0
位 31：26	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

16.4.6 I2C 寄存器列表

地址	寄存器	描述	备注
0x4000_5400	I2C0_CR	I2C0 控制设定寄存器	I2C0_CR 说明
0x4000_5404	I2C0_SR	I2C0 状态寄存器	I2C0_SR 说明
0x4000_5408	I2C0_DR	I2C0 数据寄存器	I2C0_DR 说明
0x4000_540C	I2C0_OAR	I2C0 地址寄存器	I2C0_OAR 说明
0x4000_5418	I2C0_CCR	I2C0 控制清除寄存器	I2C0_CCR 说明
0x4000_5800	I2C1_CR	I2C1 控制设定寄存器	I2C1_CR 说明
0x4000_5804	I2C1_SR	I2C1 状态寄存器	I2C1_SR 说明
0x4000_5808	I2C1_DR	I2C1 数据寄存器	I2C1_DR 说明
0x4000_580C	I2C1_OAR	I2C1 地址寄存器	I2C1_OAR 说明
0x4000_5818	I2C1_CCR	I2C1 控制清除寄存器	I2C1_CCR 说明

www.pai-ic.com | pengpai microelectronics

17 通用异步收发器(UART)

17.1 综述

通用异步收发器(UART)提供了一种灵活的方法与使用工业标准的异步串行数据格式(RS232、RS485 等)的外部设备之间进行全双工的数据交换。
UART 利用分数波特率发生器提供宽范围的波特率选择。
它支持单线半双工通信，也支持 IrDA(红外数据组织)规范。

17.2 特性

- 全双工的异步通信
  - 发送/接收极性控制
- 支持最大 3Mbps 的可编程通信速率
- 可编程数据帧长度(7 位至 9 位)
- 可配置的停止位，支持 0.5~2 个停止位
- 单工仅发送的红外串行协议调制器
- 单线的半双工通信
- 最大 8 级的接收/发送 FIFO 缓冲队列
- 发送和接收都具有 DMA 功能
- 可触发中断的通信状态检测标志
  - 接收 FIFO 非空
  - 接收 FIFO 半满
  - 接收 FIFO 全满
  - 接收 FIFO 清空超时
  - 接收 FIFO 空闲超时
  - 发送 FIFO 全空
  - 发送 FIFO 半空
  - 发送 FIFO 全满
  - 发送数据完毕
- 校验控制
  - 发送校验位
  - 对接收数据进行校验
- 可触发中断的错误检测标志
  - 校验错误
  - 帧错误
  - 接收 FIFO 溢出

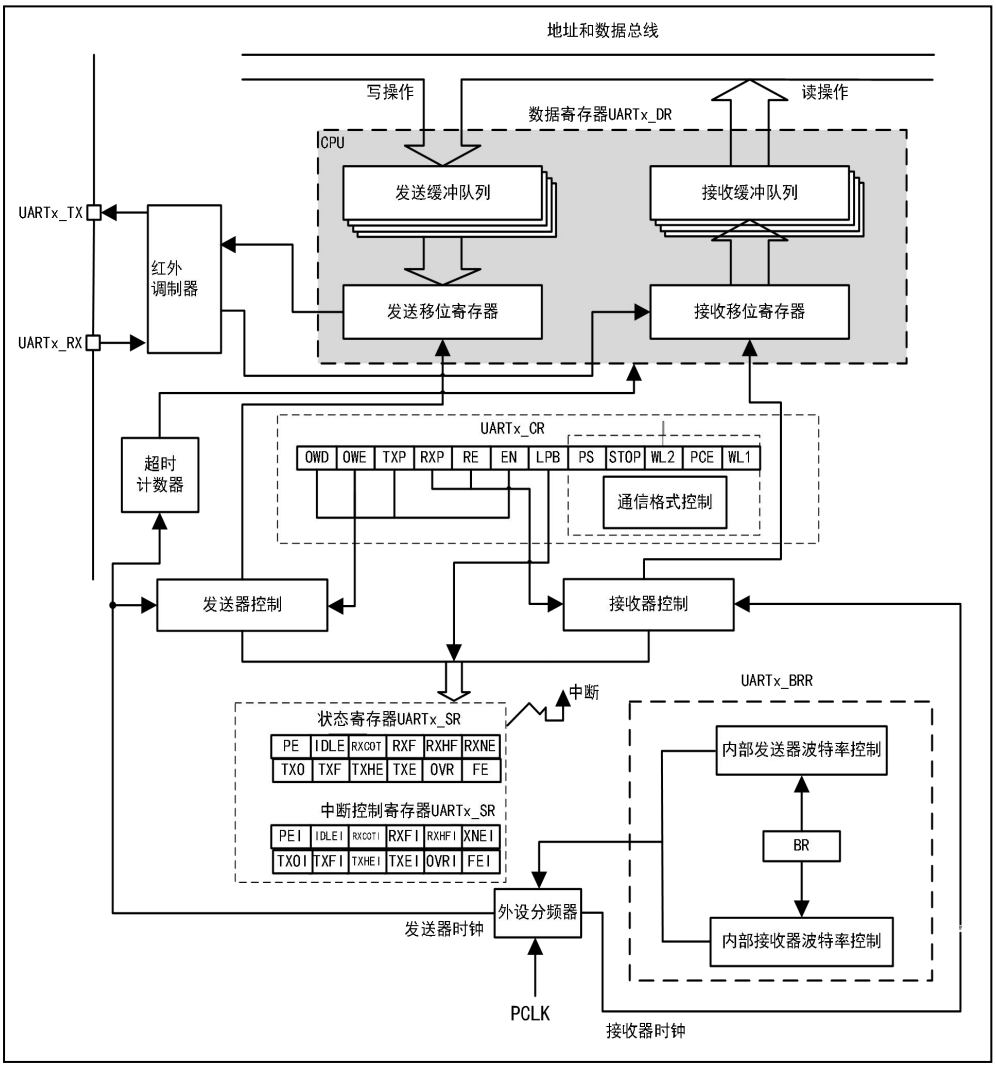
17.3 UART 功能描述

任何 UART 双向通信至少需要两个脚：接收数据输入(RX)和发送数据输出(TX)。

RX：接收数据串行输入。通过"过采样"技术来区别数据和噪音，从而恢复数据。

TX：发送数据输出。当发送器被激活、并且不发送数据时，TX 引脚处于高电平。在单线模式里，此 I/O 口被同时用于数据的发送和接收。

图 17-1 UART 框图



www.pai-ic.com | pengpai microelectronics

17.3.1 UART 通讯

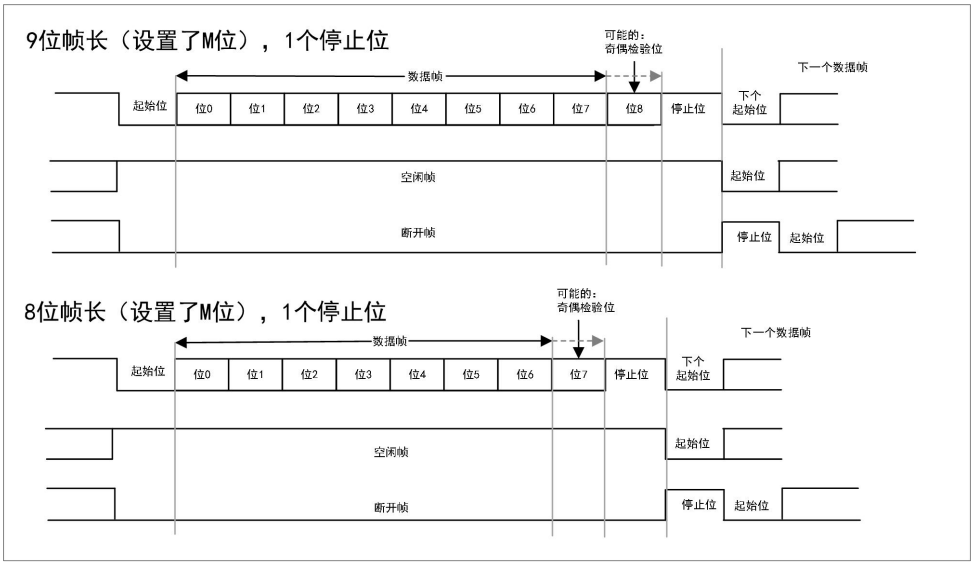
UART 是异步的串行数据收发器，它是没有时钟线的，两个设备通讯时，A 设备的 RX 接 B 设备的 TX，B 设备的 RX 接 A 设备的 TX，对于每个设备而言、发送和接收的数据分别在独立的两条线上传输，是一种异步全双工的通信方式。

对于两个 UART 设备之间什么时候开始传输、数据格式是什么、又是什么时候传输结束，UART 都有着严格的规范。

UART 的通信总是以起始位开始并以停止位结束的、下面是一次完整的 UART 通信时，UART 模块所执行的步骤：

- 通信线(RX/TX)处于空闲状态
- TX 线产生一个起始位，RX 线接收到一个起始位
- TX 线发送一帧数据帧，RX 线接收数据帧
- TX 线发送一个校验位，RX 线接收检验位
- TX 线发送一个停止位，RX 线接收停止位
- 通信线(RX/TX)处于空闲状态，直到下一个起始位来临

图 17-2 UART 帧长设置



17.3.1.1 UART 波特率

UART 通信波特率由 PCLK 经(UARTx_BRR)寄存器的"BR[15:0]"位分频而来：

$$f_{BPS} = \left(\frac{(f_{PCLK} / BR)}{16} \right)$$

其中：

- f_{BPS} 为 UART 通信的波特率
- f_{PCLK} 为 PCLK 时钟的频率

注意：UART 波特率不应超过 3Mbps

www.pai-ic.com | pengpai microelectronics

17.3.1.2 标准波特率误差

常用的标准串口通信波特率有 9600,38400,115200 等，这里的误差，指 UART 波特率与标准波特率的差值，它用百分比表示，设标准波特率为 S_{BPS}，则波特率误差为：

$$err_{BPS}\% = \left(\frac{(f_{BPS} - S_{BPS})}{S_{BPS}} \right) * 100$$

表 17-1 设置波特率时的误差计算

波特率		f_{PCLK}=24MHz		f_{PCLK}=36MHz		f_{PCLK}=72MHz	
序号	bps	BR[15:0]值	误差	BR[15:0]值	误差	BR[15:0]值	误差
1	115200	0x0D	0.16%	0x14	-2.34%	0x27	0.16%
2	38400	0x27	0.16%	0x3B	-0.69%	0x75	0.16%
3	28800	0x34	0.16%	0x4E	0.16%	0x9C	0.16%
4	19200	0x4E	0.16%	0x75	0.16%	0xEA	0.16%
5	9600	0x9C	0.16%	0xEA	0.16%	0x1D5	-0.05%
6	4800	0x139	0.16%	0x1D5	-0.05%	0x3AA	-0.05%
7	2400	0x271	0	0x3AA	-0.05%	0x753	0
8	1200	0x4E2	0	0x753	0	0xEA6	0

注意：

1. 标准波特率误差不应超过 1%

2. 实际中，如需保证高可靠，高稳定的串口通信，还应考虑 PCLK 时钟源的频率误差，与实际线路干扰等因素。

3. 对 UART 通讯可靠性和稳定性要求较高时，建议使用外部晶振作为系统时钟。

17.3.1.3 空闲状态

当 RX 线或 TX 线处于高电平时，规定为该通信线处于空闲状态。
该状态下，没有任何设备占用通信线。

17.3.1.4 起始位(Start)

空闲状态下、TX 线通过发送一个起始位以发起一次通信。
如(图 17-2)所示、起始信号定义为：当通信线在高电平时、线上有一个从高到低的跳变。
该信号表示开始新的数据传输(每一个数据帧前必须有一个起始位)，并使 RX 退出空闲状态。

17.3.1.5 数据帧(DATA)

每一帧数据的输出，总是以最低有效位(LSB)开始。
根据(UARTx_CR)寄存器的“WP[2:0]”位，每个数据帧可以是 7 位到 9 位。所选择的数据帧格式对发送和接收均生效。

www.pai-ic.com | pengpai microelectronics

17.3.1.6 校验位

如图 17-2，校验位是紧跟在数据帧的最后一个位发出的(如果为数据帧长为 9，最高位就是第 9 位；如果数据帧长为 8，最高位就是第 8 位)。

通过(UARTx_CR)寄存器的“WP[2:0]”位以使能校验位，使能校验位后，对于传输双方：

- 发送方将产生校验位
- 接收方将进行校验位的检测

通过”PS”位选择校验方式，可选的两种校验方式有：

- 偶校验：当数据帧中、二进制’1’的个数不为偶数时，校验位置‘1’以满足偶数条件
  - 例：数据帧 00110101，有 4 个‘1’，为偶数，则校验位为‘0’
  - 例：数据帧 00110100，有 3 个‘1’，为奇数，则校验位为‘1’
- 奇校验：当数据帧中、二进制’1’的个数不为奇数时，校验位置‘1’以满足奇数条件
  - 例：数据帧 00110101，有 4 个‘1’，为偶数，则校验位为‘1’
  - 例：数据帧 00110100，有 3 个‘1’，为奇数，则校验位为‘0’

17.3.1.7 停止位(Stop)

在数据帧或检验位发送完毕之后、TX 线通过发送一个停止位以结束一次通信。

如(图 17-2)所示、该信号表示结束一次数据传输(每帧数据后或每一个校验位后”当使能了校验位”，必须有一个停止位)，它将使通信线返回空闲状态。

17.3.1.8 缓冲队列(FIFO)

UART 的发送和接收均集成了一个 8 级的先入先出（FIFO）缓冲队列，这个缓冲队列中，每一级缓冲有最高 9 位的数据有效位，它们数据格式都是左对齐的，并且与 UARTx_DR 寄存器实时同步。

每帧数据不论大小(7 位~9 位)，每一帧数据均占用一级缓冲，缓冲队列在发送和接收时具体的表现为：

- 在发送时:
  - 发送的数据以’帧’为单位、首先存放到缓冲队列当中
  - 每往(UARTx_DR)寄存器写入一帧数据、缓冲队列都会被更新，直到存满 8 帧数据，UART 将产生 TXF(发送 FIFO 全满)
  - 缓冲队列最多缓冲 8 帧数据，发送缓冲全满时、往(UARTx_DR)寄存器继续写入帧数据时，将导致该帧数据被丢弃
- 在接收时：
  - 接收到的数据以’帧’为单位、通过内部移位寄存器首先存放在缓冲当中
  - 当读取(UARTx_DR)寄存器时，先收到的数据会被先同步到(UARTx_DR)寄存器中，直到缓冲为空，UARTx_DR 的值将不会被更新，这意味着此时读到的数据为最后一帧数据
  - 缓冲队列最多缓冲 8 帧数据，如果没有及时读取 UARTx_DR 中的数据，则当第 9 帧数据来临时，该数据帧被丢弃

www.pai-ic.com | pengpai microelectronics

17.3.2 启用 UART 功能

17.3.2.1 配置步骤

- 通过(UARTx_BRR)寄存器的“BR[15:0]”位定义 UART 的波特率
- 可选的、通过(UARTx_CR)寄存器的“RXP”和“TXP”位以配置 TX 线和 RX 线的极性
- 通过(UARTx_CR)寄存器的“WP[2:0]”位配置数据帧的格式
- 可选的、通过(UARTx_CR)寄存器的“WP[2:0]”位使能校验位，并通过“PS”位选择校验方式
- 通过(UARTx_CR)寄存器的“STOP”位以选择停止位的长度
- 可选的、将(UARTx_CR)寄存器的”RE”位置‘1’，以使能 UART 接收功能
- 将(UARTx_CR)寄存器的“EN”位置‘1’，以使能 UART

17.3.2.2 发送器

当写入数据至(UARTx_DR)时，数据首先被同步到发送缓冲队列，接着发送过程开始。在发送第一个数据位时，数据被并行地(通过内部总线)传入到内部移位寄存器，而后串行地移出到 TX 脚上。

当缓冲队列中的所有数据都被发送完毕、TXO 标志将被硬件置位，如果设置了(UARTx_IE)寄存器中的 TXOI 位，将产生 TXO 中断。

17.3.2.3 接收器

对于接收器，当数据帧传输完成时：

- 内部移位寄存器里的数据被同步到接收缓冲队列，RXNE 标志被硬件置‘1’。当缓冲队列中数据为空时，硬件将自动清除 RXNE 位。
- 当缓冲队列中接收到第 8 帧数据后、RXF 标志将被硬件置位，如果设置了(UARTx_IE)寄存器中的 RXFI 位，则产生中断。

www.pai-ic.com | pengpai microelectronics

17.3.3 状态和中断

通过下述的状态，应用程序得以完全监控 UART，UART 所有的状态均支持中断请求。将(UARTx_IE)寄存器中相应状态的中断使能、在状态产生之后，将同步向 NVIC 发出一个中断请求；当 NVIC 中的 UARTx 中断被使能，系统将处理这些中断请求。

17.3.3.1 接收 FIFO 非空(RXNE)

此标志为‘1’时、表明在接收缓冲队列中包含至少一帧的有效数据。当使能了 RXNE 中断“RXNEI”位后，将同步产生一个中断请求到 NVIC。
读(UARTx_DR)寄存器、直到接收 FIFO 为空，硬件自动清除此标志，相应的中断请求被同步清除。

17.3.3.2 接收 FIFO 半满(RXHF)

此标志为‘1’时、表明在接收缓冲队列中的数据大于队列长度的一半(4 帧数据长度)。当使能了 RXH 中断“RXHI”位后，将同步产生一个中断请求到 NVIC。
读(UARTx_DR)寄存器、直到接收 FIFO 中的数据小于或等于队列长度的一半，硬件自动清除此标志，相应的中断请求被同步清除。

17.3.3.3 接收 FIFO 全满(RXF)

此标志为‘1’时、表明在接收缓冲队列中存在 8 帧的有效数据，并且从未被读取。当使能了 RXF 中断“RXFI”位后，将同步产生一个中断请求到 NVIC。
读(UARTx_DR)寄存器、直到接收 FIFO 中的有效帧数据小于 8，硬件自动清除此标志，相应的中断请求被同步清除。

17.3.3.4 接收 FIFO 清空超时(RXCOT)

此标志为‘1’时、表明 UARTx_TO 寄存器设定的超时时间已到但接收缓冲队列尚未被清空。当使能了 RXCOT 中断“RXCOTI”位后，将同步产生一个中断请求到 NVIC；当超时计时器重新计时并且在设定的时间之前接收缓冲队列被清空，硬件自动清除此标志，相应的中断请求被同步清除。

17.3.3.5 接收 FIFO 空闲超时(IDLE)

此标志为‘1’时、表明 UARTx_TO 寄存器设定的超时时间已到但接收缓冲队列全空。当使能了 IDLE 中断“IDLEI”位后，将同步产生一个中断请求到 NVIC；当超时计时器重新计时并且在设定的时间之前接收缓冲队列有数据，硬件自动清除此标志，相应的中断请求被同步清除。

17.3.3.6 发送 FIFO 为空(TXE)

此标志为‘1’时、表示发送缓冲队列为空，当使能了 TXE 中断“TXEI”位后，将同步产生一个中断请求到 NVIC。
当写入一帧数据到(UARTx_DR)寄存器时，TXE 标志被硬件自动清除，相应的中断请求被同步清除。

www.pai-ic.com | pengpai microelectronics

17.3.3.7 发送 FIFO 为半空(TXHE)

此标志为‘1’时、表示发送缓冲队列中的数据少于或等于队列长度的一半，当使能了 TXHE 中断“TXHEI”位后，将同步产生一个中断请求到 NVIC。
当发送缓冲队列中的数据超过队列长度的一半时，TXHE 标志被硬件自动清除，相应的中断请求被同步清除。

17.3.3.8 发送 FIFO 全满(TXF)

此标志为‘1’时、表明在发送缓冲队列中存在 8 帧的有效数据，一旦此时再往(UARTx_DR)中写一帧新的数据，那么该数据帧将被丢弃。当使能了 TXF 中断“TXFI”位后，将同步产生一个中断请求到 NVIC。
参考配置步骤一节使能 UART 以开始发送数据帧、直到发送 FIFO 中的有效帧数据<8，硬件自动清除此标志，相应的中断请求被同步清除。

17.3.3.9 发送数据完毕(TXO)

此标志为‘1’时、表明此前在发送缓冲队列中存在的所有有效数据被发送完毕。当使能了 TXO 中断“TXOI”位后，将同步产生一个中断请求到 NVIC。
当写入一帧数据到(UARTx_DR)寄存器时，TXO 标志被硬件自动清除，相应的中断请求被同步清除。

17.3.4 错误标志与中断

通过下述错误标志，应用程序可以管理 UART 通信时任何错误的情况。

注意：FIFO 中存储了一帧数据的所有信息，当 FIFO 中某帧存在错误时(校验错误或者帧错误)，仅当程序读取到该帧信息时，相应的错误标志才会置位。

17.3.4.1 校验错误(PE)

此标志为'1'时、表明模块使能了校验位，并且在当前这一次的通信中、检测到校验错误。当使能了 PE 中断"PEI"位后，将同步产生一个中断请求到 NVIC。

根据校验位的定义有：

- 偶校验错误：当数据帧中、二进制'1'的个数不为偶数时，校验位为二进制'0'
  - 例：数据帧 00110101，有 4 个'1'，为偶数，但校验位却为'1'
  - 例：数据帧 00110100，有 3 个'1'，为奇数，但校验位却为'0'
- 奇校验错误：当数据帧中、二进制'1'的个数不为奇数时，校验位为二进制'0'
  - 例：数据帧 00110101，有 4 个'1'，为偶数，但校验位却为'0'
  - 例：数据帧 00110100，有 3 个'1'，为奇数，但校验位却为'1'

将"PE"写 1 可以清除此标志，相应的中断请求被同步清除。

17.3.4.2 帧错误(FE)

此标志为'1'时、表明在当前这一次的通信中、检测到帧错误。当使能了 FE 中断"FEI"位后，将同步产生一个中断请求到 NVIC。

由于通信线上存在大量噪声或时序没有及时同步，造成的停止位没有在预期的时间上接和收识别出来，这被称为帧错误。

将"FE"写 1 可以清除此标志，相应的中断请求被同步清除。

17.3.4.3 溢出错误(OVR)

此标志为'1'时、表明在接收缓冲队列中存在 8 帧的有效数据从未被读取，并紧接着收到了第 9 帧数据，导致接收缓冲队列溢出，第 9 帧被丢弃。当使能了 OVR 中断"OVRI"位后，将同步产生一个中断请求到 NVIC。

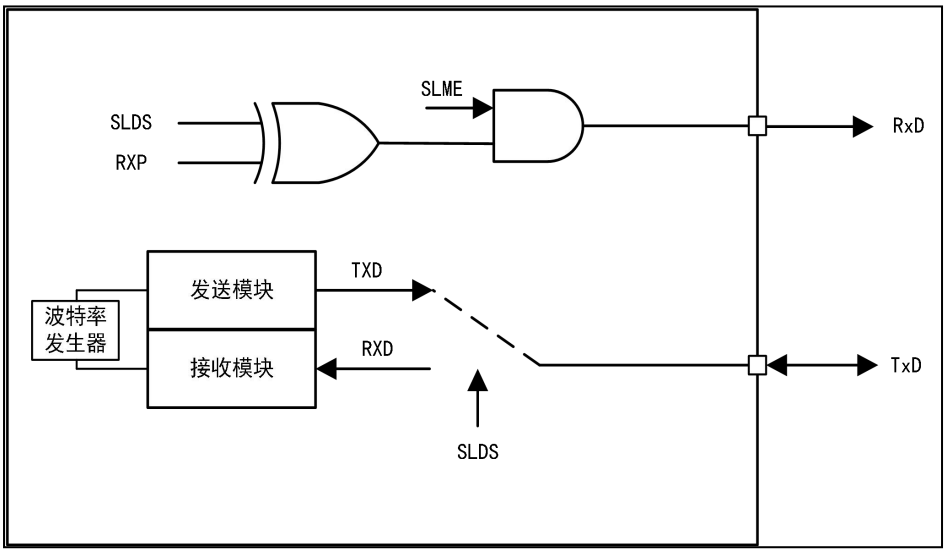
"OVR"写 1 可以清除此标志，相应的中断请求被同步清除。

www.pai-ic.com | pengpai microelectronics

17.3.5 单线半双工通信

UART 可以配置为单线半双工通信。在单线半双工模式下，发送器和接收器在芯片内部通过(UARTx_CR)寄存器的“SLDS”位连接到 TX 线上，RX 线用于输出 TX 线上数据的方向，如下图所示。

图 17-3 单线半双工模式框图



使用(UARTx_CR)寄存器的“SLME”位以选择 UART 以单线半双工或双线全双工模式工作。当“SLME”位为‘1’时，通过“SLDS”位以切换 TX 线上数据的传输方向，RX 线如果被复用、则被用于指示当前数据传输方向，其输出状态见表 17-2。

表 17-2 单线半双工下、RX 真值表

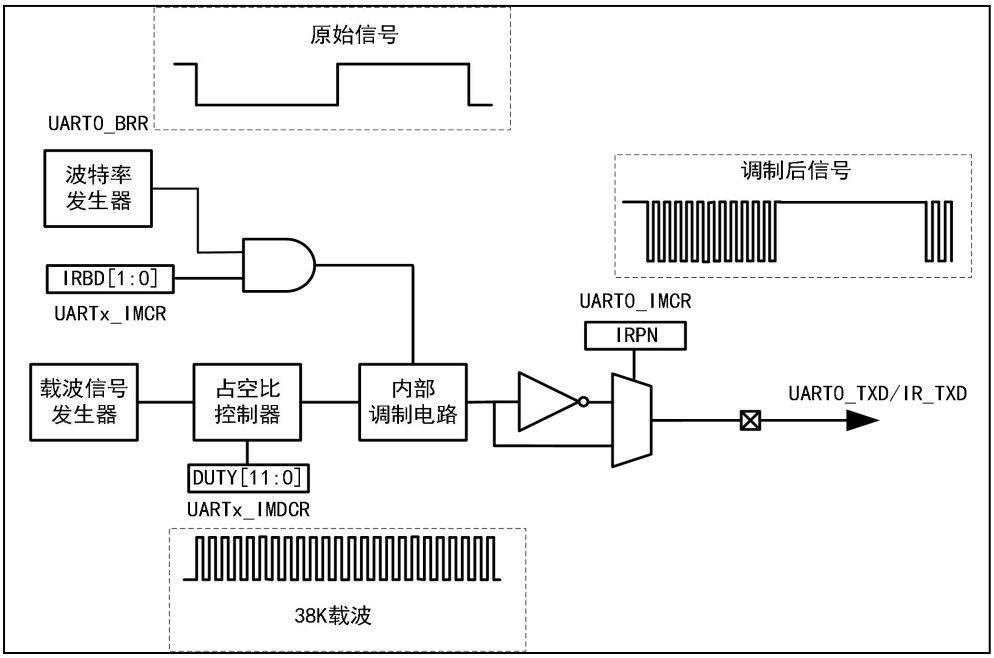
SLME	SLDS	RXP	RX 输出	TX 引脚状态
1	0	0	0	数据接收
1	1	0	1	数据发送
1	0	1	1	数据接收
1	1	1	0	数据发送

www.pai-ic.com | pengpai microelectronics

17.3.6 红外通信功能

UART0 可以配置为单线单工只发送的红外通信模式。在红外通信下，数据经过内部固定的 38KHz 载波信号的调制后，经由 UART0_TXD 或 IR_TXD 输出到红外发射管，如下图所示。

图 17-4 红外通信框图



注意：只有 UART0 有红外发送功能，红外通信的波特率同样由(UART0_BRR)产生，但仅支持 600bps/1200bps/2400bps。

17.3.6.1 红外调制信号的占空比

38K 的载波信号由 PCLK 内部分频而来，红外调制占空比控制寄存器(UARTx_IMDCR)的”DUTY[11:0]”位则决定了 38K 载波信号的占空比，其占空比单位为：

$$D_{UNIT} = \left(\frac{1}{f_{PCLK} / 38Khz} \right)$$

其中：f_{PCLK} 为 PCLK 频率。

示例：

在 UARTx_IRC 寄存器“IRPN”位为 0，且 f_{PCLK} 为 72MHz 时，如果要获得 20%的正占空比：

通过上式，可知 D_{UNIT}=0.05%，20%占空比需要”20/0.05=400”单位，将 400 赋值给 DUTY[11:0]即可。

注意：

1. DUTY[11:0]默认为 0，占空比为 50%

2. 若配置的 DUTY[11:0]所表示的脉宽宽度超出了 38KHz 载波周期，则可能会出现无法预计的异常调制波形

www.pai-ic.com | pengpai microelectronics

17.3.7 使用 DMA 进行连续通信

UART 能够使用 DMA 进行连续通信。接收和发送的 DMA 请求是独立的。

17.3.7.1 使用 DMA 进行发送

将 UARTx_CR 寄存器中的 DMAE 位置‘1’可以使能 DMA 模式进行发送。根据 UARTx_CR 寄存器中的 DMATC 位设置的条件，可将数据从 SRAM 区（通过 DMA 配置，参见 DMA 部分）加载到 UARTx_DR 寄存器。要映射一个 DMA 通道以进行 UART 发送，请按以下步骤操作：

1. 在 DMA 控制寄存器中写入 UARTx_DR 寄存器地址，将其配置为传输的目标地址。每次发送 FIFO 达到 DMATC 位设置的条件时，数据都会从存储器移动到此地址。
2. 在 DMA 控制寄存器中写入存储器地址，将其配置为传输的源地址。每次发送 FIFO 达到 DMATC 位设置的条件时，数据都会从这个存储区域加载到 UARTx_DR 寄存器中。
3. 在 DMA 控制寄存器中配置要传输的总字节数。
4. 根据应用的需求，配置是否使用突发传输。
5. 根据应用的需求，是否在全部传输后产生 DMA 中断。
6. 在 DMA 寄存器中激活该通道。

当达到在 DMA 控制器中设置的数据传输量时，DMA 控制器会在 DMA 通道的中断向量上产生一个中断。

在发送模式下，DMA 对所有要发送的数据执行了写操作后，可以对 DMA_CxCNTR 寄存器的 CNT[15:0]位进行监视，以确保 UART 通信已完成。在禁止 UART 或进入停止模式前必须执行此步骤，以避免损坏最后一次发送。软件必须等待直到 CNT[15:0]=0。

注意：如果 DMA 用于发送，则不要使能 UARTx_IE 寄存器的相关发送中断。

17.3.7.2 使用 DMA 进行接收

将 UARTx_CR 寄存器中的 DMAE 位置‘1’可以使能 DMA 模式进行接收。根据 UARTx_CR 寄存器中的 DMATC 位设置的条件，数据会从 UARTx_DR 寄存器加载到 SRAM 区域中（通过 DMA 配置，详见 DMA 章节相关描述）。要映射一个 DMA 通道以进行 UART 接收，请按以下步骤操作：

7. 在 DMA 控制寄存器中写入 UARTx_DR 寄存器地址，将其配置为传输的源地址。每次接收 FIFO 达到 DMATC 位设置的条件时，数据都会从此地址移动到存储器。
8. 在 DMA 控制寄存器中写入存储器地址，将其配置为传输的目标地址。每次接收 FIFO 达到 DMATC 位设置的条件时，数据都会从 UARTx_DR 寄存器加载到此存储区。
9. 在 DMA 控制寄存器中配置要传输的总字节数。
10. 根据应用的需求，配置是否使用突发传输。
11. 根据应用的需求，是否在全部传输后产生 DMA 中断。
12. 在 DMA 寄存器中激活该通道。

当达到在 DMA 控制器中设置的数据传输量时，DMA 控制器会在 DMA 通道的中断向量上产生一个中断。

注意：如果 DMA 用于接收，则不要使能 UARTx_IE 寄存器的相关接收中断。

www.pai-ic.com | pengpai microelectronics

17.4 寄存器描述

17.4.1 UART 数据寄存器(UARTx_DR) (x=0..5)

Data Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	DR[8:0]								
R/W	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 8：0	DR[8:0]：数据寄存器(UART data) 待发送或者已经收到的数据 数据寄存器对应两个缓冲队列：一个用于写(发送缓冲)，另外一个用于读(接收缓冲)： 写操作时硬件将数据同步发送缓冲队列； 读操时作硬件将返回接收缓冲队列里的数据； 数据帧的格式均为右对齐，根据(UARTx_CR)中 WP[2:0]位对于数据帧格式的选择，数据的发送和接收可以是 7 位~9 位的： 对于 7 位的数据、发送和接收时只会用到 DR[6:0] 对于 8 位的数据、发送和接收时只会用到 DR[7:0] 对于 9 位的数据、发送和接收时将会用到 DR[8:0]
位 31：9	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

17.4.2 UART 控制寄存器(UARTx_CR) (0..5)

Control Register

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	SLDS	SLME	-	-	TXP	RXP
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	DMATC[1:0]		DMAE	-	-	-	RE	EN	LPB	PS	STOP[1:0]		WP[2:0]		
R/W	Res	RW	RW	RW	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 2：0	WP[2:0]：数据帧与校验位配置(Word length and parity config) WP[2:0]决定了数据帧的字长和校验位控制，该位由软件设置和清零。 001： 8 个数据位 011： 7 个数据位+1 位校验位 100： 9 个数据位 111： 8 个数据位+1 位校验位 ***注：*** ***1. 在数据传输过程中(发送或者接收时)，不应修改这个位。*** ***2. 校验位使能后，数据帧最高位将被替换为校验位，这时 8 位数据位时仅 7 位数据有效，9 位数据位时仅 8 位有效。***
位 4：3	STOP[1:0]：停止位长度(Stop bit length) 这 2 位用来设置停止位的位数 00： 0.5 个停止位 01： 1 个停止位 10： 1.5 个停止位 11： 2 个停止位
位 5	PS：校验方式(parity mode) 0： 偶校验 1： 奇校验
位 6	LPB：回绕模式控制(loopback mode) 0： 正常数据接收和发送模式 1： 内部自发自收模式（内部数据回绕）
位 7	EN：UART 使能(UART enable) 0： UART 禁止 1： UART 使能
位 8	RE：接收使能(Receiver enable) 0： 禁止接收 1： 使能接收，并开始搜寻 RX 引脚上的起始位

www.pai-ic.com | pengpai microelectronics

位 11：9	保留。必须保持为默认值。
位 12	DMAE：DMA 模式使能(DMA mode enable) 0： DMA 模式禁止 1： DMA 模式使能
位 14：13	DMATC[1:0]：DMA 触发控制(DMA trigger control) 接收时： 00： 接收 FIFO≥1 帧数据，触发 DMA 请求 01： 接收 FIFO≥4 帧数据(接收数据帧数必须为 4 的整数倍)，触发 DMA 请求 10： 接收 FIFO≥8 帧数据(接收数据帧数必须为 8 的整数倍)，触发 DMA 请求 11： 保留 发送时： 00： 发送 FIFO 剩余空间≥1 帧数据，触发 DMA 请求 01： 发送 FIFO 剩余空间≥4 帧数据(发送数据帧数必须为 4 的整数倍)，触发 DMA 请求 10： 发送 FIFO 剩余空间≥8 帧数据(发送数据帧数必须为 8 的整数倍)，触发 DMA 请求 11： 保留
位 15	保留。必须保持为默认值。
位 16	RXP：UART 数据接收极性控制(Receiver polarity control) 0： 标准数据极性（空闲为高电平，起始位为低电平；数据 1=高电平，0=低电平） 1： 反相数据极性（空闲为低电平，起始位为高电平；数据 1=低电平，0=高电平）
位 17	TXP：UART 数据发送极性控制(Transmitter polarity control) 0： 标准数据极性（空闲为高电平，起始位为低电平；数据 1=高电平，0=低电平） 1： 反相数据极性（空闲为低电平，起始位为高电平；数据 1=低电平，0=高电平）
位 19：18	保留。必须保持为默认值。
位 20	SLME：UART 单线通讯模式使能控制(single-line mode enable) 0： 标准两线全双工模式，模块对应的 TX 引脚为数据发送，RX 引脚为数据接收 1： 单线半双工模式，模块对应的 TX 引脚为数据接收或发送，RX 引脚则为发送/接收状态指示（见下面 SLDS 位说明）
位 21	SLDS：UART 单线通讯接收/发送方向设置(single-line direction setting) 该位只有在 SLME 置为 1 使能单线通讯模式时才有意义 0： 单线模式下模块 TX 引脚为串行数据接收 1： 单线模式下模块 TX 引脚为串行数据发送
位 31：22	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

17.4.3 UART 波特率寄存器(UARTx_BRR) (x=0..5)

Baud Rate Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	BR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位 15：0	**BR[15:0]**：波特率分频系数**(Baud rate control)** 该值的设定使用方法请参考 UART 波特率章节描述
位 31：16	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

17.4.4 UART 中断控制寄存器(UARTx_IE) (x=0..5)

Interrupt Enable Register
(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	TXOI	TXFI	TXHEI	TXEI	OVRI	FEI	PEI	IDLEI	RXCOTI	RXFI	RXHFI	RXNEI
R/W	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**RXNEI：接收 FIFO 非空中断使能(Receive FIFO not empty interrupt enable)** 0： 禁止中断请求 1： 允许中断请求
位 1	**RXHFI：接收 FIFO 半满中断使能(Receive FIFO half full interrupt enable)** 0： 禁止中断请求 1： 允许中断请求
位 2	**RXFI：接收 FIFO 全满中断使能(Receive FIFO full interrupt enable)** 0： 禁止中断请求 1： 允许中断请求
位 3	**RXCOTI：接收 FIFO 清空超时中断使能(Receive FIFO clear overtime interrupt enable)** 0： 禁止中断请求 1： 允许中断请求
位 4	**IDLEI：空闲超时中断使能(Idle overtime interrupt enable)** 0： 禁止中断请求 1： 允许中断请求
位 5	**PEI：校验错误中断使能(parity error interrupt enable)** 0： 禁止中断请求 1： 允许中断请求
位 6	**FEI：帧错误中断使能(frame error interrupt enable)** 0： 禁止中断请求 1： 允许中断请求
位 7	**OVRI：接收 FIFO 溢出错误中断使能(Receive FIFO overflow interrupt enable)** 0： 禁止中断请求 1： 允许中断请求

www.pai-ic.com | pengpai microelectronics

位 8	TXEI：发送 FIFO 为空中断使能(Transmit FIFO empty interrupt enable) 0： 禁止中断请求 1： 允许中断请求 *注：TXEI 默认为 1，且当 FIFO 中没有数据时，一直为 1；为避免意外的中断，应当谨慎使用 TXEI 中断。*
位 9	TXHEI：发送 FIFO 半空中断使能(Transmit FIFO half empty interrupt enable) 0： 禁止中断请求 1： 允许中断请求
位 10	TXFI：发送 FIFO 全满中断使能(Transmit FIFO full interrupt enable) 0： 禁止中断请求 1： 允许中断请求
位 11	TXOI：发送数据完毕中断使能(Transmit end interrupt enable) 0： 禁止中断请求 1： 允许中断请求 *注：TXO 默认为 1，且当 FIFO 中没有数据时，一直为 1；为避免意外的中断，应当谨慎使用 TXOI 中断。*
位 31：12	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

17.4.5 UART 状态寄存器(UARTx_SR) (x=0..5)

Status Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	TXO	TXF	TXHE	TXE	OVR	FE	PE	IDLE	RXCOT	RXF	RXHF	RXNE
R/W	Res	Res	Res	Res	R	R	R	R	Rw1	Rw1	Rw1	R	R	R	R	R
复位	0	0	0	0	1	0	1	1	0	0	0	1	0	0	0	0

位 0	**RXNE：接收 FIFO 非空(Receive FIFO not empty flag)** 0：　接收 FIFO 为空 1：　接收 FIFO 非空
位 1	**RXHF：接收 FIFO 半满(Receive FIFO half full flag)** 0：　接收 FIFO 未半满 1：　接收 FIFO 半满
位 2	**RXF：接收 FIFO 全满(Receive FIFO full flag)** 0：　接收 FIFO 未满 1：　接收 FIFO 全满
位 3	**RXCOT：接收 FIFO 清空超时(Receive FIFO clear overtime flag)** 0：　未超时 1：　超时
位 4	**IDLE：空闲超时(Idle overtime interrupt enable)** 0：　未超时 1：　超时
位 5	**PE：校验错误(parity error flag)** 该位由硬件置‘1’，软件写‘1’清除 0：　未检测到奇偶校验错误 1：　检测到奇偶校验错误
位 6	**FE：帧错误(frame error flag)** 该位由硬件置‘1’，软件写‘1’清除 0：　未检测到帧错误 1：　检测到帧错误
位 7	**OVR：接收 FIFO 溢出错误(Receive FIFO overflow flag)** 该位由硬件置‘1’，软件写‘1’清除 0：　接收 FIFO 未发生溢出错误 1：　接收 FIFO 发生溢出错误

www.pai-ic.com | pengpai microelectronics

位 8	TXE：发送 FIFO 为空(Transmit FIFO empty flag) 0：发送 FIFO 非空 1：发送 FIFO 为空
位 9	TXHE：发送 FIFO 半空(Transmit FIFO half empty flag) 0：发送 FIFO 非半空 1：发送 FIFO 半空
位 10	TXF：发送 FIFO 全满(Transmit FIFO full flag) 0：发送 FIFO 未满 1：发送 FIFO 全满
位 11	TXO：发送数据完毕(Transmit end flag) 0：正在发送数据 1：发送数据完毕
位 31：12	保留。必须保持为默认值。

17.4.6 UART 超时控制寄存器(UARTx_TO) (x=0..5)

Timeout Control Register

(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	TO							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	TO[7:0]：超时时间(timeout) 用于数据接收过程中的超时判断，LSB 为 $1/f_{BPS}$。 超时时间的计时在 UART 被使能且接收为空闲的时候进行计时，每次读取 UARTx_DR 寄存器或重新写 UARTx_TO 寄存器会重新计时。
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

17.4.7 UART 发送 FIFO 复位寄存器(UARTx_TXFR) (x=0..5)

Transmit FIFO Reset Register

(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	TXFR[31:16]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	TXFR[15:0]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	TXFR[31:0]：发送 FIFO 复位(Transmit FIFO reset) 对 TXFR 写入任意值，发送 FIFO 都将立即被复位清空。 该位只写，读恒为零。

17.4.8 UART 接收 FIFO 复位寄存器(UARTx_RXFR) (x=0..5)

Receive FIFO Reset Register

(地址偏移：0x20)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	RXFR[31:16]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	RXFR[15:0]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	RXFR[31:0]：接收 FIFO 复位(Receive FIFO reset) 对 RXFR 写入任意值，接收 FIFO 都将立即被复位清空。 该位只写，读恒为零。

www.pai-ic.com | pengpai microelectronics

17.4.9 UART0 红外调制控制寄存器(UART0_IMCR)

Infrared Modulation Control Register

(地址偏移：0x28)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	IRBD[1:0]		-	-	IRPN	IRE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**IRE**：红外功能使能控制**(Infrared enable)** 0：　红外功能禁止 1：　红外功能使能
位 1	**IRPN**：红外发送极性控制**(Infrared polarity control)** 0：　正常极性 1：　反极性
位 3：2	保留。必须保持为默认值。
位 5：4	**IRBD[1:0]**：红外速率选择控制**(Infrared baud rate)** 00：　600bps 01：　1200bps 10：　2400bps 11：　保留
位 31：6	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

17.4.10 UART0 红外占空比控制寄存器(UART0_IMDCR)

Infrared Modulation Duty Control Register

(地址偏移：0x2C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	DUTY[11:0]											
R/W	R	R	R	R	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 11：0	**DUTY[11:0]**：红外调制占空比控制**(Infrared duty cycle)** 详见红外调制信号的占空比一节描述。
位 31：12	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

17.4.11 UART 寄存器列表

UART0			
地址	寄存器	描述	备注
0x4000_4400	UART0_DR	UART0 数据寄存器	UARTx_DR 说明
0x4000_4404	UART0_CR	UART0 控制寄存器	UARTx_CR 说明
0x4000_4408	UART0_BRR	UART0 波特率寄存器	UARTx_BRR 说明
0x4000_440C	UART0_IE	UART0 中断控制寄存器	UARTx_IE 说明
0x4000_4410	UART0_SR	UART0 状态寄存器	UARTx_SR 说明
0x4000_4418	UART0_TO	UART0 超时控制寄存器	UARTx_TO 说明
0x4000_441C	UART0_TXFR	UART0 发送 FIFO 复位寄存器	UARTx_TXFR 说明
0x4000_4420	UART0_RXFR	UART0 接收 FIFO 复位寄存器	UARTx_RXFR 说明
0x4000_4428	UART0_IMCR	UART0 红外调制控制寄存器	UARTx_IMCR 说明
0x4000_442C	UART0_IMDCR	UART0 红外占空比控制寄存器	UARTx_IMDCR 说明
UART1			
地址	寄存器	描述	备注
0x4001_3800	UART1_DR	UART1 数据寄存器	UARTx_DR 说明
0x4001_3804	UART1_CR	UART1 控制寄存器	UARTx_CR 说明
0x4001_3808	UART1_BRR	UART1 波特率寄存器	UARTx_BRR 说明
0x4001_380C	UART1_IE	UART1 中断控制寄存器	UARTx_IE 说明
0x4001_3810	UART1_SR	UART1 状态寄存器	UARTx_SR 说明
0x4001_3818	UART1_TO	UART1 超时控制寄存器	UARTx_TO 说明
0x4001_381C	UART1_TXFR	UART1 发送 FIFO 复位寄存器	UARTx_RXFR 说明
0x4001_3820	UART1_RXFR	UART1 接收 FIFO 复位寄存器	UARTx_RXFR 说明
UART2			
地址	寄存器	描述	备注
0x4000_4000	UART2_DR	UART2 数据寄存器	UARTx_DR 说明
0x4000_4004	UART2_CR	UART2 控制寄存器	UARTx_CR 说明
0x4000_4008	UART2_BRR	UART2 波特率寄存器	UARTx_BRR 说明
0x4000_400C	UART2_IE	UART2 中断控制寄存器	UARTx_IE 说明
0x4000_4010	UART2_SR	UART2 状态寄存器	UARTx_SR 说明
0x4000_4018	UART2_TO	UART2 超时控制寄存器	UARTx_TO 说明
0x4000_401C	UART2_TXFR	UART2 发送 FIFO 复位寄存器	UARTx_RXFR 说明
0x4000_4020	UART2_RXFR	UART2 接收 FIFO 复位寄存器	UARTx_RXFR 说明

www.pai-ic.com | pengpai microelectronics

UART3			
地址	寄存器	描述	备注
0x4000_4C00	UART3_DR	UART3 数据寄存器	UARTx_DR 说明
0x4000_4C04	UART3_CR	UART3 控制寄存器	UARTx_CR 说明
0x4000_4C08	UART3_BRR	UART3 波特率寄存器	UARTx_BRR 说明
0x4000_4C0C	UART3_IE	UART3 中断控制寄存器	UARTx_IE 说明
0x4000_4C10	UART3_SR	UART3 状态寄存器	UARTx_SR 说明
0x4000_4C18	UART3_TO	UART3 超时控制寄存器	UARTx_TO 说明
0x4000_4C1C	UART3_TXFR	UART3 发送 FIFO 复位寄存器	UARTx_RXFR 说明
0x4000_4C20	UART3_RXFR	UART3 接收 FIFO 复位寄存器	UARTx_RXFR 说明
UART4			
地址	寄存器	描述	备注
0x4000_5C00	UART4_DR	UART4 数据寄存器	UARTx_DR 说明
0x4000_5C04	UART4_CR	UART4 控制寄存器	UARTx_CR 说明
0x4000_5C08	UART4_BRR	UART4 波特率寄存器	UARTx_BRR 说明
0x4000_5C0C	UART4_IE	UART4 中断控制寄存器	UARTx_IE 说明
0x4000_5C10	UART4_SR	UART4 状态寄存器	UARTx_SR 说明
0x4000_5C18	UART4_TO	UART4 超时控制寄存器	UARTx_TO 说明
0x4000_5C1C	UART4_TXFR	UART4 发送 FIFO 复位寄存器	UARTx_RXFR 说明
0x4000_5C20	UART4_RXFR	UART4 接收 FIFO 复位寄存器	UARTx_RXFR 说明
UART5			
地址	寄存器	描述	备注
0x4000_6000	UART5_DR	UART5 数据寄存器	UARTx_DR 说明
0x5000_6005	UART5_CR	UART5 控制寄存器	UARTx_CR 说明
0x5000_6008	UART5_BRR	UART5 波特率寄存器	UARTx_BRR 说明
0x5000_600C	UART5_IE	UART5 中断控制寄存器	UARTx_IE 说明
0x5000_6010	UART5_SR	UART5 状态寄存器	UARTx_SR 说明
0x5000_6018	UART5_TO	UART5 超时控制寄存器	UARTx_TO 说明
0x5000_601C	UART5_TXFR	UART5 发送 FIFO 复位寄存器	UARTx_RXFR 说明
0x5000_6020	UART5_RXFR	UART5 接收 FIFO 复位寄存器	UARTx_RXFR 说明

www.pai-ic.com | pengpai microelectronics

18 蜂鸣器(BEEP)

18.1综述

蜂鸣器是一种一体化结构的电子讯响器， 它将电信号转换为声音信号，常用来产生设备的按键音、 报警音等提示信号。 蜂鸣器按驱动方式可分为有源蜂鸣器和无源蜂鸣器;

- 有源蜂鸣器的内部自带振荡源，将正负极接上直流电压即可持续发声，频率固定;
- 无源蜂鸣器的内部不带振荡源，需要控制器提供振荡脉冲才可发声，调整振荡脉冲的频率，可发出不同频率的声音。

MCU 的 BEEP 模块专为驱动无源蜂鸣器而设计，专用引脚支持高灌电流(参考数据手册描述)，为蜂鸣器驱动提供更多可能。

18.2 特性

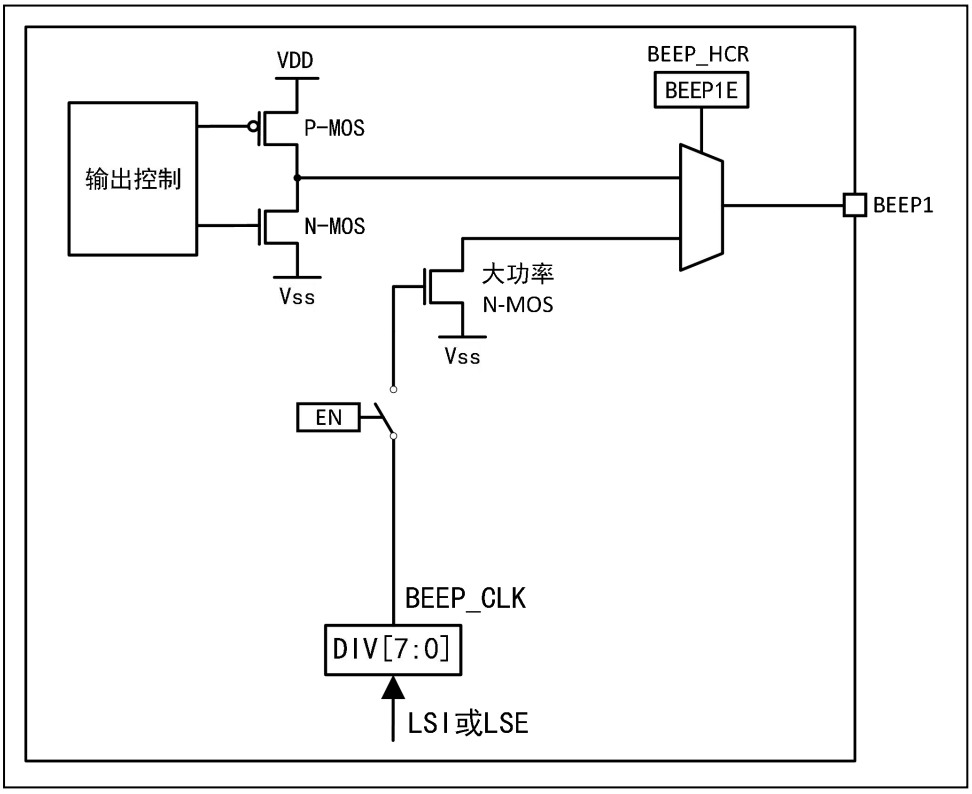
- 工作在 LSI 或 LSE 时钟
- 低功耗模式下可工作
- 可输出 128Hz 至 32KHz 方波
- 高灌电流控制功能

www.pai-ic.com | pengpai microelectronics

18.3 功能描述

下图是蜂鸣器模块框图。

图 18-1 蜂鸣器模块框图



18.3.1 BEEP 配置

BEEP 的配置步骤：

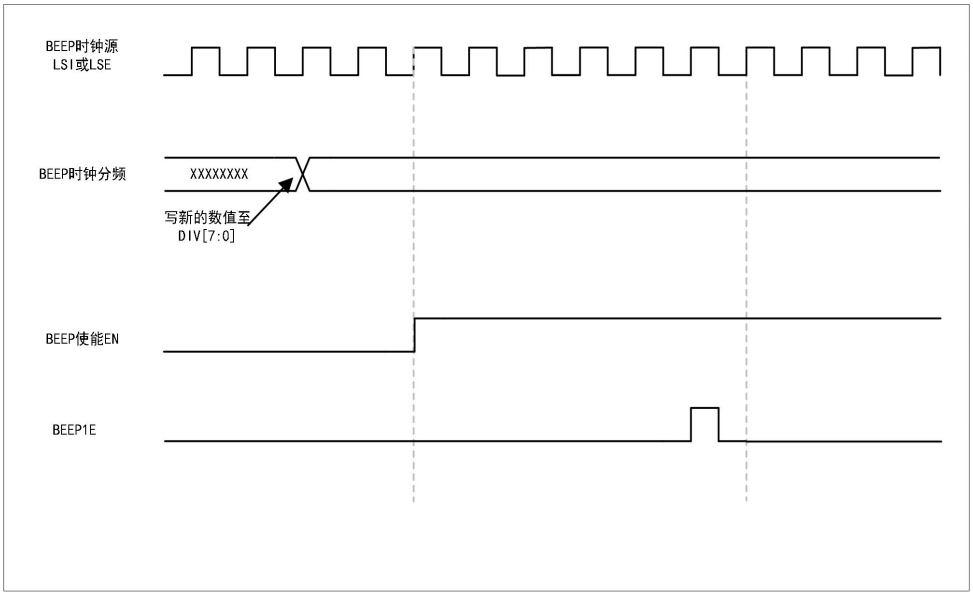
- 管脚复用，PB2 数字复用
- 配置 BEEP_CR 寄存器的“CLKS”，BEEP 时钟源选择
- 配置 BEEP_CR 寄存器的“DIV[7:0]”，根据需要配置分频系数
- 根据具体情况配置 BEEP_HCR 寄存器的“BEEP1E”，使能 BEEP1 管脚高灌电流能力
- 配置 BEEP_CR 寄存器的“EN”为 1，将 BEEP 使能

www.pai-ic.com | pengpai microelectronics

18.3.2 BEEP 时序图

下图举一个例子来说明 BEEP 时序关系。

图 18-2 BEEP 时序图，分频系数为 6



www.pai-ic.com | pengpai microelectronics

18.4 寄存器描述

18.4.1 BEEP 驱动控制寄存器(BEEP_HCR)

High Sink Control Register

(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	BEEP1E
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**BEEP1E：BEEP1 高灌电流使能(BEEP1 High sink enable)** 0：　不使能 1：　使能
位 31：1	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

18.4.2 BEEP 控制寄存器(BEEP_CR)

Control Register

(地址偏移：0x0FE0)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	DIV[7:0]								-	-	-	-	-	-	CLKS	EN
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**EN：BEEP 使能控制(BEEP enable)** 0：　禁止 1：　使能
位 1	**CLKS：BEEP 时钟源选择控制位(BEEP clock source selection)** 0：　内部 LSI 1：　外部 LSE
位 7：2	保留。必须保持为默认值。
位 15：8	**DIV[7:0]：BEEP 时钟分频控制(BEEP Clock divider)** 0x00：　1 分频 0x01：　2 分频 0x02：　3 分频 …… 0xFE：　255 分频 0xFF：　256 分频 ***注：BEEP 输出频率 = (f_{LSI} 或 f_{LSE})/(DIV+1)。；***
位 31：16	保留。必须保持为默认值。

18.4.3 BEEP 寄存器列表

地址	寄存器	描述	备注
0x4000_1820	BEEP_HCR	BEEP 驱动控制寄存器	BEEP_HCR 说明
0x4000_2800	BEEP_CR	BEEP 控制寄存器	BEEP_CR 说明

www.paj-ic.com | pengpai microelectronics

19 运算放大器(OPA)

19.1综述

MCU 内部集成了四个高性能运算放大器，每个运算放大器均具有两个输入和一个输出。这些功能引脚可以连接到外部，从而实现任何类型的外部互连。
运算放大器的正端输入和负端输入固定信号源，OPA 的输出还可以内部连接到 ADC 和 CMP。

19.2 特性

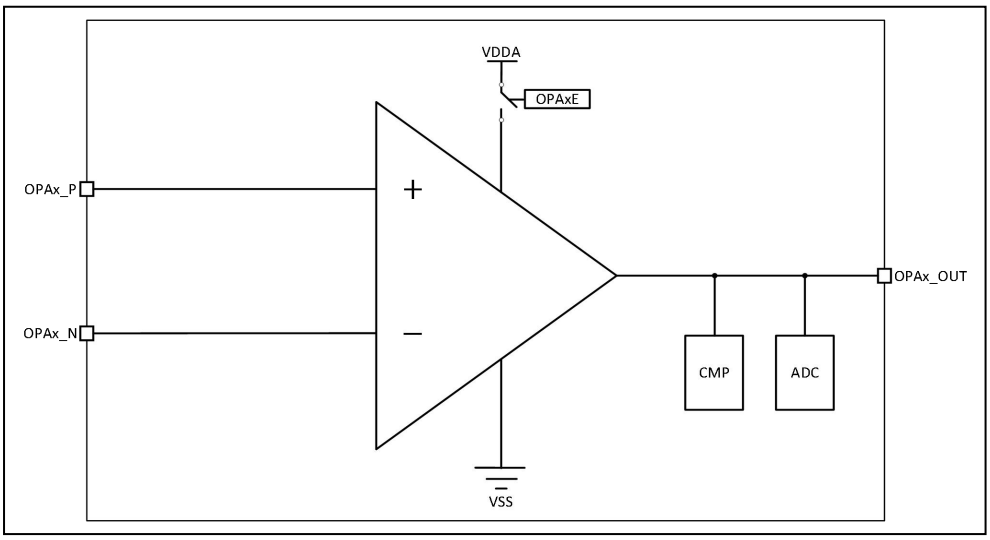
0V~VDDA 的共模输入范围 VCM
0.1V~(VDDA-0.1V)的输出电压范围
低输入偏置电流
低输入失调电压
高频增益带宽
正端输入：OPAx_P
负端输入：OPAx_N
输出通道可内部连接至 CMP 和 ADC

www.pai-ic.com | pengpai microelectronics

19.3 功能描述

OPA 信号输入源固定，OPA 的输出通道可内部连接至 CMP 和 ADC，OPA 的内部结构参考下图：

图 19-1 OPA 框图



19.3.1 OPA 输出内部连接到 ADC 和 CMP

OPA 的输出通道可内部连接至 ADC 和 CMP。

当 OPAx 的相关引脚被配置为模拟复用功能后，内部的 ADC 和 CMP 即可访问到引脚上的模拟信号：

- OPA0_OUT:
  - ADC_IN5
  - CMP0_P6
- OPA1_OUT:
  - ADC_IN2
  - CMP1_P3
- OPA2_OUT:
  - ADC_IN25
  - CMP2_P6
- OPA3_OUT:
  - ADC_IN20
  - CMP3_P6

www.pai-ic.com | pengpai microelectronics

19.3.2 OPA 开关控制

通过(OPA_CR 寄存器)的“OPAxE”位(x=0,1,2,3)可以将相应的 OPA 使能，OPA 将从断电状态下唤醒。

通过清除“OPAxE”位(x=0,1,2,3)可以令相应的 OPA 停止工作，并将 OPA 置于断电模式，在该模式下，OPA 几乎不耗电。

www.pai-ic.com | pengpai microelectronics

19.4 寄存器描述

19.4.1 OPA 控制寄存器(OPA_CR)

Control Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	OPA3E	OPA2E	OPA1E	OPA0E
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**OPA0E：OPA0 使能控制(Opamp0 enable)** 0：　OPA0 禁止 1：　OPA0 使能
位 1	**OPA1E：OPA1 使能控制(Opamp1 enable)** 0：　OPA1 禁止 1：　OPA1 使能
位 2	**OPA2E：OPA2 使能控制(Opamp2 enable)** 0：　OPA2 禁止 1：　OPA2 使能
位 3	**OPA3E：OPA3 使能控制(Opamp3 enable)** 0：　OPA3 禁止 1：　OPA3 使能
位 31：2	保留。必须保持为默认值。

19.4.2 OPA 寄存器列表

地址	寄存器	描述	备注
0x4000_182C	OPA_CR	OPA 控制寄存器	OPA_CR 说明

www.pai-ic.com | pengpai microelectronics

20 比较器(CMP)

20.1 综述

片内集成了 4 个高性能比较器，每个比较器均具有两个输入和一个输出，这些功能引脚可以连接到外部，从而实现任何类型的外部互连。
比较器的正端输入具有多达 7 个的可选信号源，负端输入具有多达 3 个的可选信号源，这些输入源被复用至不同的外部引脚或片内信号源，以支持更加灵活的应用。
比较器输入的共模电压范围能够达到零电平，输入的差分电压范围与电源电压一致。

20.2 特性

低输入偏置电流
低输入失调电压
输入共模电压范围可达零电平
输入差分电压范围与电源电压一致
两个工作模式：

- 高速模式以获得最佳性能
- 低功耗模式以获得最佳功耗

最大支持 7 个可选的正端输入：CMPx_P0~CMPx_P6
可选的负端输入：

- CMPx_N
- LDAC
- BG1v0

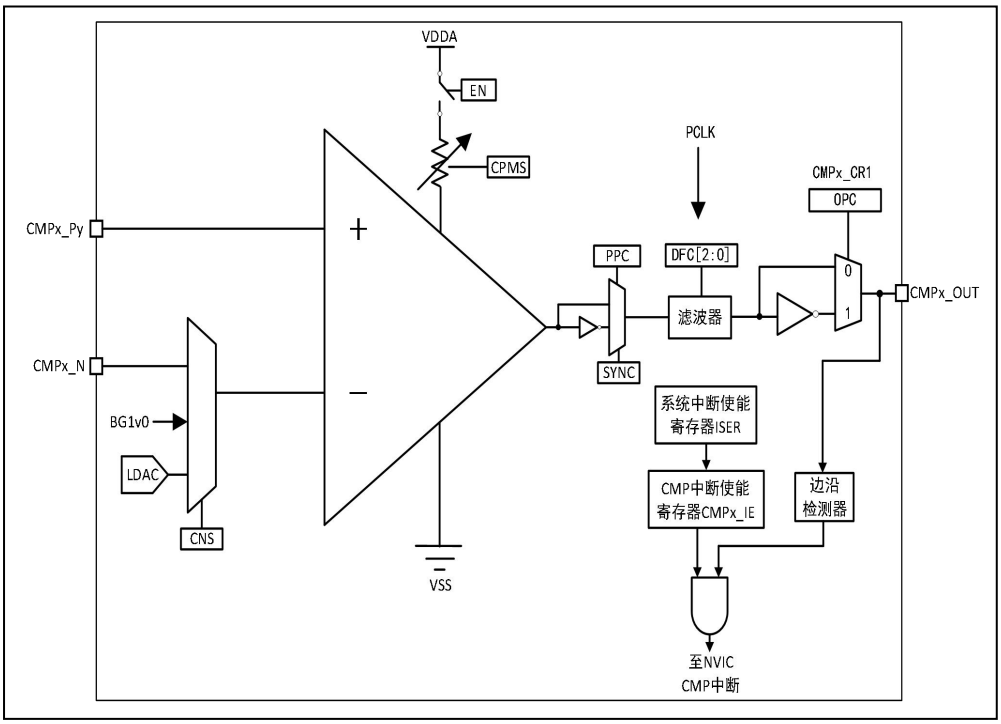
PWM 同步输出
集成的数字滤波器
输出极性控制
一个内部的边沿检测器，以及可触发中断的边沿状态检测标志：

- CMP 输出下降沿
- CMP 输出上升沿
- CMP 输出下降沿唤醒(低功耗模式)
- CMP 输出上升沿唤醒(低功耗模式)

20.3 功能描述

CMP 支持多种内部或外部的正端和负端信号输入源，一个电源模式控制器提供低功耗和高性能的最佳平衡，支持 PWM 同步输出，内部的边沿检测器支持可触发中断的边沿状态检测标志，集成的数字滤波器辅助在输入信号质量变差时，也能够输出稳定的结果，CMP 的内部结构参考下图：

图 20-1 CMP 框图



www.pai-ic.com | pengpai microelectronics

20.3.1 CMP 引脚和内部信号

有 7 种可能的选择可被用于比较器的正端输入：

- CMPx_P0
- CMPx_P1
- CMPx_P2
- CMPx_P3
- CMPx_P4
- CMPx_P5
- CMPx_P6

用作比较器正端端输入的 I/O 必须在 AFIO 相关寄存器中配置为”CMPx_Py”模拟复用功能，详细的复用功能参考《数据手册》中的“引脚列表”一节。

在芯片内部中，CMP0_P6 与 OPA0_OUT 相连，CMP1_P3 与 OPA1_OUT 相连，CMP2_P6 与 OPA2_OUT 相连，CMP3_P6 与 OPA3_OUT 相连。因此，各个 OPAx_OUT 输出，可直接用于 CMPx 的正端输入。

有三种可能的选择可被用于比较器的负端端输入：

- CMPx_N
- LDAC
- BG1v0

用作比较器负端输入的 I/O 必须在 AFIO 相关寄存器中配置为”CMPx_N”模拟复用功能，详细的复用功能参考《数据手册》中的“引脚列表”一节。

用作比较器输出的 I/O“CMPx_OUT”则应当在 AFIO 相关寄存器中配置为相应的数字复用功能。

注意：

1. *使用 LDAC 信号源作为负端输入时应当考虑信号源的“设置时间 $t_{SETLING}$”，“唤醒时间 t_{WAKEUP}”等参数，这些参数均可从数据手册中获得。*
2. *应当首先配置或使能输入源，再使能 CMP 外设。*

20.3.2 电源模式

在 CMP 使能之后，通过(CMPx_CR 寄存器)的”CPMS”位可以配置 CMP 的电源模式。

一个电流控制单元服务于 CPMS，以提供两种电源模式：

- 低功耗模式
- 高速模式

高速模式下，CMP 耗电量增加，带宽为最大值。

低功耗模式下，CMP 耗电量被大大降低，但此时带宽受限，输出信号将可能存在时延或失真。

参考数据手册以获得更多的 CMP 参数，结合信号源特性考虑电源模式，以保障性能与功耗的平衡。

www.pai-ic.com | pengpai microelectronics

20.3.3 初始化延时

比较器使能后需要经过初始化延时，比较器传输延时后才能输出有效的比较结果。
为了确保输出结果可靠，根据负端输入信号的选择不同，初始化延时也不同。当负端输入信号为‘CMPx_N’或‘BG1v0’电压时，初始化延时为 15us（取最大值）；当负端输入信号为‘LDAC’的输出时，初始化延时必须累加 LDAC 的唤醒时间 t_{WAKEUP}。

注意：

1. 当 CMP 的 N 端使用 LDAC，修改 LDAC 输出电压时，结果必须考虑 LDAC 的设置时间 $t_{SETTING}$。

2. $t_{SETTING}$ 和 t_{WAKEUP} 时间均可从数据手册获取。

初始化延时默认为 480 个 PCLK 时钟周期，若 PCLK 频率发生改变，则需相应地调整初始化延时周期数，可通过 CMPx_CR2 寄存器进行配置，DELAY[9:0]位代表 PCLK 时钟的周期数。
在初始化延时后，使能后续的数字滤波器，可滤除比较器在输入电压穿越时存在的输出毛刺，在经过传输延时后，可以得到有效且稳定的比较结果。由于数字滤波器的引入，所以会在传输延时的基础上增加滤波器延时。

www.pai-ic.com | pengpai microelectronics

20.3.4 CMP 滤波器

比较器后级集成了一个可编程的数字滤波器。对于输入级而言，这个滤波器是对称的，既可以作用于比较器上升沿输出的滤波，还可以用于仅作于比较器下降沿的滤波。

这个滤波器内部集成了一个 6 位的计数器，这个计数器以 PCLK 作为采样频率采样并记录信号，记录到 N 个信号后，如果这 N 个信号相等，则控制比较器输出该信号，否则计数器清零，从新计数。

注意：滤波器在低功耗模式下失效，原始信号直通。

下面是几个滤波器输出的例子：

图 20-2 当 N=8，比较器正端输入为 0.5VDDA，负端输入存在干扰时，正常极性下的输出信号 CMPx_OUT

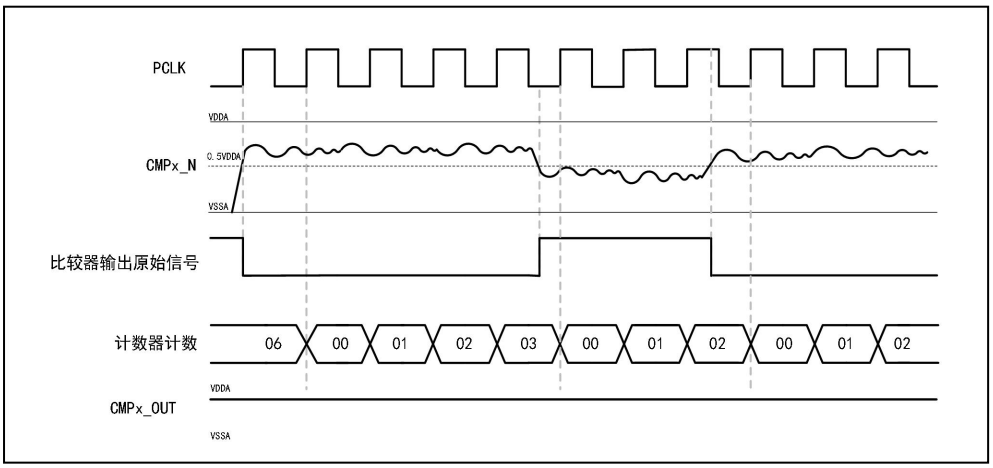
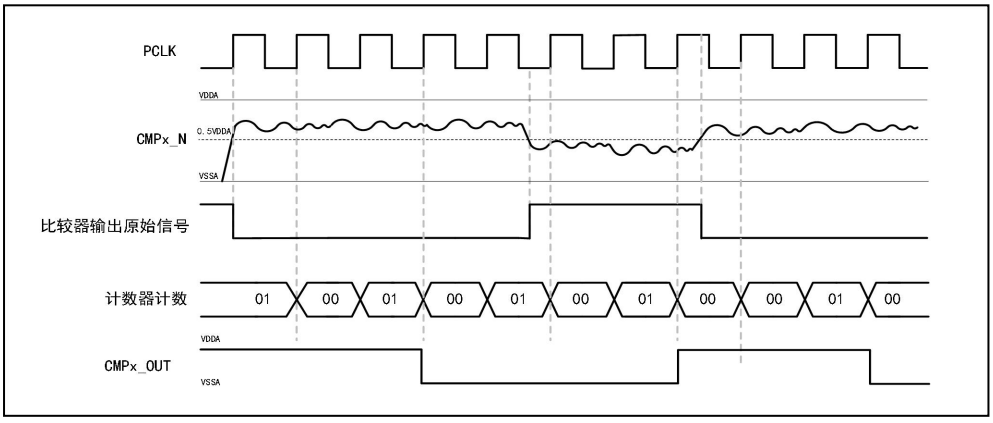


图 20-3 当 N=2，比较器正端输入为 0.5VDDA，负端输入存在干扰时，正常极性下的输出信号 CMPx_OUT

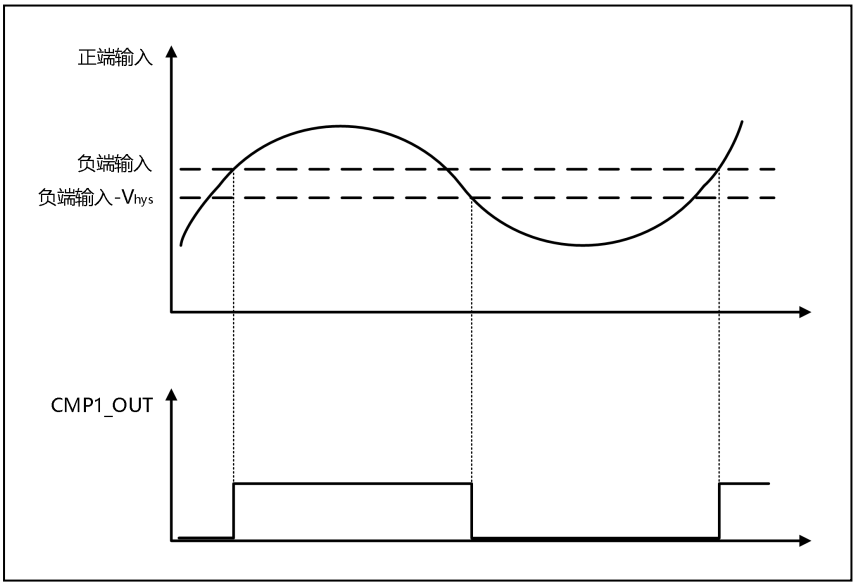


www.pai-ic.com | pengpai microelectronics

20.3.5 迟滞

CMP1 具有可设置迟滞，可在有噪声信号时避免发生意外输出转换。迟滞可在不需要时（例如，退出低功耗模式时）禁止，以便使用外部组件强制迟滞值。

图 20-4 CMP1 设置迟滞后示意图(V_{hys}=90mv)



20.3.6 CMP 中断

CMP 内部集成了一个独立的"边沿检测器"，这个检测器用于检测 CMP 输出，并提供上升沿或者下降沿信号到内部的 NVIC，当(CMPx_IE 寄存器)中的相应中断被使能，且(系统中断使能寄存器 ISER)中的中断请求被开放，则边沿检测器检测到相关信号时，将同步产生下述的中断或事件：

- CMP 输出下降沿
- CMP 输出上升沿
- CMP 输出下降沿唤醒
- CMP 输出上升沿唤醒

运行模式下，CMP 输出下降沿与 CMP 输出下降沿唤醒功能相同，CMP 输出上升沿与 CMP 输出上升沿唤醒功能相同，通过边沿检测器返回的 CMP 输出信息，产生中断事件。

低功耗模式下，CMP 输出下降沿与 CMP 输出上升沿不可用。边沿检测器返回的 CMP 输出信息接到 CMP 输出下降沿唤醒与 CMP 输出上升沿唤醒中断，可用于唤醒低功耗模式。

注意：

1. 必须 CMP 使能后才能设置 CMPx_IE 寄存器里的相关中断

www.pai-ic.com | pengpai microelectronics

20.3.7 睡眠唤醒

在进入睡眠模式前，使能 CMP 并配置 CMP 的睡眠唤醒方式，可在睡眠模式下，通过改变比较器的输出结果来唤醒系统。

在睡眠模式下，根据电平触发沿的变化，提供三种中断触发方式来唤醒系统，分别是上升沿触发中断、下降沿触发中断和任意沿触发中断。

用户可以通过设置 CMPx_IE 寄存器相应中断使能位，若设置 COFW 位为‘1’，则比较器输出电平产生下降沿时触发中断唤醒；若设置 CORW 位为‘1’，则比较器输出电平产生上升沿时触发中断唤醒；若同时设置 COFW 和 CORW 位为‘1’，则比较器输出电平无论产生上升沿或下降沿都会触发中断唤醒。

在系统唤醒后，用户可在中断程序中，通过 CMPx_SR 寄存器来查询当前触发中断的触发沿类型，并对应位写‘1’清除对应的中断唤醒标志。

注意：仅 CMP1 支持深度睡眠的唤醒。

20.3.8 输出同步

比较器的输出可根据设置对应的 PWM 输出电平进行同步，当 PWM 电平为所选电平（CMPx_CR 寄存器的 SYNC 和 PPC 位决定）的时候，比较器的输出才翻转，否则比较器的输出将维持不动。

当比较器输出同步 PWM 高电平时：

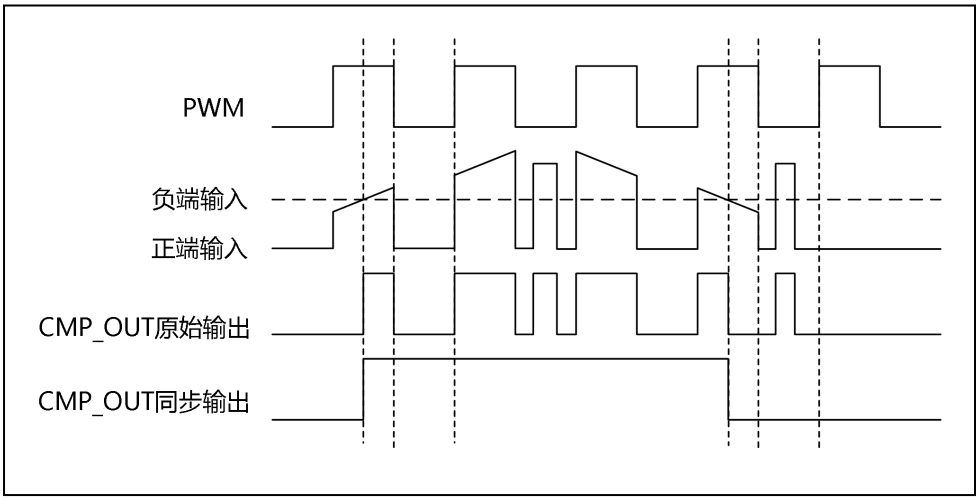
- 当 PWM 为高电平时，CMP_OUT 原始输出和 CMP_OUT 同步输出结果一致
- 当 PWM 为低电平时，CMP_OUT 原始输出被忽略，CMP_OUT 同步输出维持之前的状态。

当比较器输出同步 PWM 低电平时，：

- 当 PWM 为低电平时，CMP_OUT 原始输出和 CMP_OUT 同步输出结果一致
- 当 PWM 为高电平时，CMP_OUT 原始输出被忽略，CMP_OUT 同步输出维持之前的状态。

下图为比较器输出同步 PWM 高电平时，比较器的输出同步结果。

图 20-5 比较器输出同步示意图(SYNC=1，PPC=1，PWMS=0001)



www.pai-ic.com | pengpai microelectronics

20.4 寄存器描述

20.4.1 CMP 控制寄存器 1(CMPx_CR1) (x=0..3)

Control Register 1
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	PWMS[3:0]				-	-	PPC	SYNC
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	CPS[2:0]			-	-	HYS	OPC	CPMS	DFC[2:0]			CNS[1:0]		CRS	EN
R/W	Res	RW	RW	RW	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	R	RW
复位	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0

位 0	**EN：CMP 使能控制(Comparator enable)** 0： CMP 禁止 1： CMP 使能
位 1	**CRS：CMP 比较结果(Comparator result)** 0： 正端输入≤负端输入，CMPx_OUT 输出无效电平 1： 正端输入>负端输入，CMPx_OUT 输出有效电平
位 3：2	**CNS[1:0]：CMP 负端输入选择(Comparator negative intput selection)** 00： CMPx_N 作为负端输入 01： LDAC 作为负端输入 10： BG1v0 作为负端输入 11： 保留
位 6：4	**DFC[2:0]：CMP 数字滤波器配置(Digital filter configuration)** CMP 的数字滤波器是一个信号计数器，它以 PCLK 的采样频率，记录到 N 个信号后，如果这 N 个信号相等，则控制比较器输出该信号。 000： 滤波器旁路，比较器信号直接输出 001： N=2 010： N=4 011： N=8 100： N=16 101： N=32 110： N=64 其他： 无意义

www.pai-ic.com | pengpai microelectronics

位 7	CPMS：电源模式(Comparator power mode selection) 0： 低功耗模式，获得最佳功耗 1： 高速模式，获得最佳性能
位 8	OPC：CMP 输出极性控制(Comparator output polarity control) 0： 比较器正常极性，CMPx_OUT 高电平为有效电平，低电平为无效电平 1： 比较器反转极性，CMPx_OUT 低电平为有效电平，高电平为无效电平
位 9	HYS：CMP 迟滞控制位(Comparator hysteresis control) 该位仅对 CMP1 有效 0： 无迟滞 1： 90mV 迟滞
位 11：10	保留。必须保持为默认值。
位 14：12	CPS[2:0]：CMP 正端输入选择(Comparator positive intput selection) 000： CMPx_P0 作为正端输入 001： CMPx_P1 作为正端输入 010： CMPx_P2 作为正端输入 011： CMPx_P3 作为正端输入 100： CMPx_P4 作为正端输入 101： CMPx_P5 作为正端输入 110： CMPx_P6 作为正端输入 ***注：各个 CMP 所支持的正端输入引脚，详见数据手册"引脚列表"一节描述***
位 15	保留。必须保持为默认值。
位 16	SYNC：CMP 输出同步控制(Comparator output synchronization control) 0： CMP 直接输出 1： CMP 同步 PWM 输出 CMP 同步 PWM 输出详见输出同步一节。
位 17	PPC：CMP 输出 PWM 极性控制(Comparator output PWM polarity control) 0： CMP 输出同步 PWM 低电平 1： CMP 输出同步 PWM 高电平
位 19：18	保留。必须保持为默认值。
位 23：20	PWMS[3:0]：CMP 输出 PWM 选择(Comparator output PWM selection) 0001： TIM1 的 PWM1 0010： TIM1 的 PWM2 0011： TIM1 的 PWM3 0100： TIM1 的 PWM4 0101： TIM5 的 PWM1 0110： TIM6 的 PWM1 0111： TIM7 的 PWM1 1000： TIM8 的 PWM1 1001： TIM8 的 PWM2 1010： TIM8 的 PWM3 1011： TIM8 的 PWM4 其他： 保留
位 31：24	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

20.4.2 CMP 中断使能寄存器(CMPx_IE) (x=0..3)

Interrupt Enable Register
(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	CORW	COFW	COR	COF
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	COF：CMP 输出下降沿中断使能(Comparator output falling edge interrupt enable) 0： CMP 输出下降沿中断除能 1： CMP 输出下降沿中断使能
位 1	COR：CMP 输出上升沿中断使能(Comparator output rising edge interrupt enable) 0： CMP 输出上升沿中断除能 1： CMP 输出上升沿中断使能
位 2	COFW：CMP 输出下降沿唤醒中断使能(Comparator output falling edge wake up interrupt enable) 该位仅在 CMP1 时有意义 0： CMP 输出下降沿唤醒中断除能 1： CMP 输出下降沿唤醒中断使能
位 3	CORW：CMP 输出上升沿唤醒中断使能(Comparator output rising edge wake up interrupt enable) 该位仅在 CMP1 时有意义 0： CMP 输出上升沿唤醒中断除能 1： CMP 输出上升沿唤醒中断使能
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

20.4.3 CMP 状态寄存器(CMPx_SR) (x=0..3)

Status Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	CORW	COFW	COR	COF
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**COF：CMP 输出下降沿标志(Comparator output falling edge flag)** 该位由硬件置‘1’，软件写‘1’清除 0： CMP 未输出下降沿 1： CMP 输出下降沿
位 1	**COR：CMP 输出上升沿标志(Comparator output rising edge flag)** 该位由硬件置‘1’，软件写‘1’清除 0： CMP 未输出上升沿 1： CMP 输出上升沿
位 2	**COFW：CMP 输出下降沿唤醒标志(Comparator output falling edge wake up flag)** 该位仅在 CMP1 时有意义，由硬件置‘1’，软件写‘1’清除 0： CMP 未输出下降沿 1： CMP 输出下降沿，由该下降沿信号唤醒低功耗模式 ***注：当系统由 CMP 从低功耗模式唤醒时，该位有意义，在运行模式时，它与 COF 一样，指示当前 CMP 是否输出下降沿***
位 3	**CORW：CMP 输出上升沿唤醒标志(Comparator output rising edge wake up flag)** 该位仅在 CMP1 时有意义，由硬件置‘1’，软件写‘1’清除 0： CMP 未输出上升沿 1： CMP 输出上升沿，由该上升沿信号唤醒低功耗模式 ***注：当系统由 CMP 从低功耗模式唤醒时，该位有意义，在运行模式时，它与 COR 一样，指示当前 CMP 是否输出上升沿***
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

20.4.4 CMP 控制寄存器 2(CMPx_CR2) (x=0..3)

Control Register 2

(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	DELAY[0:0]									
R/W	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	1	1	1	1	0	0	0	0	0

位 9：0	**DELAY[9:0]：CMP 初始化延时时间(Comparator Initialization delay time)** 当负端输入为 LDAC 时，LSB 为 2 个 PCLK 时钟；当负端输入为非 LDAC 时，LSB 为 1 个 PCLK 时钟。
位 31：10	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

20.4.5 CMP 寄存器列表

地址	寄存器	描述	备注
CMP0 寄存器			
0x4000_0800	CMP0_CR1	CMP0 控制寄存器 1	CMPx_CR1 说明
0x4000_080C	CMP0_IE	CMP0 中断使能寄存器	CMPx_IE 说明
0x4000_0810	CMP0_SR	CMP0 状态寄存器	CMPx_SR 说明
0x4000_0814	CMP0_CR2	CMP0 控制寄存器 2	CMPx_CR2 说明
CMP1 寄存器			
0x4000_0C00	CMP1_CR1	CMP1 控制寄存器 1	CMPx_CR1 说明
0x4000_0C0C	CMP1_IE	CMP1 中断使能寄存器	CMPx_IE 说明
0x4000_0C10	CMP1_SR	CMP1 状态寄存器	CMPx_SR 说明
0x4000_0C14	CMP1_CR2	CMP1 控制寄存器 2	CMPx_CR2 说明
CMP2 寄存器			
0x4000_2C00	CMP2_CR1	CMP2 控制寄存器 1	CMPx_CR1 说明
0x4000_2C0C	CMP2_IE	CMP2 中断使能寄存器	CMPx_IE 说明
0x4000_2C10	CMP2_SR	CMP2 状态寄存器	CMPx_SR 说明
0x4000_2C14	CMP2_CR2	CMP2 控制寄存器 2	CMPx_CR2 说明
CMP3 寄存器			
0x4000_6800	CMP3_CR1	CMP3 控制寄存器 1	CMPx_CR1 说明
0x4000_680C	CMP3_IE	CMP3 中断使能寄存器	CMPx_IE 说明
0x4000_6810	CMP3_SR	CMP3 状态寄存器	CMPx_SR 说明
0x4000_6814	CMP3_CR2	CMP3 控制寄存器 2	CMPx_CR2 说明

www.pai-ic.com | pengpai microelectronics

21 7 位数字/模拟转换器(LDAC)

21.1 综述

MCU 有 1 个 7 位的数模转换器 LDAC，它们可以输出到比较器 CMP 内部。可提供 1/128*VDDA~VDDA 范围的电压给 CMP 负端使用。

21.2 特性

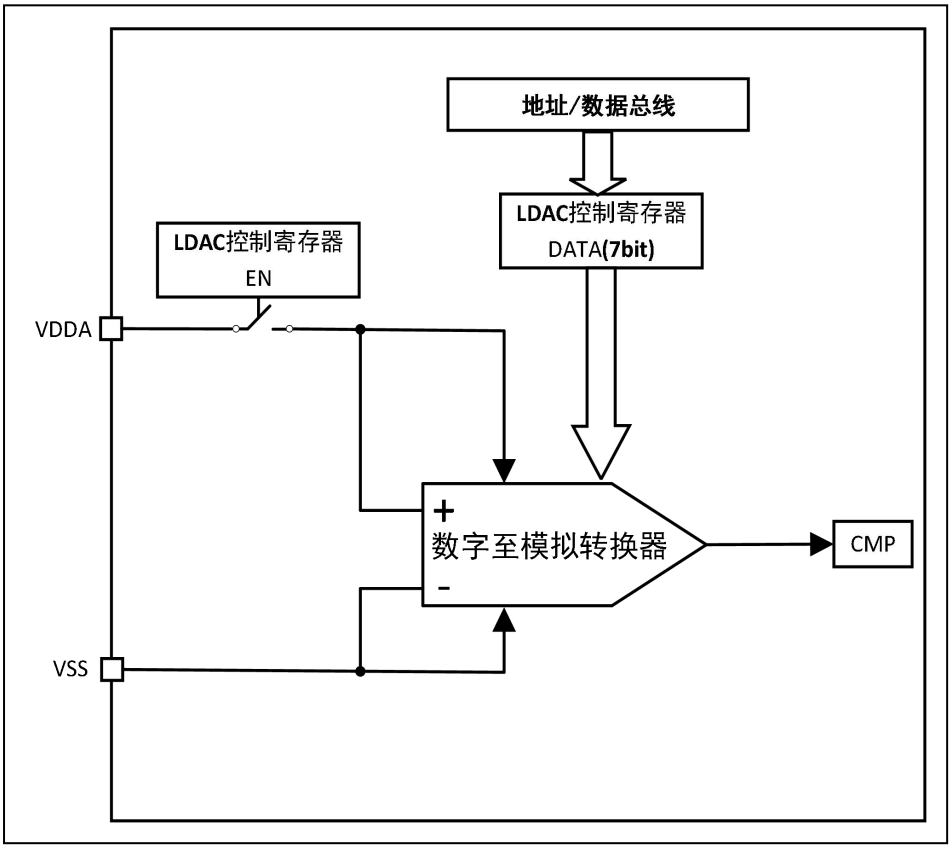
- 1 个 DAC 转换器：对应 1 个输出通道
- 7 位的数模转换分辨率
- DAC 参考：正端为 VDDA；负端为 VSS
- 低功耗模式下，仍可正常工作

www.pai-ic.com | pengpai microelectronics

21.3 功能描述

下图是 LDAC 模块框图。

图 21-1 LDAC 框图



21.3.1 LDAC 使能

一旦 LDAC_CR 寄存器的"EN"位被置 1，LDAC 使能。

LDAC 上电延迟一段时间后(t_{WAKEUP})、待参考源处于稳定状态，LDAC 将立即转换 LDAC_CR 寄存器的"DATA"位中的数据，经过一段设置时间($t_{SETTLING}$)后，LDAC 转换完成。

t_{WAKEUP} 和 $t_{SETTLING}$ 时间参考数据手册描述。

通过清除 LDAC_CR 寄存器的"EN"位可以停止转换，并将 LDAC 置于断电模式，在该模式，LDAC 几乎不耗电。

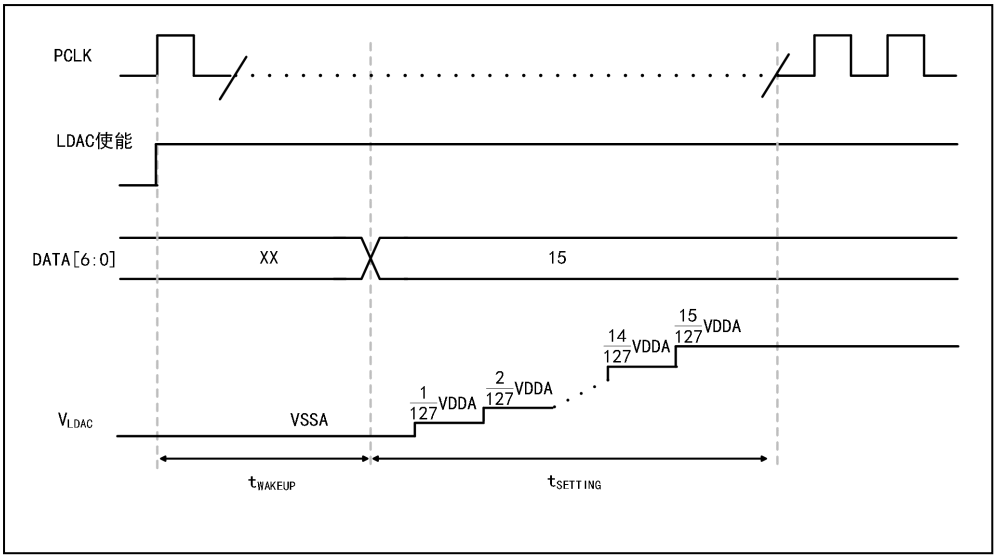
www.pai-ic.com | pengpai microelectronics

21.3.2 LDAC 转换

一个 7bit 的符号位”DATA[6:0]”用于配置 DAC 数据，取值范围为 0~127，LDAC 输出电压 V_{LDAC} 由下式决定：

$$V_{LDAC} = VDDA \times \frac{DATA[6:0]}{127}$$

图 21-2 LDAC 数据为 15 时的转换时序



$t_{SETTLING}$ 时间根据 LDAC 数据的大小有所差异，详细信息参考《数据手册》

www.pai-ic.com | pengpai microelectronics

21.4 寄存器描述

21.4.1 LDAC 控制寄存器(LDAC_CR)

Control Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	EN	-	DATA[6:0]						
R/W	Res	Res	Res	Res	Res	Res	Res	RW	Res	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 6：0	DATA[6:0]：LDAC 转换数据(LDAC data) LDAC 输出电压：参考 LDAC 转换一节章节
位 7	保留。必须保持为默认值。
位 8	EN：LDAC 使能控制(LDAC enable) 0：　LDAC 禁止 1：　LDAC 使能
位 31：9	保留。必须保持为默认值。

21.4.2 LDAC 寄存器列表

地址	寄存器	描述	备注
0x4000_1830	LDAC_CR	LDAC 控制寄存器	LDAC_CR 说明

www.pai-ic.com | pengpai microelectronics

22 通用计算模块(ALU)

22.1 综述

MCU 的通用计算模块提供 2 种运算模式，可用于快速运算。

22.2 特性

ALU 基本特性如下：

- 乘法运算模式：用于 32bit * 32bit 的乘法运算，1 个 PCLK 周期
- 除法运算模式：用于 32bit / 16bit 的除法运算，16 个 PCLK 周期

www.pai-ic.com | pengpai microelectronics

22.3 ALU 功能描述

22.3.1 Q 格式数据类型

Q 格式是二进制的定点数格式，ALU 模块的 Q 格式表示带小数的 32 位整型变量，它指定了相应的小数位数和整数位数。Q 格式表示为：Qn，表示数据用 n 比特表示小数部分，其余 32-n 比特为整数部分(数据若带符号，最高比特位表示符号)。

图 22-1 Q 格式数据表示范围及精确度

类型	最小值	最大值	分辨率/精确度
Q31	-1	0.999 999 999 5	0.000 000 000 5
Q30	-2	1.999 999 999	0.000 000 001
Q29	-4	3.999 999 998	0.000 000 002
Q28	-8	7.999 999 996	0.000 000 004
Q27	-16	15.999 999 993	0.000 000 007
Q26	-32	31.999 999 985	0.000 000 015
Q25	-64	63.999 999 970	0.000 000 030
Q24	-128	127.999 999 940	0.000 000 060
Q23	-256	255.999 999 981	0.000 000 119
Q22	-512	511.999 999 762	0.000 000 238
Q21	-1024	1023.999 999 523	0.000 000 477
Q20	-2048	2047.999 999 046	0.000 000 954
Q19	-4096	4095.999 998 093	0.000 001 907
Q18	-8192	8191.999 996 185	0.000 003 815
Q17	-16384	16383.999 992 371	0.000 007 629
Q16	-32768	32767.999 984 741	0.000 015 259
Q15	-65536	65535.999 969 482	0.000 030 518
Q14	-131072	131071.999 938 965	0.000 061 035
Q13	-262144	262143.999 877 930	0.000 122 070
Q12	-524288	524287.999 755 859	0.000 244 141
Q11	-1048576	1048575.999 511 719	0.000 488 281
Q10	-2097152	2097151.999 023 437	0.000 976 563
Q9	-2097152	4194303.998 046 875	0.001 953 125
Q8	-8388608	8388607.996 093 750	0.003 906 250
Q7	-16777216	16777215.992 187 500	0.007 812 500
Q6	-33554432	33554431.984 375 000	0.015 625 000
Q5	-67108864	67108863.968 750 000	0.031 250 000
Q4	-134217728	134217727.937 500 000	0.062 500 000
Q3	-268435456	268435455.875 000 000	0.125 000 000
Q2	-536870912	536870911.750 000 000	0.250 000 000
Q1	-1073741824	1 073741823.500 000 000	0.500 000 000

www.pai-ic.com | pengpai microelectronics

例如：Q12 格式的无符号整型数 11008：
11008 = 10101100000000b =21 + 2-1 + 2-3 + 2-4 = 2.6875
因此 Q12 格式的无符号整型数 11008 表示 2.6875

22.3.2 运算模式

注意：

1. *当无符号运算时，操作数用原码表示；当有符号运算时，操作数用补码表示。*
2. *当带符号位运算时，操作数和运算结果的最高位表示符号位。*

22.3.2.1 乘法运算模式

ALU 模块可以用于 32bit * 32bit 的乘法运算。乘数和被乘数分别存放于 ALU_OPDXR 和 ALU_OPDYR 寄存器中。当 ALU 模块用于乘法运算时，可按如下步骤配置：

- ALU_CR 寄存器的 MODE 位写入“001”
- 如有需要、ALU_CR 寄存器的 SIGN 位写入‘1’，表示本运算操作数带符号位
- 如有需要、ALU_CR 寄存器的 QFMT 位写入相应数值，例如“01010”表示本运算由两个 Q10 格式的操作数相乘
- ALU_OPDXR 寄存器写入 32 位被乘数
- ALU_OPDYR 寄存器写入 32 位乘数
- ALU_CR 寄存器的 START 位写入‘1’，开始运算

运算完成时：

- ALU_SR 寄存器的 DONE 位置‘1’
- 计算结果高 32 位和低 32 位将一直分别存放于 ALU_DHR 和 ALU_DLR 寄存器中，除非运行其他运算
- 若使能(ALU_IE 寄存器)的“DIE”位，将同步向 NVIC 发出一个中断请求

对于 Qn 格式数据的乘法，硬件乘完变为 Q2n 格式，因此运算完成后的结果由硬件自动右移 n 位，再被放入结果寄存器，结果寄存器仍存储 Qn 格式的数。

www.pai-ic.com | pengpai microelectronics

22.3.2.2 除法运算模式

ALU 模块可以用于 32bit /16bit 的除法运算。被除数存放于 ALU_OPDYR，除数存放于 ALU_OPDZR 寄存器中。当 ALU 模块用于除法运算时，可按如下步骤配置：

- ALU_CR 寄存器的 MODE 位写入“010”
- 如有需要、ALU_CR 寄存器的 SIGN 位写入‘1’，表示本运算操作数带符号位
- ALU_OPDYR 寄存器写入 32 位被除数
- ALU_OPDZR 寄存器写入 16 位除数
- ALU_CR 寄存器的 START 位写入‘1’，开始运算

运算完成时：

- ALU_SR 寄存器的 DONE 位置‘1’
- 计算结果 32 位整数部分将一直分别存放于 ALU_DLR 寄存器中，余数部分将一直存放于 ALU_DRR 寄存器中，除非运行其他运算
- 若使能(ALU_IE 寄存器)的“DIE”位，将同步向 NVIC 发出一个中断请求
- 若使能(ALU_IE 寄存器)的“ERRIE”位，当运算发生异常时，ALU_SR 寄存器的 ERR 位置‘1’，并同步向 NVIC 发出一个中断请求

对于有符号除法运算，余数的符号与被除数相同，也即余数 = 被除数 - 商×除数。

注意：除法运算不支持 Q 格式运算

22.3.3 状态和中断

通过下述的状态，应用程序得以完全监控 ALU 模块，除 BSY 状态以外、ALU 所有的状态均支持中断请求。

将 ALU_IE 寄存器中相应状态的中断使能、在状态产生之后，将同步向 NVIC 发出一个中断请求；当 NVIC 中的 ALU 中断被使能，系统将处理这些中断请求。

22.3.3.1 ALU 运算完成(DONE)

此标志为‘1’时、表明当前运算完成。当使能了 ALU_IE 寄存器的“DIE”位后，将同步产生一个中断请求到 NVIC。

对 ALU_SR 寄存器的“DONE”位置‘1’以清除此标志，相应的中断请求被同步清除。

22.3.3.2 ALU 运算异常(ERR)

此标志为‘1’时、表明当前运算发生异常。当使能了 ALU_IE 寄存器的“ERRIE”位后，将同步产生一个中断请求到 NVIC。

发生异常有下述情况：

- 当运行除法运算时，除数为 0

对 ALU_SR 寄存器的“ERR”位置‘1’以清除此标志，相应的中断请求被同步清除。

22.3.3.3 ALU 运算忙(BSY)

此标志只读，当此标志为‘1’时、表明当前正在进行运算，此时、ALU 不会响应任何操作，直到 BSY 空闲。

www.pai-ic.com | pengpai microelectronics

22.4 寄存器描述

22.4.1 ALU 控制寄存器(ALU_CR)

Control Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	SIGN	-	-	-	-	QFMT[4:0]					START	MODE		
R/W	Res	Res	RW	Res	Res	Res	Res	RW	RW	RW	RW	RW	W	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 2:0	MODE：运算模式选择(Operation mode selection) 001： 乘法运算 010： 除法运算 其他： 保留
位 3	START：开始运算(Start calculation) 该位写 ‘1’ 开始运算，之后硬件自动清 ‘0’ 0： 无动作 1： 开始运算
位 8：4	QFMT[4:0]：Q 格式数据类型(Q format data type) 00000：不做 Q 格式运算 00001：Q1 00010：Q2 ..... 11111：Q31
位 12：9	保留。必须保持为默认值。
位 13	SIGN：操作数符号位使能(Operand sign bit enable) 0： 操作数无符号(操作数为原码) 1： 操作数带符号(操作数为补码)
位 31：14	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

22.4.2 ALU 中断使能寄存器(ALU_IE)

Interrupt Enable Register

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	ERRIE	DIE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	DIE：运算完成中断使能(Operation done interrupt enable) 0：　运算完成中断禁止 1：　运算完成中断使能
位 1	ERRIE：运算异常中断使能(Operation error interrupt enable) 0：　运算异常中断禁止 1：　运算异常中断使能
位 31：2	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

22.4.3 ALU 状态寄存器(ALU_SR)

Status Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	BSY	ERR	DONE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	DONE：运算完成标志(Operation done flag) 软件对该位置 ‘1’ 将其清除 0： 当前运算未完成 1： 当前运算已完成
位 1	ERR：运算异常标志(Operation error flag) 发生异常时，该位由硬件置位，并在下一次运算启动时硬件自动清’0’ 。软件也可对该位置 ‘1’ 将其清除 0： 运算无异常 1： 运算发生异常
位 2	BSY：运算状态标志位(Operation busy flag) 0： ALU 模块处于空闲状态 1： ALU 模块处于运算状态
位 31：3	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

22.4.4 ALU 操作数 X 寄存器(ALU_OPDXR)

Operand X Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	OPDX[31:16]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	OPDX[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	OPDX[31:0]：操作数(Operand X) 32 位操作数 X。bit31 为 MSB，bit0 为 LSB。

22.4.5 ALU 操作数 Y 寄存器(ALU_OPDYR)

Operand Y Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	OPDY[31:16]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	OPDY[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	OPDY[31:0]：操作数(Operand Y) 32 位操作数 Y。bit31 为 MSB，bit0 为 LSB。

www.pai-ic.com | pengpai microelectronics

22.4.6 ALU 操作数 Z 寄存器(ALU_OPDZR)

Operand Z Register

(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-															
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	OPDZ[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	OPDZ[31:0]：操作数(Operand Z) 16 位操作数 Z。Bit15 为 MSB，bit0 为 LSB。
位 31：16	保留。必须保持为默认值。

22.4.7 ALU 结果高 32 位寄存器(ALU_DHR)

Data High 32-bit Register

(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	DATAH[31:16]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	DATAH[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	DATAH[31:0]：运算结果高 32 位(Data high 32-bit) 存放运算结果高 32 位。

www.pai-ic.com | pengpai microelectronics

22.4.8 ALU 结果低 32 位寄存器(ALU_DLR)

Data Low 32-bit Register

(地址偏移：0x20)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	DATAL[31:16]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	DATAL[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	DATAL[31:0]：运算结果低 32 位(Data low 32-bit) 存放运算结果低 32 位。

22.4.9 ALU 除法余数寄存器(ALU_DRR)

Division Remainder Register

(地址偏移：0x34)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	ROD[31:16]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	ROD[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	ROD[31:0]：除法运算余数(Remainder of division) 存放除法运算结果余数。

www.pai-ic.com | pengpai microelectronics

22.4.10 寄存器列表

地址	寄存器	描述	备注
0x4000_4800	ALU_CR	ALU 控制寄存器	ALU_CR 说明
0x4000_4804	ALU_IE	ALU 中断使能寄存器	ALU_IE 说明
0x4000_4808	ALU_SR	ALU 状态寄存器	ALU_SR 说明
0x4000_480C	ALU_OPDXR	ALU 操作数 X 寄存器	ALU_OPDXR 说明
0x4000_4810	ALU_OPDYR	ALU 操作数 Y 寄存器	ALU_OPDYR 说明
0x4000_4814	ALU_OPDZR	ALU 操作数 Z 寄存器	ALU_OPDZR 说明
0x4000_481C	ALU_DHR	ALU 结果高 32 位寄存器	ALU_DHR 说明
0x4000_4820	ALU_DLR	ALU 结果低 32 位寄存器	ALU_DLR 说明
0x4000_4834	ALU_DRR	ALU 除法余数寄存器	ALU_DRR 说明

23 液晶显示控制器(LCD)

23.1 综述

LCD 是一款适用于单色无源液晶显示器(LCD)的数字驱动器。
液晶显示器由若干区段(像素或完整符号)组成，这些区段均可点亮或熄灭。每个区段都包含一层在两根电极之间对齐的液晶分子。当向液晶施加高于阈值电压的电压时，相应的区段可见。
区段电压必须为交流，以避免液晶中出现电泳效应(这将影响显示效果)，每个液晶显示器像素均需要一路交流信号驱动，集成的 LCD 驱动器为这些信号提供了简洁高效的控制方式。
LCD 提供最多 8 个公共驱动引脚(COM)和 42 个区段驱动引脚(SEG)，用以驱动多种像素规格的 LCD。引脚的确切数量取决于数据手册中所述的器件引脚。

23.2 特性

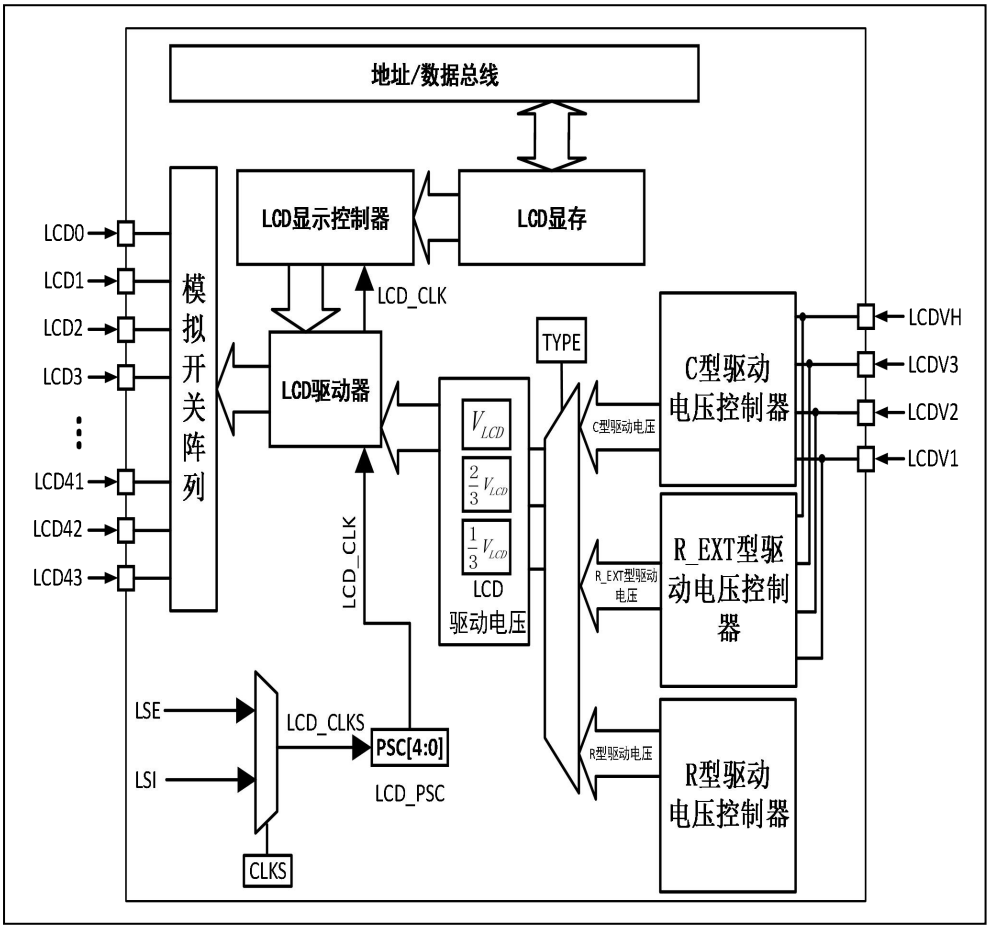
- 高度灵活的帧速率控制
- LCD 外设的复用引脚均可被自由的配置为 COM 或 SEG
- 可配置占空比：支持 1/2、1/4、1/6、1/8 扫描占比
- 16×8×44 位的大容量显存，以支持 16 页显示数据的缓冲
- 支持 A 型和 B 型两种 LCD 驱动波形
- 1/3 偏置电压
- 灰度控制
- 完全的低功耗模式支持：LCD 可在睡眠和深度睡眠模式下进行显示
- 多种生成 LCD 驱动电压"V_{LCD}"的配置
  - 电阻 R 型，由内置的电阻网络驱动
  - 电容 C 型，由外置的电容网络驱动
  - 电阻 R_EXT 型，由外置的电阻网络驱动
- 最大 44 个 LCD 外设复用引脚，支持多种像素规格的 LCD
  - 84 像素(2COM×42SEG)
  - 160 像素(4COM×40SEG)
  - 228 像素(6COM×38SEG)
  - 288 像素(8COM×36SEG)
- 页面管理器支持多样化的显示方式
  - 固定页面显示
  - 轮循页面显示(轮显)
  - 闪烁显示

www.pai-ic.com | pengpai microelectronics

23.3 功能描述

LCD 主要由 LCD 显存、LCD 显示控制器、LCD 驱动器、R/C 型驱动电压控制器以及模拟开关阵列组成，下图是 LCD 框图。

图 23-1 LCD 框图



www.pai-ic.com | pengpai microelectronics

23.3.1 LCD 占空比(Duty)

占空比一般也称为 Duty 数或 COM 数，LCD 支持四种占空比：

- 1/2Duty
- 1/4Duty
- 1/6Duty
- 1/8Duty

LCD 通常采用时分动态扫描的驱动模式，在此模式下，每个 COM 的有效选通时间与整个扫描周期的比值即占空比(Duty)是固定的，等于 1/COM 数。

23.3.2 LCD 偏置(Bias)

LCD 的 SEG/COM 的驱动波形为模拟信号，Bias 是以输出最低档电压(0V 除外)与输出最高档电压的比值来表示，偏压级数越多，则 LCD 的对比度级别就越多，能够显示的效果就越复杂。

LCD 支持 1/3Bias，以满足大部分的应用需求。

23.3.3 LCD 时钟源

通过 LCD_CR 寄存器的“CLKS”位可以选择 LCD 的时钟源：

- LSE
- LSI

由 LCD 时钟源 LCD_CLKS 产生的 LCD_CLK 则与帧率相关，它指示了 COM 和 SEG 驱动器的电平变化时机，参考下面的帧率发生器一节。

www.pai-ic.com | pengpai microelectronics

23.3.4 LCD 帧率发生器

帧率“f_{frame}”的定义为一个完整的“COM 电平周期”，时钟源必须稳定以使“f_{frame}”获得精确的 LCD 时序，以最大限度地减少 LCD 区段间的 DC 电压偏移。

由定义可知，f_{frame} 的确定除了与时钟相关外，还与占空比相关。

LCD 的帧率并非直接产生，通过 LCD_PSC 寄存器的“PSC[4:0]”位，根据不同的占空比，有如下两个公式，可以确定帧率 f_{frame}：

- 占空比 1/2 和 1/4:

$$式\ 1：\ f_{Frame} = \frac{LCD_CLKS}{2*(PSC*8+1)}*占空比$$

- 占空比 1/6 和 1/8:

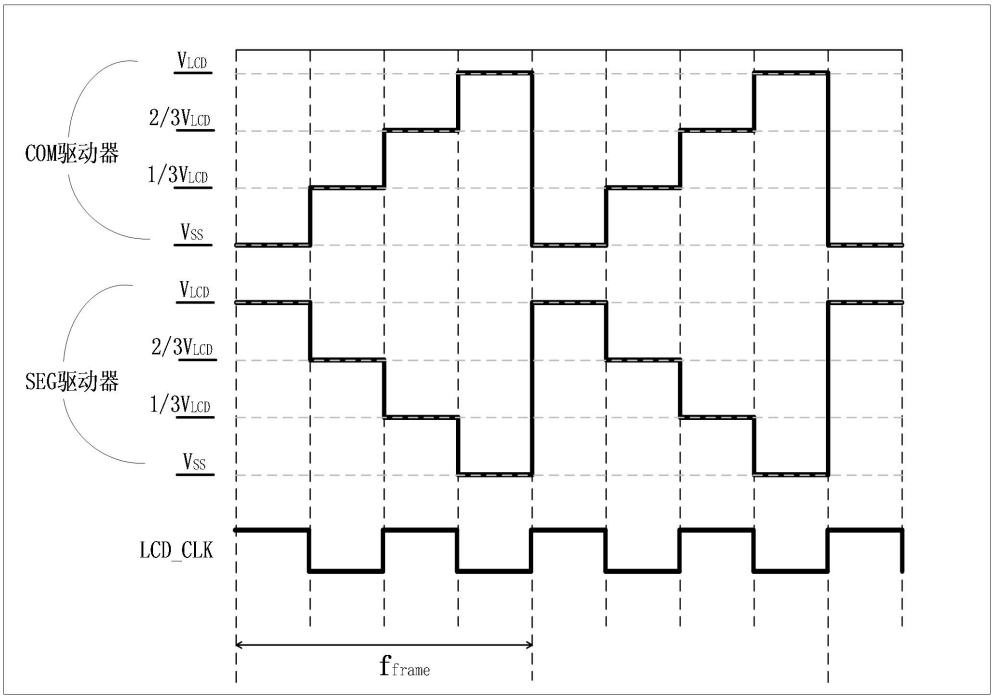
$$式\ 2：\ f_{Frame} = \frac{LCD_CLKS}{2*(PSC*4+1)}*占空比$$

比如 LCD_CLKS 为 32.768kHz，且占空比为 1/4，PSC[4:0]=5，则帧率适用式 1 计算，结果忽略小数，约为 100Hz。

LCD_CLK 同样与帧率相关，亦由 LCD 时钟源 LCD_CLKS 间接产生，指示了 COM 和 SEG 驱动器的电平变化时机，如下面两张图中所示。

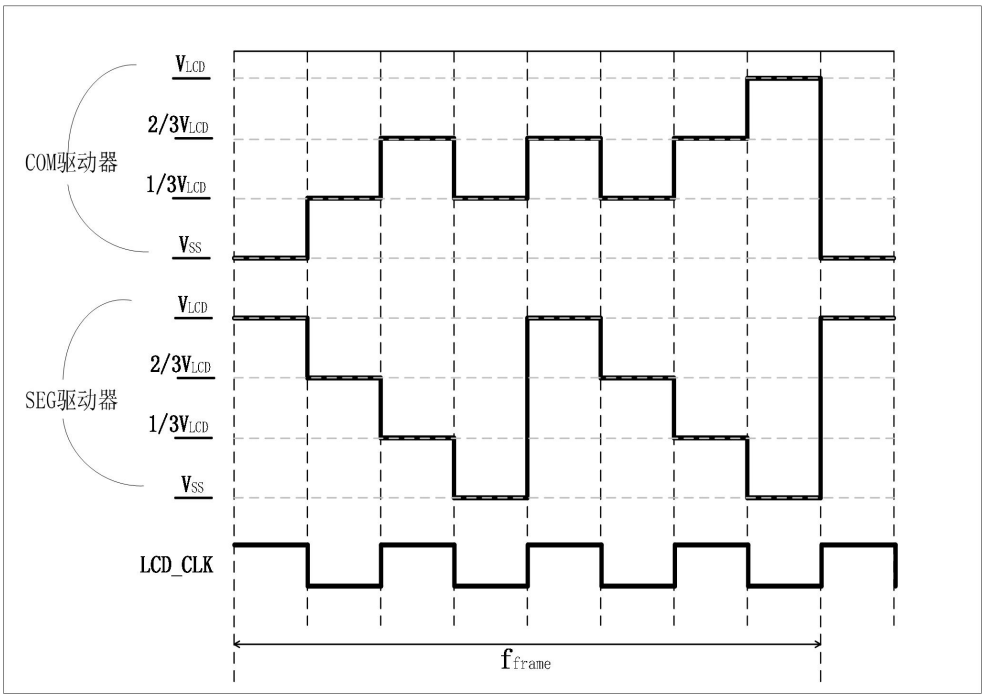
注意：帧率应当在 25Hz~120Hz 之间！

图 23-2 占空比为 1/2 时，A 型波下，LCD 帧率示意图



www.pai-ic.com | pengpai microelectronics

图 23-3 占空比为 1/4 时，A 型波下，LCD 帧率示意图



www.pai-ic.com | pengpai microelectronics

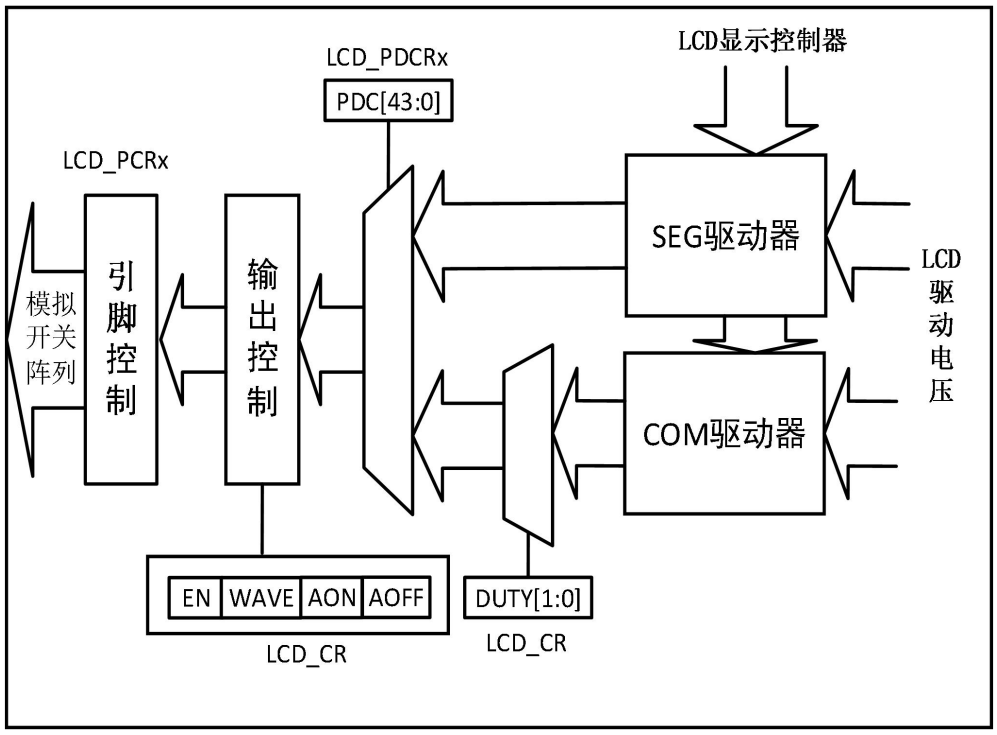
23.3.5 LCD 驱动器

当 LCD 液晶两个电极间的电压超过阈值时，液晶分子间的排列呈一定秩序，光线变得容易通过，LCD 液晶“点亮”(像素激活)。

当 LCD 液晶两个电极间的电压低于阈值或为 0 时，液晶分子之间的排列混乱，阻止光线通过，LCD 液晶“熄灭”(像素未激活)。

LCD 驱动器通过一组控制 LCD 液晶电极的接口，输出交流电场，将 LCD 驱动电压转化为 LCD 显示控制器所要显示的内容，下图为 LCD 驱动器的框图。

图 23-4 LCD 驱动器框图



23.3.5.1 LCD 引脚控制

在将相应的 IO 复用为 LCD 功能引脚后，通过将 LCD_PCRx 寄存器的相应位置 1，以将 LCD 相关的引脚使能。

LCD 相关的引脚使能之后，SEG 驱动器和 COM 驱动器的波形就可以被输出到相应的 LCD 引脚，LCD 驱动器和物理上的 LCD 引脚建立起了连接。

注意：禁止使能没有用到的 LCD 管脚。

www.pai-ic.com | pengpai microelectronics

23.3.5.2 COM(公共)驱动器

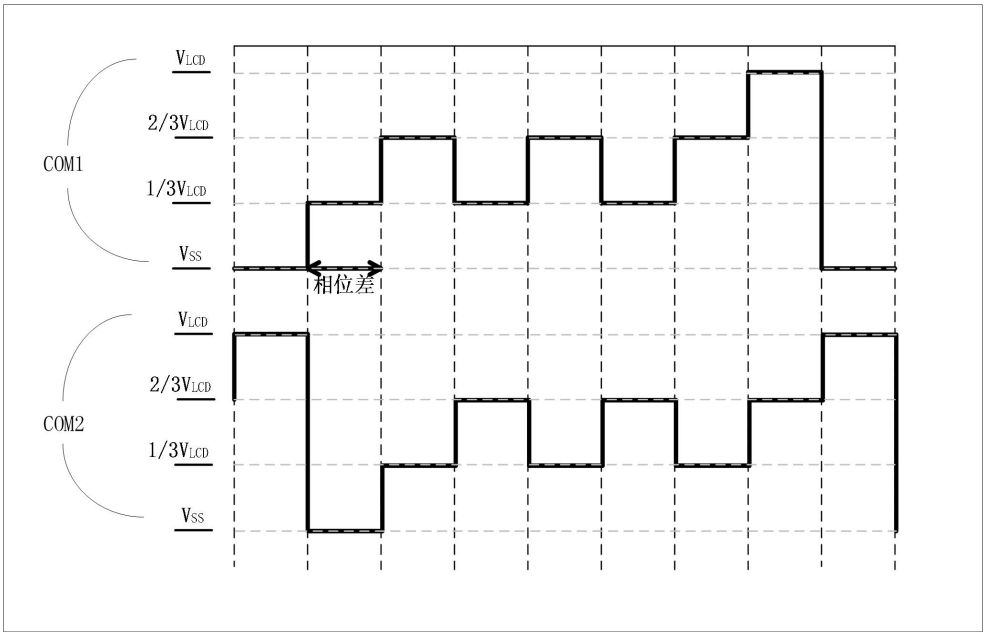
将 LCD_PDCRx 寄存器相应的位置 1，以将 LCD 引脚配置为 COM 驱动引脚。

所有的 LCD 引脚均可配置为 COM 的功能，但 LCD 仅支持 4 种 COM 的驱动模式，通过 LCD_CR 寄存器的“DUTY[1:0]”位以配置所需要的占空比并确定 COM 的驱动模式。

支持的 LCD 引脚复用功能 IO，参考数据手册的“引脚列表”一节。

各个 COM 信号的波形相同(A 型波下)，但相位不同。这些信号仅在周期的相应相位才具有最大振幅“V_{LCD}”或“V_{SS}”，而在其它相位的信号幅值为：$1/3V_{LCD}$ 或 $2/3V_{LCD}$。

图 23-5 占空比为 1/4 时，A 型波下，相邻的两路 COM 引脚波形



www.pai-ic.com | pengpai microelectronics

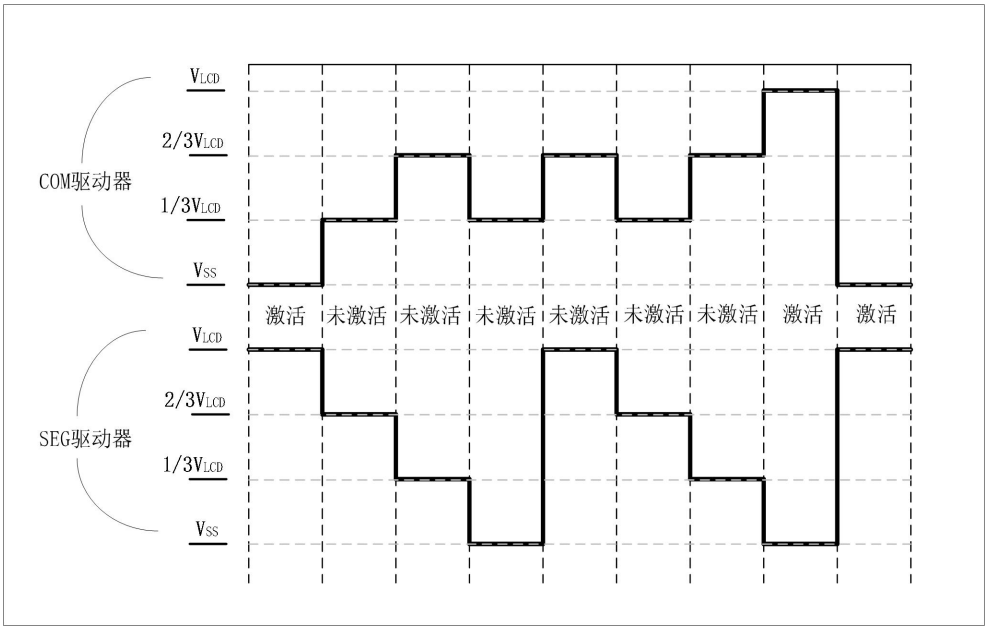
23.3.5.3 SEG(区段)驱动器

将 LCD_PDCRx 寄存器相应的位清 0，以将 LCD 引脚配置为 SEG 驱动引脚。

LCD 引脚均可配置为 SEG 的功能，支持的 LCD 引脚复用功能 IO，参考数据手册的“引脚列表”一节。

SEG 驱动器根据像素数据(由 LCD 显存经 LCD 显示控制器输出)，来控制相应的 SEG 引脚输出信号，这些 SEG 信号与 COM 信号差分输出，接入 LCD 液晶的两个电极之间，当差分电压达到最大值(V_{LCD})时，相应的 LCD 液晶点亮，像素激活，如下图。

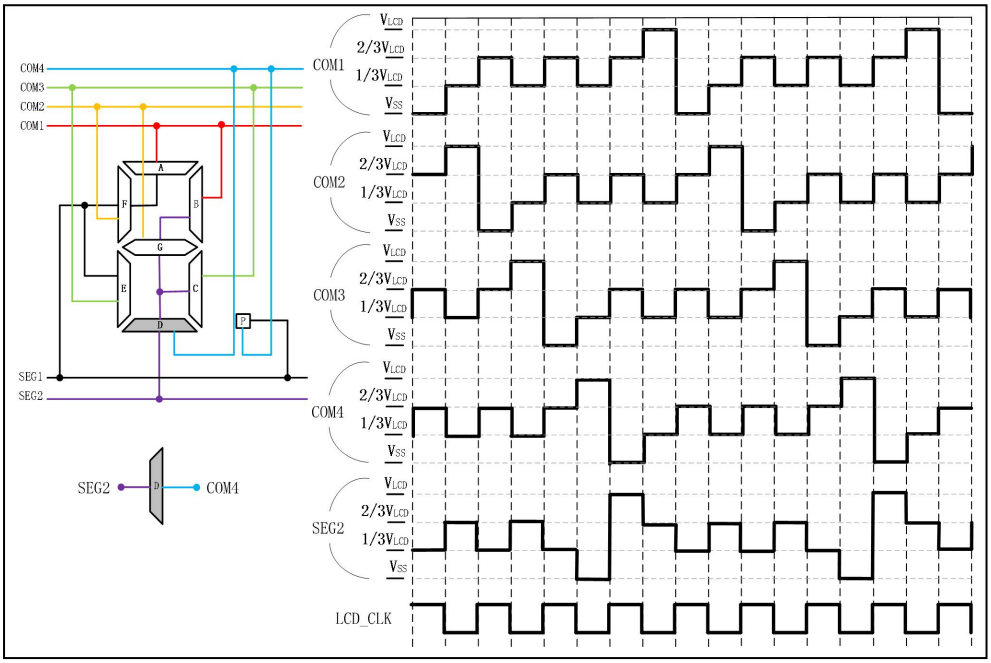
图 23-6 占空比为 1/4 时，A 型波下，SEG 与 COM 控制像素激活。



像素激活后，相应的 LCD 区段可见。

下面以一个常见的 8 位 LCD 数字像素点阵为例，根据不同的像素激活条件，列举他们的波形和拓扑图。

图 23-7 占空比为 1/4 时，A 型波下，激活像素 D，SEG 的波形变化



www.pai-ic.com | pengpai microelectronics

图 23-8 占空比为 1/4 时，A 型波下，同时激活像素 F 和 E，SEG 的波形变化

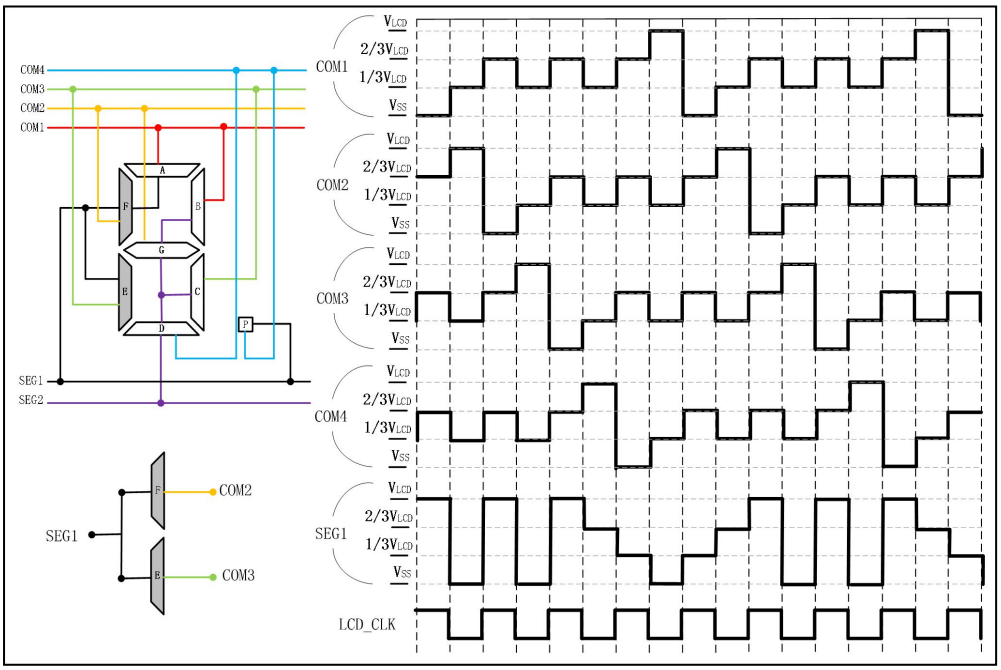
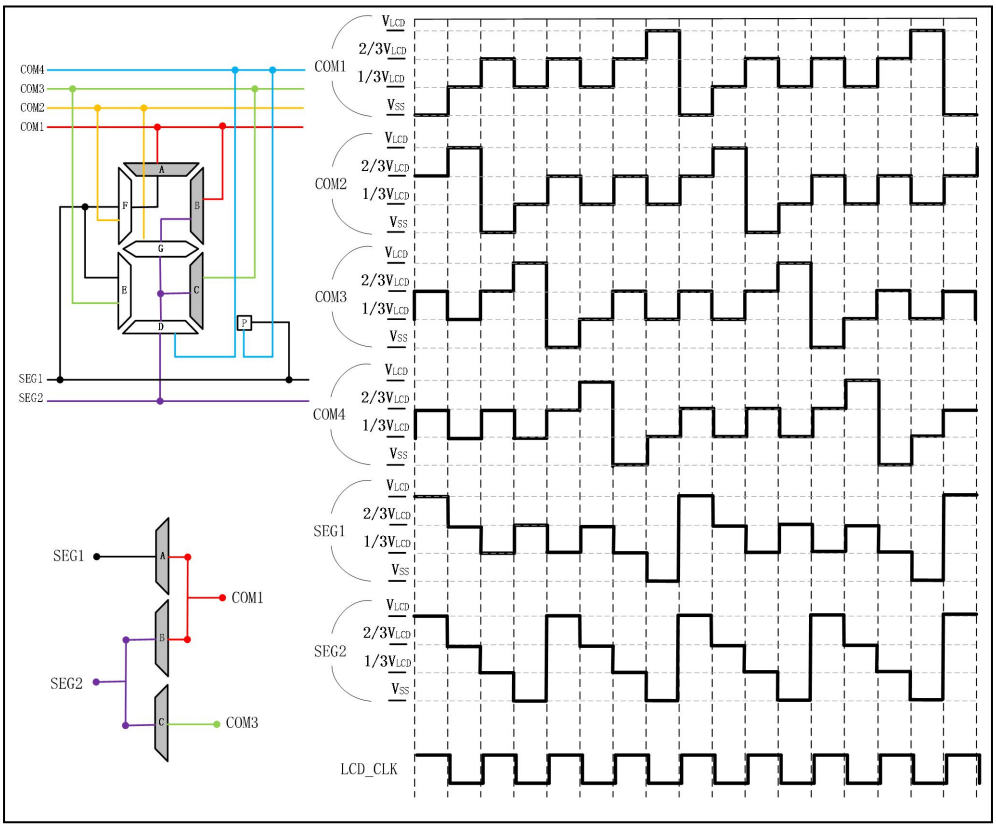


图 23-9 占空比为 1/4 时，A 型波下，同时激活像素 A、B 和 C，SEG 的波形变化



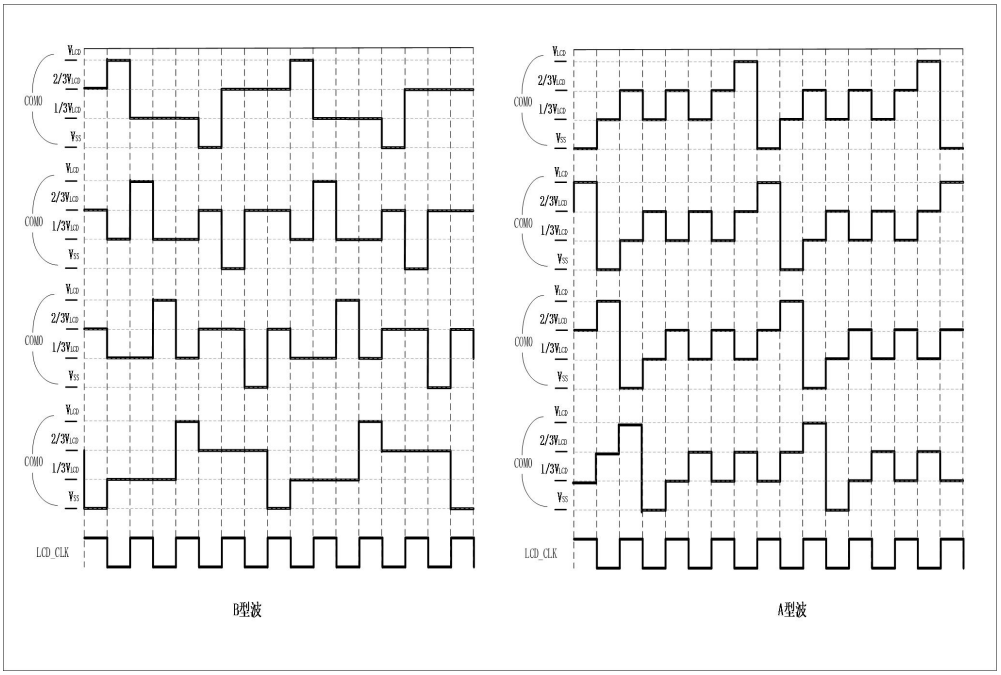
www.pai-ic.com | pengpai microelectronics

23.3.5.4 波形控制

LCD 驱动波形常用的有两种，通俗的叫法分别为 A 类驱动波形和 B 类驱动波形，通过设置 LCD_CR 寄存器的“WAVE”位来选择 LCD 驱动波形的类型。

B 型提供较低频率的信号，然而，较低的频率可能引起意外的闪烁，从而影响显示的清晰度，两种驱动波形的示意图如图下图所示。

图 23-10 4-COM 模式下，A/B 型波的波形示意图



23.3.5.5 全亮/全灭

“全亮/全灭”可以快速的进行 LCD 硬件连接可靠性的测试。

设置 LCD_CR 寄存器的“AON”位或者“AOFF”位来控制是否进行“全亮/全灭”，相关控制的生效在 LCD 使能之后，即 LCD_CR 寄存器的“EN”位置 1 之后。

www.pai-ic.com | pengpai microelectronics

23.3.6 驱动电压控制器

驱动电压控制器生成驱动电压 V_{LCD} 及其偏置电压到 LCD 驱动器。

驱动电压有多种生成方式：

- 由内部的电阻网络生成的驱动电压为“R 型驱动电压”
- 由外部的电容网络生成的驱动电压为“C 型驱动电压”
- 由外部的电阻网络生成的驱动电压为“EXT_R 型驱动电压”

通过 LCD_CR 寄存器的“TYPE”位以配置 LCD 驱动电压的生成方式。

在内部电阻网络，片内集成了一个灰度控制器，以提供额外的、更为灵活的驱动电压配置，辅助 LCD 在电池供电的应用场景下，控制液晶屏，保持显示效果的稳定。

这一系列驱动方式，支持了一套在性能和功耗间平衡的驱动电压控制方案，以适应多种应用场景。

23.3.6.1 R 型驱动电压控制器

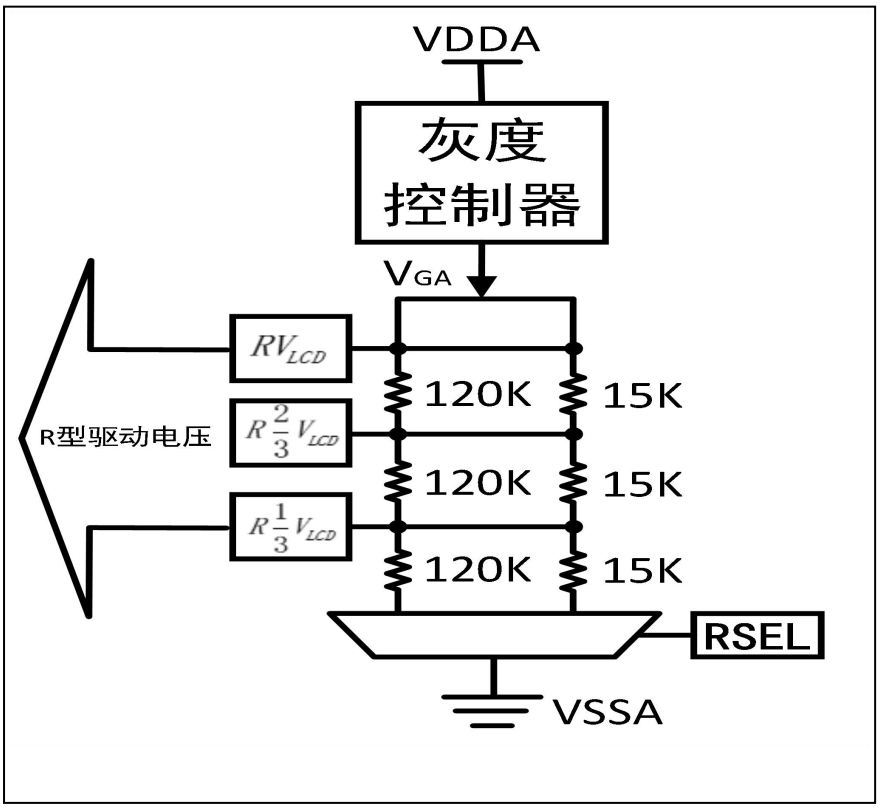
R 型驱动电压控制器由片内集成的电阻网络和一个灰度控制器构成。

共有两组电阻可用于生成 R 型驱动电压：

- 360KΩ
- 45KΩ

通过 LCD_CR 寄存器的“RSEL”位以选择使用哪一组电阻用于生成 R 型驱动电压，电阻阻值越大，则相应的功耗越小，于此同时驱动电流也同步减少，相关信息详见数据手册说明。

图 23-11 R 型驱动电压控制器框图

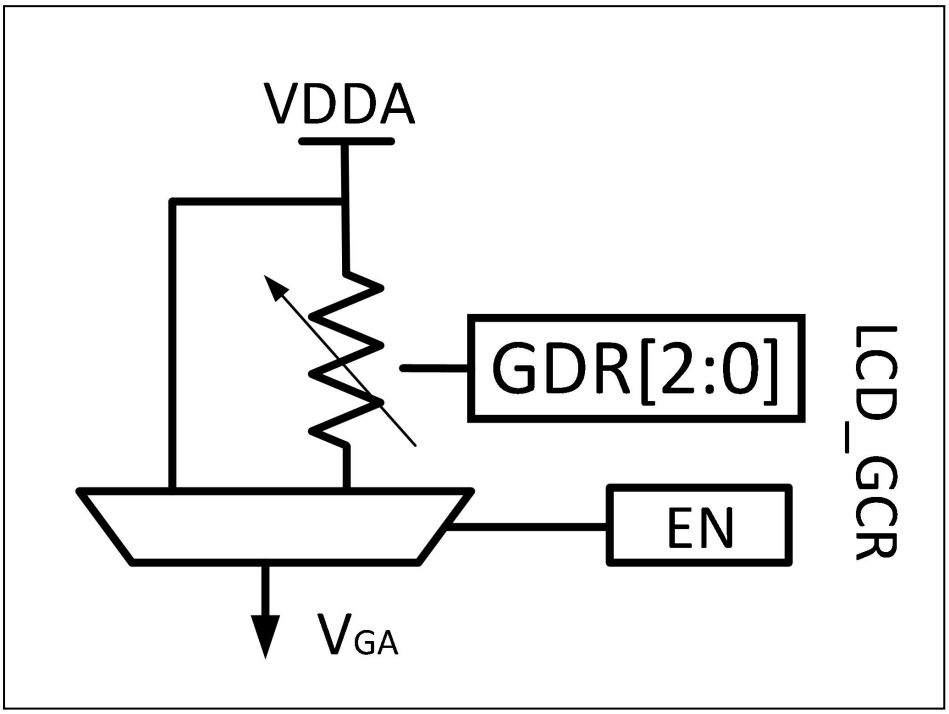


www.pai-ic.com | pengpai microelectronics

23.3.6.1.1 灰度控制器

通过将 LCD_GCR 寄存器的“EN”位置 1 以使能灰度控制，灰度控制器集成了一个数字可调电阻，支持调节 63.3%~100%的 V_{DDA} 电压到电阻网络，通过 LCD_GCR 寄存器的“GDR[2:0]”位以配置灰度电压 V_{GA}。

图 23-12 R 型驱动电压控制器的灰度控制器框图



注意：灰度控制器在 R 型驱动电压控制时，必须始终保持使能。

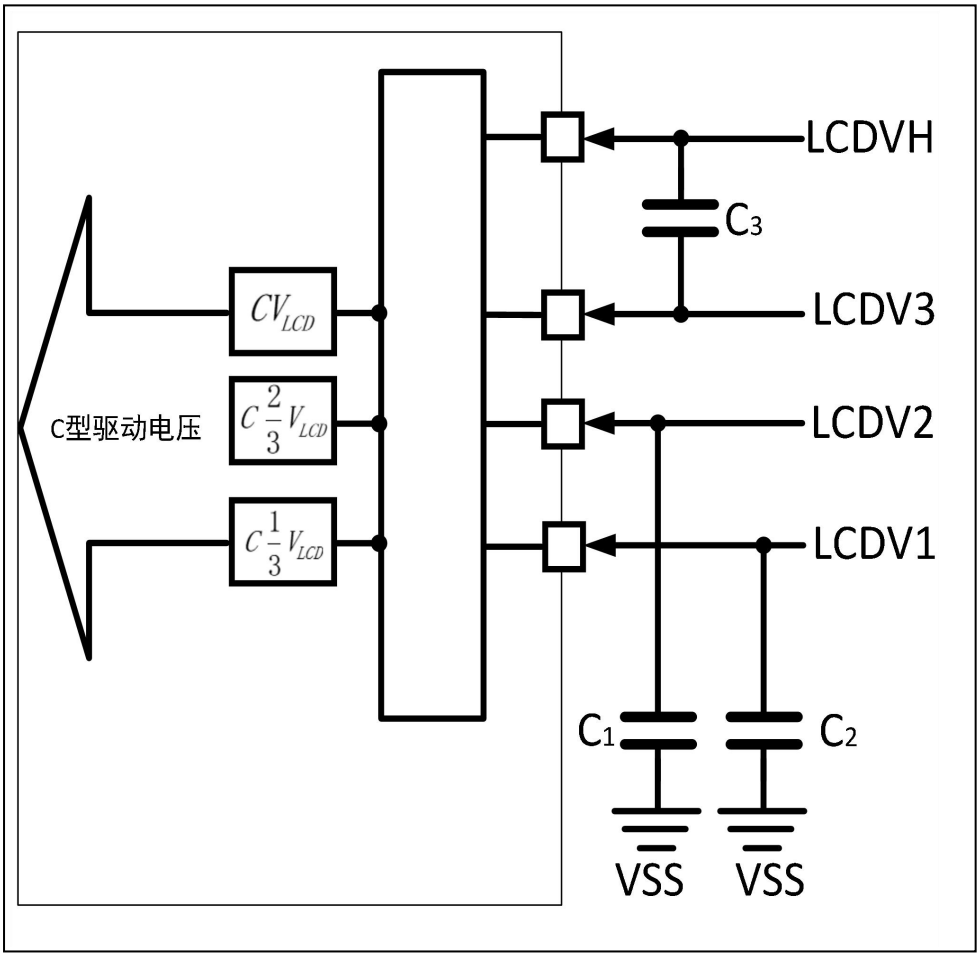
www.pai-ic.com | pengpai microelectronics

23.3.6.2 C 型驱动电压控制器

C 型驱动电压控制器由外部的电容网络构成，电容网络直接生成的 $V_{LCD}=V_{DDA}$。

当使用外部电容网络时，必须接入外部电容，外部电容“C_1、C_2、C_3”的详细参数参考数据手册。

图 23-13 C 型驱动电压控制器框图



注意：由于LCDV1、LCDV2、LCDV3、LCDVH 分别和LCD32、LCD33、LCD34、LCD35 共用IO 引脚，因此，使用C 型驱动电压控制器时，LCD32~LCD35 不可使能（LCD_PCR2 寄存器相应位不可置1）

www.pai-ic.com | pengpai microelectronics

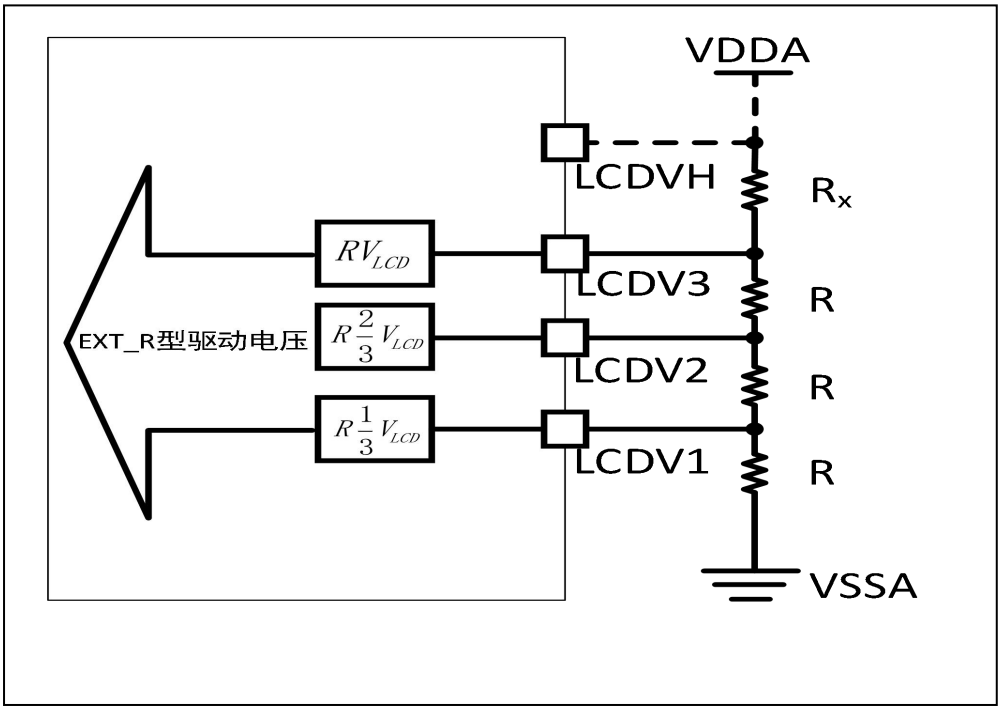
23.3.6.3 EXT_R 型驱动电压控制器

EXT_R 型驱动电压控制器由外部的电阻网络构成。

当使用外部电阻网络时，必须接入外部电阻，外部电阻“Rx、R”的详细参数参考数据手册。可通过连接不同阻值的 R_x 来改变灰度。灰度计数公式如下：

灰度 = $3R/(3R+R_x)*100\%$

图 23-14 EXT_R 型驱动电压控制器框图



注意：由于 LCDV1、LCDV2、LCDV3、LCDVH 分别和 LCD32、LCD33、LCD34、LCD35 共用 IO 引脚，因此，使用 EXT_R 型驱动电压控制器时，LCD32~LCD35 不可使能（LCD_PCR2 寄存器相应位不可置 1）

www.pai-ic.com | pengpai microelectronics

23.3.7 LCD 显示控制器

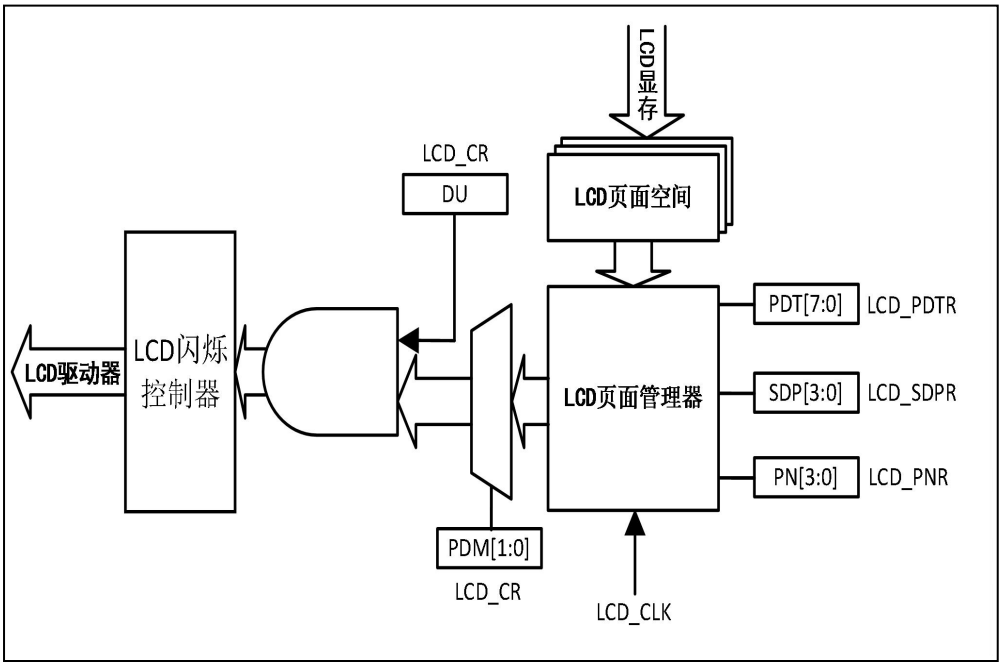
LCD 的数据基于“页面”这一实体。

LCD 提供最多 16 页的页面空间用于缓存不同的显示内容，显示控制器集成的页面管理器提供了一个便捷的管理接口用于管理这些页面。

显示控制器集成的闪烁控制器，为显示效果和功耗控制提供了更多可能。

包括显示模式控制和显示更新控制，这些便捷的接口，用于将 LCD 显存空间种的数据按照指定的方式，传输到 LCD 驱动器当中，如下图所示。

图 23-15 LCD 显示控制器框图



www.pai-ic.com | pengpai microelectronics

23.3.7.1 闪烁控制器

LCD 闪烁功能通过让 LCD 点亮一段时间，然后熄灭一段时间来实现。
在熄灭时，COM 和 SEG 驱动器同时关闭，相关的 LCD 功能引脚被置为高阻态，直到 LCD 点亮，COM 和 SEG 驱动器被同时打开，相关的 LCD 功能引脚从高阻态恢复到输出状态。
使用闪烁功能，需要将 LCD_CR 寄存器的“BLINK”位置 1，并配置闪烁周期以及闪烁点亮时间。

闪烁周期：

- 通过 LCD_BTCR 寄存器的“BT[7:0]”位配置闪烁的周期，闪烁周期与帧率相关，公式如下：

$$T_{Blink} = \frac{BT[7:0]}{f_{Frame}}$$

比如帧率=100Hz，BT[7:0]=200，则闪烁周期为 200/100=2Hz。

闪烁点亮时间：

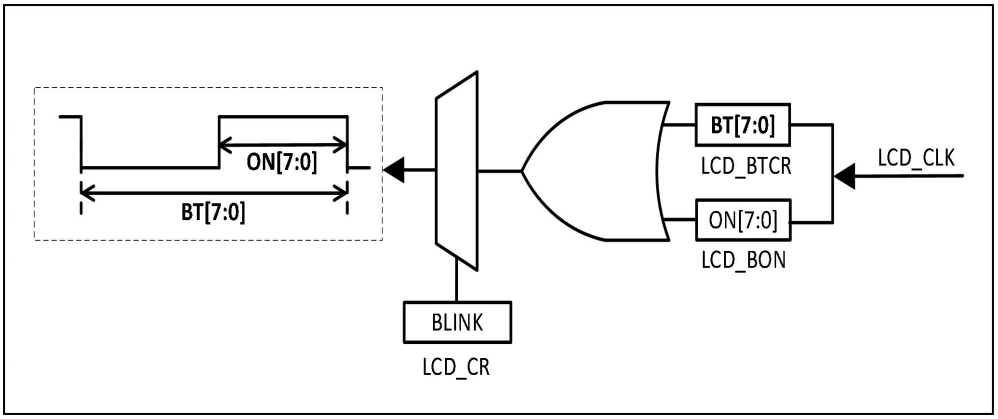
- 通过 LCD_BON 寄存器的“ON[7:0]”位配置闪烁点亮时间，闪烁点亮时间与帧率相关，公式如下：

$$T_{Bon} = \frac{ON[7:0]}{f_{Frame}}$$

比如帧率=100Hz，ON[7:0]=100，则点亮周期为 100/100=1Hz。

注意：作为周期的子项，点亮时间应当小于周期。当 ON[7:0]≥BT[7:0]时，LCD 始终保持点亮。

图 23-16 LCD 显示控制器框图



www.pai-ic.com | pengpai microelectronics

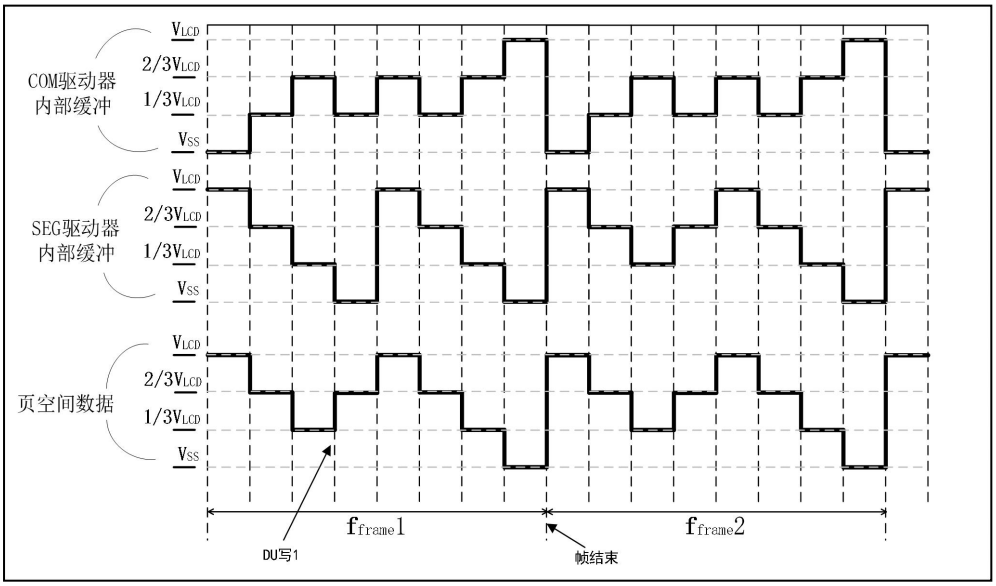
23.3.7.2 显示数据更新

页面空间中，“当前页面”的数据，在修改之后，需要执行“更新”操作，以将更新后的数据传输到 LCD 驱动器中显示。

非当前页面的，修改的数据在切换页面时被自动载入，无需执行更新操作。

通过将 LCD_CR 寄存器的“DU”位置 1 以执行针对“当前页面”的更新操作，显示控制器会在当前这一帧数据结束后将更新后的数据传输到 LCD 驱动器中显示，在当前帧结束前，LCD 驱动器仍执行上一次内部缓冲中的数据，如下图所示：

图 23-17 显示数据更新时序图



23.3.7.3 页面管理器

LCD 模块提供最多 16 页的页面空间用于缓存不同的显示内容，页面管理提供了这些页面的缓冲数据到 LCD 驱动器的管理接口，以支持 LCD_CR 寄存器的“PDM[1:0]”位中罗列的 4 种 LCD 页面显示模式，下面为页面管理器所提供的功能及其描述：

- 页面显示时间管理：
  通过 LCD_PDTR 寄存器的“PDT[7:0]”位以管理每页的显示时间，显示时间与“帧率”相关，如下式：

$$T_{PDT} = \frac{(PDT[7:0]*64)+1}{f_{Frame}}$$

  比如帧率=100Hz，PDT[7:0]=2，则每页显示时间 T_{PDT}=129/100≈1.3Hz
- 轮显页数管理：
  通过 LCD_SDPR 寄存器的“SDP[3:0]”位以管理有多少“页”数据参与轮显。
- 当前页数管理：
  通过 LCD_PNR 寄存器的“PN[3:0]”位以管理需要传输到 LCD 驱动器中的页面数据。

www.pai-ic.com | pengpai microelectronics

23.3.7.4 固定页面显示

通过将 LCD_CR 寄存器的“PDM[1:0]”位置为“00”，以将页面显示模式设置为“固定页面显示”。

固定页面显示中，页面显示时间和轮显页数均无意义，只有“当前显示页”(LCD_PNR 寄存器的 PN[3:0]位)指示的页面数据会被传输到 LCD 驱动器中。

固定页面显示下，修改后的页面数据生效有两种方式：

- 执行“显示数据更新”
- 提前修改某一页面的数据，再修改当前页数指向该页面，最后切换该页面为“当前页面”。

注意：以上的两种方式均在当前页面的当前帧执行完毕后生效。

23.3.7.5 单次轮显

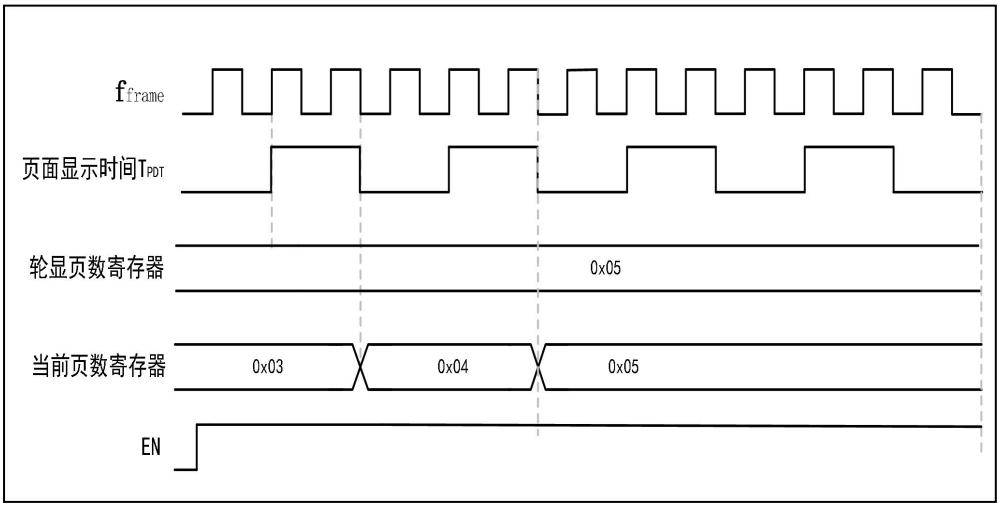
通过将 LCD_CR 寄存器的“PDM[1:0]”位置为“01”，以将页面显示模式设置为“单次轮显”。

单次轮显按照既定的规则将页面数据传输到 LCD 驱动器中，每个页面的显示时间由 LCD_PDTR 寄存器的“PDT[7:0]”位管理。

其中，既定的规则为：LCD_PNR 寄存器的“PN[3:0]”位设定的“起始页面”到 LCD_SDPR 寄存器的“SDP[3:0]”位设定的“最终页面”，最后，PDM[1:0]位被自动设置为“00”，固定显示“最终页面”中的数据。

页面显示时间参考“页面管理器”中的描述。

图 23-18 (PDT[7:0])位=3，轮显页数=5 时，单次轮显时序图



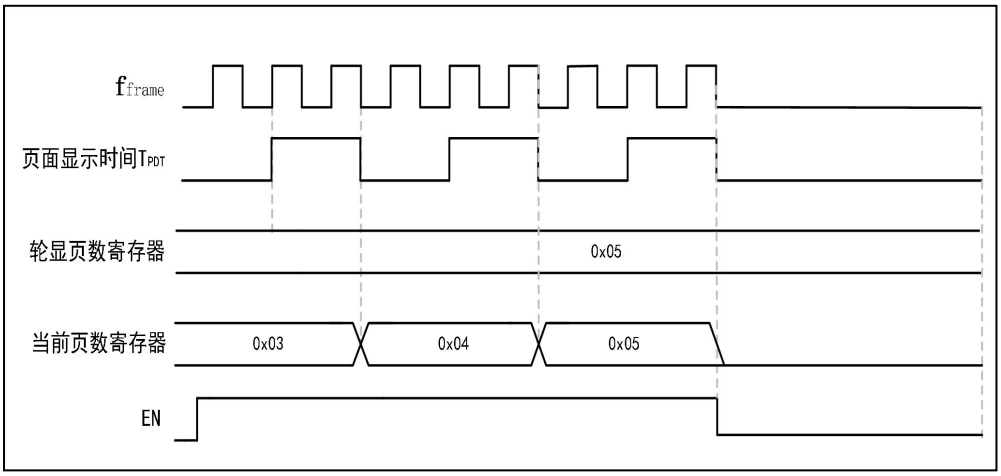
www.pai-ic.com | pengpai microelectronics

23.3.7.6 单次轮显关闭

通过将 LCD_CR 寄存器的“PDM[1:0]”位置为“10”，以将页面显示模式设置为“单次轮显关闭”。

单次轮显关闭与单次轮显类似，唯一的区别，在于单次轮显关闭下，当轮显到 LCD_SDPR 寄存器的“SDP[3:0]”位设定的“最终页面”后，LCD 将自动关闭，LCD_CR 寄存器的“EN”位被硬件自动清 0。

图 23-19 PDT[7:0]位=3，轮显页数=5 时，单次轮显关闭时序图

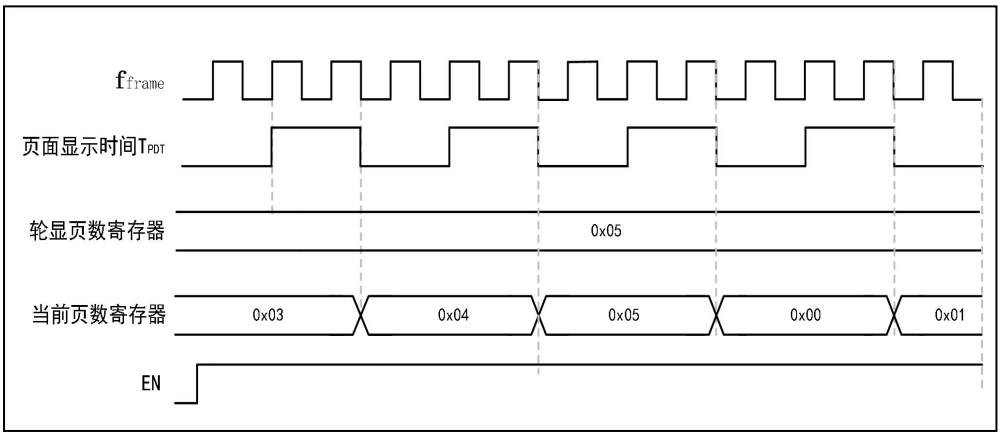


23.3.7.7 连续轮显

通过将 LCD_CR 寄存器的“PDM[1:0]”位置为“11”，以将页面显示模式设置为“连续轮显”。

连续轮显与单次轮显类似，唯一的区别，在于连续轮显下，当轮显到 LCD_SDPR 寄存器的“SDP[3:0]”位设定的“最终页面”后，将再次从 LCD_PNR 寄存器的“PN[3:0]”位设定的“起始页面”开始轮显。

图 23-20 PDT[7:0]位=3，轮显页数=5 时，连续轮显时序图



www.pai-ic.com | pengpai microelectronics

23.3.8 LCD 显存

LCD 显存是一个由一系列 8 位存储器组成的三维结构，这些存储器由 RAM 实现，无复位且无初始值，需要软件初始化。

这个三维结构按照“页-LCD 功能引脚-COM”的结构有机的结合在一起，他们的数据会被译码到 LCD 页面空间，最终到达 LCD 驱动器驱动 LCD 屏幕显示。

LCD 最多支持 16 页的页面空间、44 个 LCD 引脚以及 8 个 COM 驱动器，所以共有 16*44 个 8 位存储器。每个 8 位存储器中，根据 LCD 功能引脚在 LCD_PDCRx 寄存器(x=1,2)中的配置，共有下述两种情况：

- LCD 功能引脚配置为 COM 脚时，这个 8 位存储器决定了当前 LCD 功能引脚的 COMn 功能是否激活(被配置为 COMn)。
- LCD 功能引脚配置为 SEG 脚时，这个 8 位存储器决定了当前 LCD 功能引脚是否与 COMn 引脚导通(像素激活)。

下面通过两个例子，来说明上述两种情况，以及如何通过显存的这两种情况，来激活相应的像素。

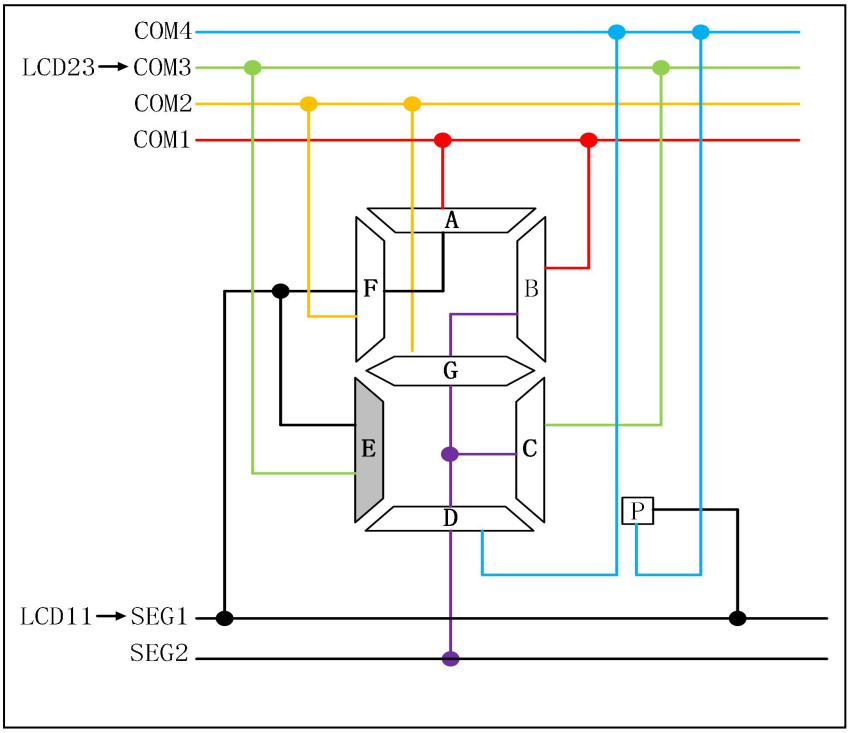
www.pai-ic.com | pengpai microelectronics

23.3.8.1 激活单个像素

如下图中所示，“硬件将 LCD23 连接到 COM3 引脚，将 LCD11 连接到 SEG1 引脚”，当页面显示模式为“固定显示”第 0 页时，通过显存激活一个像素所需的操作。

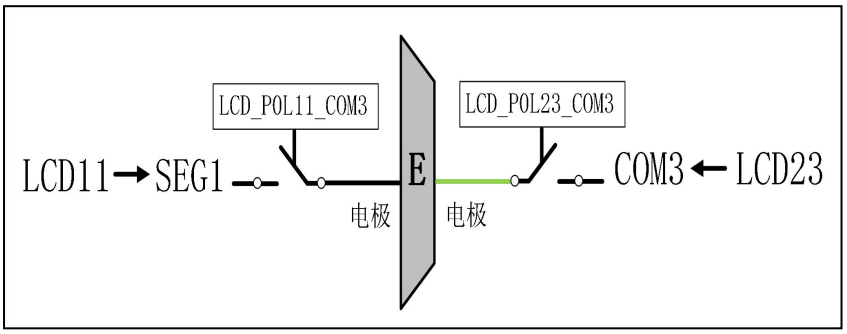
- 将“LCD_P0L23”寄存器的 bit3(COM3)置为 1，以在 LCD23 引脚上激活 COM3 功能。
- 将“LCD_P0L11”寄存器的 bit3(COM3)置为 1，以在 LCD11 引脚上开放 SEG1 驱动器到 COM3 之间的通路，此时像素‘E’被激活(点亮)。

图 23-21 点亮像素‘E’时，COM 和 SEG 的连接方式



上述中阐述了显存数据作用于 LCD 像素的操作，这一过程如果忽略 LCD 的其他集成功能块，还可以看成是下图中的结构：

图 23-22 点亮像素‘E’时，抽象化的显存功能

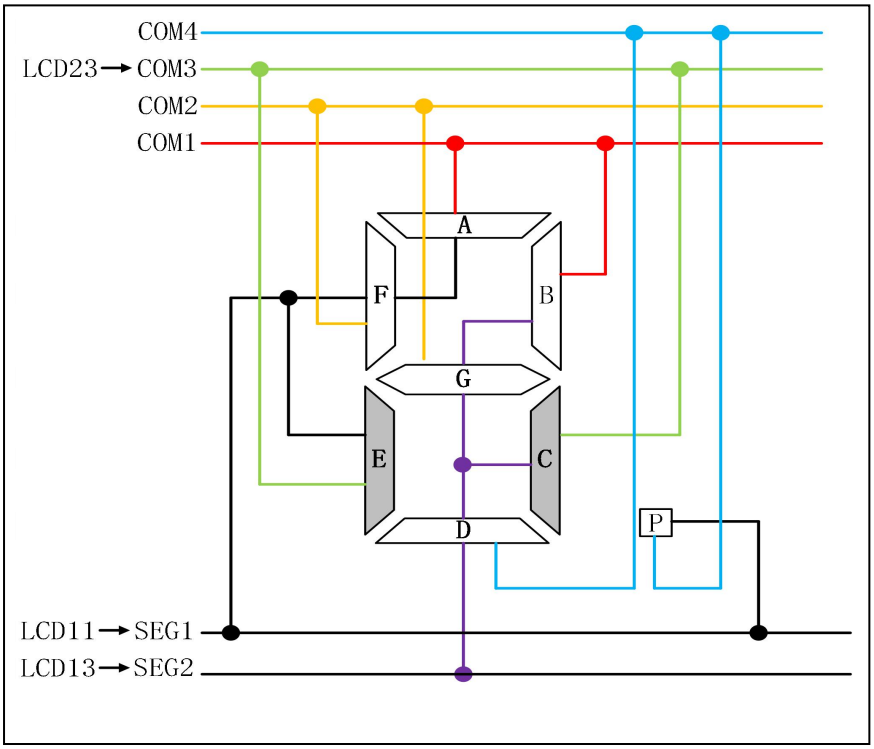


www.pai-ic.com | pengpai microelectronics

23.3.8.2 激活两个像素

如下图中所示，“硬件将 LCD23 连接到 COM3 引脚，将 LCD11 连接到 SEG1 引脚，将 LCD13 连接到 SEG2 引脚”，当页面显示模式为“固定显示”第 0 页时，通过显存激活两个像素所需的操作。

图 23-23 同时激活像素‘E’和像素‘C’时，COM 和 SEG 的连接方式

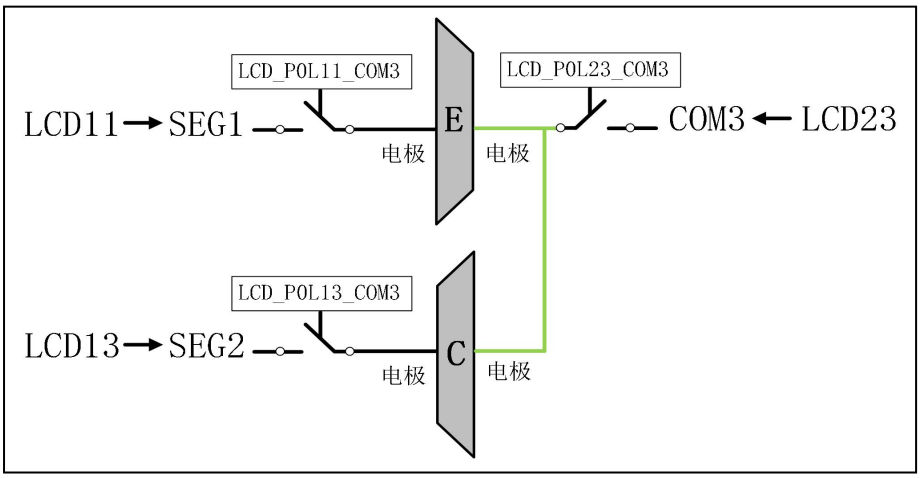


在图 23-21 的基础上，硬件将 LCD13 接入了 SEG2 引脚，于是要同时点亮像素‘E’和像素‘C’,除了点亮像素‘C’所需的操作外，还需要下面的操作：

- 将"LCD_P0L13"寄存器的第 4 位(COM3)置为 1，以在 LCD13 引脚上开放 SEG 驱动器到 COM3 之间的通路，此时像素‘C’被激活(点亮)。

同样的，同时点亮像素‘E’和像素‘C’的这一过程如果忽略 LCD 的其他集成功能块，可以看成是下图中的结构：

图 23-24 同时点亮像素‘E’和像素‘C’时，抽象化的显存功能



www.pai-ic.com | pengpai microelectronics

23.3.9 LCD 低功耗模式

LCD 可在深度睡眠模式下进行显示，也可以完全禁止以降低功耗。

注意：为了更好的降低功耗，没有用到的 LCD 管脚，不应在 LCD 驱动器中存在任何对应的配置

www.pai-ic.com | pengpai microelectronics

23.4 LCD 寄存器描述

23.4.1 LCD 控制寄存器(LCD_CR)

Control Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	TYPE[1:0]	
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	RESL	-	PDM[1:0]		-	AOFF	AON	-	DU	CLKS	BLINK	WAVE	DUTY[1:0]		BSY	EN
R/W	RW	Res	RW	RW	Res	RW	RW	Res	Rw1	RW	RW	RW	RW	RW	RW	RW
复位	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**EN：LCD 使能控制(LCD enable)** 0： LCD 禁止 1： LCD 使能
位 1	**BSY：寄存器忙标志(Register busy)** 0： LCD_CR 寄存器空闲，可以写该寄存器 1： LCD_CR 寄存器忙，此时应避免去写该寄存器
位 3：2	**DUTY[1:0]：LCD 占空比控制(LCD duty cycle)** 00： 1/2 占空比 01： 1/4 占空比 10： 1/6 占空比 11： 1/8 占空比 ***注：占空比为 COM 数的倒数。***
位 4	**WAVE：LCD 波形控制(waveform control)** 0： A 型 1： B 型
位 5	**BLINK：闪烁模式(blink mode)** 0： 禁用闪烁显示模式 1： 使能闪烁显示模式
位 6	**CLKS：LCD 模块时钟选择(Clock selection)** 0： LSI 1： LSE
位 7	**DU：显示数据更新(Display data update)** 0: LCD 显示内容更新完成，该位写 0 无效 1: 更新 LCD 显示内容

www.pai-ic.com | pengpai microelectronics

位 8	保留。必须保持为默认值。
位 9	AON：LCD 全亮控制(All lights on) 0： LCD 正常工作 1： LCD 全亮
位 10	AOFF：LCD 全灭控制(All lights off) 0： LCD 正常工作 1： LCD 全灭
位 11	保留。必须保持为默认值。
位 13：12	PDM[1:0]：LCD 页面显示模式(Page display mode) 00： 固定页面显示 01： 单次轮显 10： 单次轮显关闭 11： 连续轮显
位 14	保留。必须保持为默认值。
位 15	RSEL：R 型驱动电压下，总电阻和驱动电流选择(Total resistance selection) 0： R=45K，选择较低的电阻，驱动电流强。 1： R=360K，选择较高的电阻，驱动电流弱。
位 17：16	TYPE[1:0]：LCD 驱动电压类型(LCD drive voltage type) 00： C 型 01： R 型 1x： R_EXT 型
位 31：18	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

23.4.2 LCD 灰度控制寄存器(LCD_GCR)

Grayscale Control Register

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	GDR[2:0]			EN
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1

位 0	EN：R 型驱动电压下，灰度调节功能使能(Grayscale Control Enable) 0： 灰度控制禁止 1： 灰度控制使能
位 3：1	GDR[2:0]：R 型驱动电压下，灰度调节控制(Grayscale adjustment control) 000： 63.3% 001： 66.8% 010： 70.8% 011： 75.2% 100： 80.1% 101： 85.8% 110： 92.4% 111： 100%
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

23.4.3 LCD 预分频寄存器(LCD_PSC)

Prescaler Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	PSC[4:0]				
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 4：0	PSC[4:0]：LCD 时钟分频系数(Prescaler) PSC[4:0]取值范围为 0x00~0x1F，它对 LCD 输入时钟进行分频。 软件通过设定 PSC[4:0]来改变 LCD 的帧率，详见"LCD 帧率发生器"
位 31：5	保留。必须保持为默认值。

23.4.4 LCD 闪烁周期控制寄存器(LCD_BTCR)

Blink Time Control Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	BT[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	BT[7:0]：LCD 闪烁周期(Blink Time) BT[7:0]取值范围为 0x00~0xFF，它决定了 LCD 闪烁周期。 LCD 闪烁周期基于帧率，它与帧率的关系详见"闪烁控制器"一节。
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

23.4.5 LCD 闪烁点亮时间控制寄存器(LCD_BON)

Blink On Control Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	ON[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	ON[7:0]：LCD 闪烁点亮时间(Blinking Lighting Time) ON[7:0]取值范围为 0x00~0xFF，它决定了 LCD 闪烁点亮时间。 闪烁点亮时间基于帧率，为 LCD 闪烁周期的子项，它们之间的关系详见"闪烁控制器"一节。
位 31：8	保留。必须保持为默认值。

23.4.6 LCD 引脚控制寄存器 1(LCD_PCR1)

Port Control Register 1

(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	PE[31:16]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	PE[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	PE[31:0]：LCDx 管脚使能 LCD 功能(LCDx pin enable) 0：　LCDx 管脚功能禁止 1：　LCDx 管脚功能使能 ***注 1：LCDx 引脚参考数据手册：引脚列表的 LCD 模拟复用功能*** ***注 2：没有用到的 LCD 管脚，不应存在任何对应的配置***

www.pai-ic.com | pengpai microelectronics

23.4.7 LCD 引脚控制寄存器 2(LCD_PCR2)

Port Control Register 2

(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	PE[43:32]											
R/W	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 11：0	**PE[43:32]：LCDx 管脚使能 LCD 功能(LCDx pin enable)** 0： LCDx 管脚功能禁止 1： LCDx 管脚功能使能 ***注 1：LCDx 引脚参考数据手册：引脚列表的 LCD 模拟复用功能*** ***注 2：没有用到的 LCD 管脚，不应存在任何对应的配置***
位 31：12	保留。必须保持为默认值。

23.4.8 LCD 引脚驱动器控制寄存器 1(LCD_PDCR1)

Port Driver Control Register 1

(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	PDC[31:16]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	PDC[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	**PDC[31:0]：LCDx 引脚驱动器控制(LCDx pin driver control)** 0： 设置 LCDx 引脚为 SEG 驱动引脚 1： 设置 LCDx 引脚为 COM 驱动引脚 ***注：LCDx 引脚参考数据手册：引脚列表的 LCD 模拟复用功能***

www.pai-ic.com | pengpai microelectronics

23.4.9 LCD 引脚驱动器控制寄存器 2(LCD_PDCR2)

Port Driver Control Register 2

(地址偏移：0x20)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	PDC[43:32]											
R/W	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 11：0	PDC[43:32]：LCDx 引脚驱动器控制(LCDx pin pin driver control) 0： 设置 LCDx 引脚为 SEG 驱动引脚 1： 设置 LCDx 引脚为 COM 驱动引脚 ***注：LCDx 引脚参考数据手册：引脚列表的 LCD 模拟复用功能***
位 31：12	保留。必须保持为默认值。

23.4.10 LCD 页面显示时间寄存器(LCD_PDTR)

Page Display Time Register

(地址偏移：0x24)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	PDT[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1

位 7：0	PDT[7:0]：LCD 每页显示时间(Page display time) PDT[7:0]取值范围为 0x00~0xff，它决定了每页显示时间，且在不同的页面显示模式下作用不同。 每页显示时间基于帧率，它们之间的关系详见"LCD 显示控制器"一节。
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

23.4.11 LCD 轮显页数寄存器(LCD_SDPR)

Scroll Display Page Register

(地址偏移：0x28)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	SDP[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	SDP[3:0]：LCD 轮显最大页数(Scroll display max page) SDP[3:0]取值范围为 0x0~0xF，它在不同的页面显示模式下作用不同，更多信息详见"LCD 显示控制器"一节。
位 31：4	保留。必须保持为默认值。

23.4.12 LCD 当前页数寄存器(LCD_PNR)

Page Number Register

(地址偏移：0x2C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	PN[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	PN[3:0]：LCD 当前显示页(Page Number) PN[3:0]取值范围为 0x0~0xF，它在不同的页面显示模式下作用不同，更多信息详见"LCD 显示控制器"一节。
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

23.4.13 LCD 显存(LCD_PxLy) (x=0..15)(y=0..43)

(地址偏移：0x400)

位	7	6	5	4	3	2	1	0
位域	COMn							
R/W	RW	RW	RW	RW	RW	RW	RW	RW
复位	x	x	x	x	x	x	x	x

位 7：0	显示存储器用来存放 PAGEx 页面的 LCDy 引脚上的数据(LCDy 引脚是否与公共端连接)。 ● Px(x = 0..15)表示第几页 ● Ly(y = 0..43)表示第几个 LCD 引脚 ● COMn(n = 0..7)表示第几个 COM 引脚 在 LCD_PDCR 寄存器中将 LCDy 引脚设置为 COM 或者 SEG 时，COMn 置 1 有着不同的含义，更多信息，详见"LCD 显存"一节的描述。

www.pai-ic.com | pengpai microelectronics

23.4.14 LCD 寄存器列表

地址	寄存器	描述	备注
0x4001_5000	LCD_CR	LCD 控制寄存器	LCD_CR 说明
0x4001_5004	LCD_GCR	LCD 灰度控制寄存器	LCD_GCR 说明
0x4001_5008	LCD_PSC	LCD 预分频寄存器	LCD_PSC 说明
0x4001_500C	LCD_BTCR	LCD 闪烁周期控制寄存器	LCD_BTCR 说明
0x4001_5010	LCD_BON	LCD 闪烁点亮时间控制寄存器	LCD_BON 说明
0x4001_5014	LCD_PCR1	LCD 引脚控制寄存器 1	LCD_PCR1 说明
0x4001_5018	LCD_PCR2	LCD 引脚控制寄存器 2	LCD_PCR2 说明
0x4001_501C	LCD_PDCR1	LCD 引脚驱动器控制寄存器 1	LCD_PDCR1 说明
0x4001_5020	LCD_PDCR2	LCD 引脚驱动器控制寄存器 2	LCD_PDCR2 说明
0x4001_5024	LCD_PDTR	LCD 页面显示时间寄存器	LCD_PDTR 说明
0x4001_5028	LCD_SDPR	LCD 轮显页数寄存器	LCD_SDPR 说明
0x4001_502C	LCD_PNR	LCD 当前页数寄存器	LCD_PNR 说明
0x4001_5400	LCD_P0Ly	LCD 第 0 页显存	LCD_PxLy 说明
0x4001_542C	LCD_P1Ly	LCD 第 1 页显存	LCD_PxLy 说明
0x4001_5458	LCD_P2Ly	LCD 第 2 页显存	LCD_PxLy 说明
0x4001_5484	LCD_P3Ly	LCD 第 3 页显存	LCD_PxLy 说明
0x4001_54B0	LCD_P4Ly	LCD 第 4 页显存	LCD_PxLy 说明
0x4001_54DC	LCD_P5Ly	LCD 第 5 页显存	LCD_PxLy 说明
0x4001_5508	LCD_P6Ly	LCD 第 6 页显存	LCD_PxLy 说明
0x4001_5534	LCD_P7Ly	LCD 第 7 页显存	LCD_PxLy 说明
0x4001_5560	LCD_P8Ly	LCD 第 8 页显存	LCD_PxLy 说明
0x4001_558C	LCD_P9Ly	LCD 第 9 页显存	LCD_PxLy 说明
0x4001_55B8	LCD_P10Ly	LCD 第 10 页显存	LCD_PxLy 说明
0x4001_55E4	LCD_P11Ly	LCD 第 11 页显存	LCD_PxLy 说明
0x4001_5610	LCD_P12Ly	LCD 第 12 页显存	LCD_PxLy 说明
0x4001_563C	LCD_P13Ly	LCD 第 13 页显存	LCD_PxLy 说明
0x4001_5668	LCD_P14Ly	LCD 第 14 页显存	LCD_PxLy 说明
0x4001_5694	LCD_P15Ly	LCD 第 15 页显存	LCD_PxLy 说明

www.pai-ic.com | pengpai microelectronics

24 实时时钟(RTC)

24.1 综述

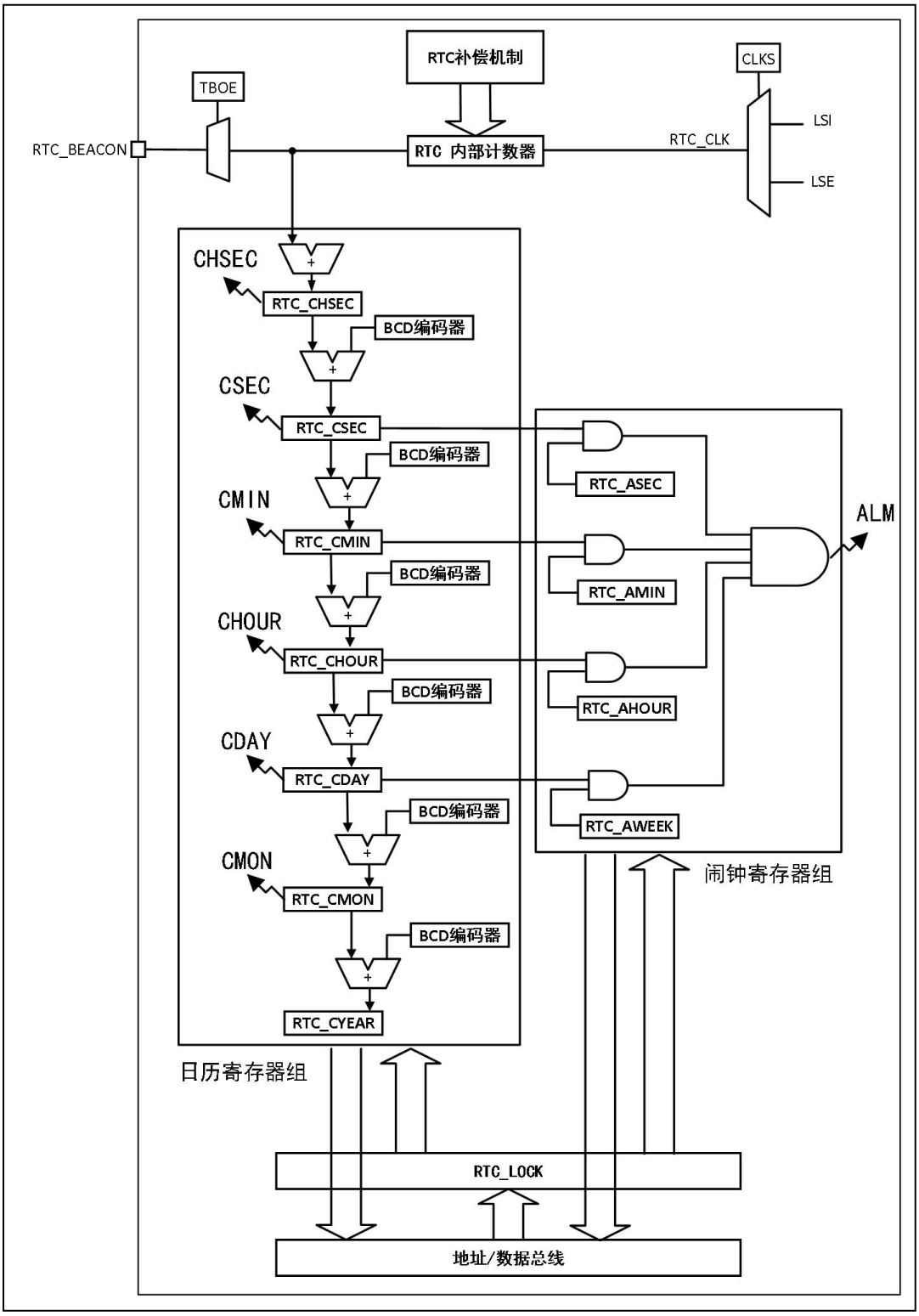
实时时钟是一个独立的定时器。
RTC 模块拥有一组日历寄存器组，一个连续计数的计数器用于更新这组寄存器，在相应软件配置下，可提供日历时钟的功能，修改这个日历寄存器组的值可以重新设置系统当前的时间和日期，计数器则从修改的时间点继续开始计数。
一组软件配置的闹钟寄存器组则用于支持 RTC 的闹钟功能，当闹钟发生时，中断或者标志置位。
RTC 模块和时钟可选为 LSI 或 LSE，在系统复位时或低功耗模式下，RTC 的设置不变，内部计数器仍旧计数。

24.2 特性

- 软件可选的两种 RTC 时钟源：
  - LSI
  - LSE
- 一个每秒自增的内部计数器
- 在系统复位时或低功耗模式下仍可正常运行
- 一组日历寄存器组
  - 提供“秒/分/时/日/月/年”的日历时钟
  - 12 小时制或 24 小时制
  - 闰年自动调整
  - 1 秒的时标信号输出
- 一组闹钟寄存器组
  - 闹钟时间的设置单位最小为“秒”，最大到“小时”
- 一个写保护锁用于保障日历和闹钟寄存器组的数据安全
- 7 个专用的可屏蔽中断
  - 日历半秒钟中断
  - 日历秒钟中断
  - 日历分钟中断
  - 日历时钟中断
  - 日历日期中断
  - 日历月份中断
  - 闹钟中断
- 内部的高精度补偿机制提供最大 0.953ppm 的补偿单元

24.3 功能描述

图 24-1 RTC 框图



注：

事件或中断

www.pai-ic.com | pengpai microelectronics

24.3.1 RTC 锁

RTC 锁用于保障日历寄存器组和闹钟寄存器组中的内容不会被意外的篡改。

程序往(RTC_LOCK)寄存器写入“0x1ACCE551”后，RTC 解锁(LOCK 清 0)。此时，日历寄存器组和闹钟寄存器组可写。

程序往(RTC_LOCK)寄存器写入“非 0x1ACCE551”的任意值或经过 256 个 RTC_CLK 后，RTC 锁定(LOCK 置 1)，内部计数器开始重新计数，此时，日历寄存器组和闹钟寄存器组均不可写，但仍旧可读。

图 24-2 RTC 解锁和锁定时序图 1

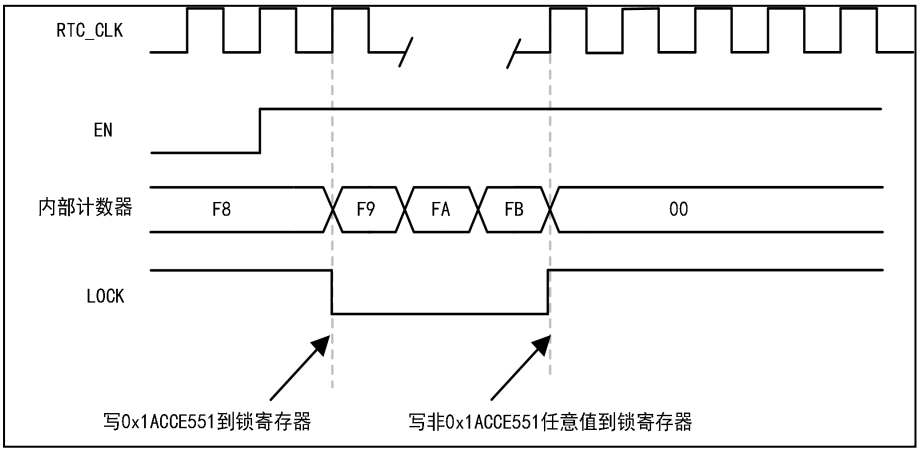
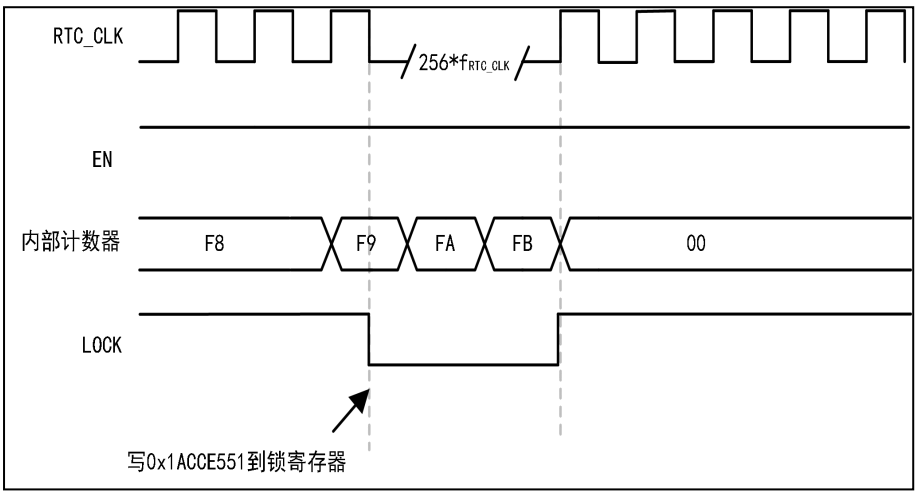


图 24-3 RTC 解锁和锁定时序图 2



注意：RTC 锁定在写入其他值之后或者经过 256 个 f_{RTC_CLK} 时钟(约 7.8mS)生效

www.pai-ic.com | pengpai microelectronics

24.3.2 时钟源

通过(RTC_CR 寄存器)的 CLKS 位可以选择 RTC 的时钟源：

- LSI
- LSE

(RTC_CR)寄存器的 EN 位是实际的控制位，一旦 EN 位置‘1’，时钟源即向预分频器提供时钟。

注意：如需保证 RTC 在低功耗模式下正常运行，禁止关闭 RTC 时钟源。

24.3.3 时标信号

时标信号是一个频率为 1Hz 的信号，这个信号的频率同日历秒钟更新的频率一致，通过“RTC_BEACON”复用引脚输出。

时标信号输出配置步骤如下：

- RTC_BEACON 对应的引脚配置为复用功能
- 设置(RTC_CR)寄存器的 EN 位，使能 RTC
- 设置(RTC_CR)寄存器的 TBOE 位，使能时标信号输出

24.3.4 时间格式

RTC 支持两种时间格式：

- 24 小时制
- 12 小时制

通过配置(RTC_CR)寄存器的 TF 位，以选择所需的时间格式。

当 RTC 被设置为 12 小时制时，日历时钟寄存器(RTC_CHOUR)和闹钟时钟寄存器(RTC_AHOUR)的 PM 位用于指示当前时间处于上午或者下午，当 RTC 解锁后，对 PM 位可写。

当 RTC 被设置为 24 小时制时，PM 位无意义，且不可写。

24.3.5 配置 RTC 寄存器

对 RTC 的 RTC_CR 寄存器、RTC_LOCK 寄存器和日历寄存器组的写操作，都必须在前一次写操作结束后进行。可以通过查询相应寄存器中的 BSY 位，判断 RTC 寄存器是否处于更新中。仅当 BSY 位是‘0’时，才可以写入 RTC 寄存器。

24.3.6 日历寄存器组

日历寄存器组提供了一组组成日历基本单元的寄存器：

- 日历秒钟寄存器
- 日历分钟寄存器
- 日历时钟寄存器
- 日历日期寄存器
- 日历星期寄存器
- 日历月份寄存器
- 日历年份寄存器

这些寄存器基于内部的 RTC 计数器，提供细分到“秒”的精确时间，而内部二进制转 10 进制的 BCD 编码器，则提供了他们简便且直观的数据格式，便于程序的直取直用。

注意：软件必须保证写时间相关寄存器值为合理时间范围，硬件不做时间合理性检查，写超出时间值会出现不可预料的结果。

24.3.6.1 闰年自动调整

闰年（Leap Year）是为了弥补因人为历法规定造成的年度天数与地球实际公转周期的时间差而设立的。补上时间差的年份为闰年。

普通年共有 365 天，而闰年共有 366 天，在闰年期间，二月份相比于普通年多了一天。

表 24-1 月份与最大天数表

月份	最大天数
二月(闰年)	29 天
二月(普通年)	28 天
一/三/五/七/八/十/十二月	31 天
四/六/九/十一月	30 天

www.pai-ic.com | pengpai microelectronics

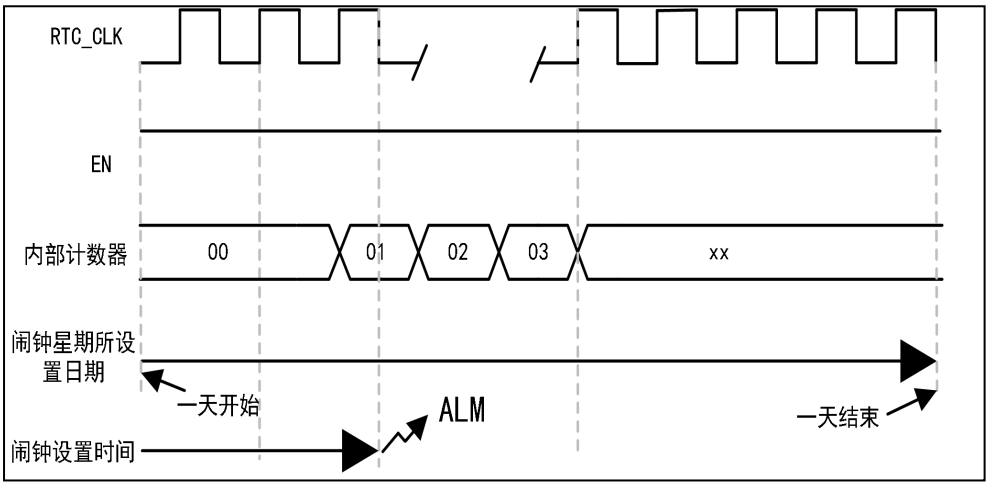
24.3.7 闹钟寄存器组

闹钟寄存器组提供了一组最大为“时钟”，细分为“秒钟”的寄存器作为闹钟基本单元：

- 闹钟秒钟寄存器
- 闹钟分钟寄存器
- 闹钟时钟寄存器
- 闹钟星期寄存器

设置好闹钟时间和闹钟星期后，每星期所设置日期的闹钟时间节点，RTC 都将产生一次闹钟事件，如果使能了闹钟中断，则同步产生一次闹钟中断。如下图所示：

图 24-4 闹钟时序图



注：

闹钟事件或中断

注意，闹钟寄存器组同日历寄存器组一样，也被 RTC 锁保护着，建议只在初始化进行配置，避免 RTC 解锁/锁定时造成的时间损失。

www.pai-ic.com | pengpai microelectronics

24.3.8 RTC 中断

RTC 中断按照类型可以分为：

- 时间更新中断
- 闹钟中断
- 周期中断

其中，时间更新中断指每次时间更新都会产生中断，闹钟中断则仅在每天的闹钟时间节点才会产生中断，周期中断按照 RTC_CR 寄存器“PIINR”位所设置时间间隔产生中断，支持的所有中断如下表所示：

表 24-2 RTC 外设的中断请求

类型	事件标志	使能控制位
时间更新中断	CHSEC	CHSECE
	CSEC	CSECE
	CMIN	CMINE
	CHOUR	CHOURE
	CDAY	CDAYE
	CMON	CMONE
闹钟中断	ALM	ALME
周期中断	PED	PEDE

24.3.9 RTC 补偿机制

时钟总是存在误差的，当需要得到高精度的 RTC 时钟时，由外部晶振提供的 LSE 时钟作为 RTC 时钟源是最佳选择，除此之外，PT 还为 RTC 提供了一套额外的补偿机制，以支持更高精度的 RTC 时钟。

这个补偿机制以 32 秒为周期，通过插值的方式，将补偿值插入 32 秒的补偿周期内，由此得出最大补偿精度为 $\frac{1}{32768*32}*10^6$=0.953ppm。

通过设置 RTC_CR 寄存器的 TME 位为 1 以使能 RTC 补偿机制，通过配置 RTC_TRIM 寄存器的 TRIM[8:0]位，以选择所要补偿的值，补偿机制公式如下：

$TRIM=(T_{RTC_BEACON} - T_{1Hz}) * 10^6$

其中：

- T_{RTC_BEACON} 为 1Hz 的时标信号周期值
- T_{1Hz} 为理论的 1Hz 信号周期值

假设 T_{RTC_BEACON} 的 1 秒周期值为 1.000022，则 TRIM 为(1.000022-1)*10^6 = 0x16。

假设 T_{RTC_BEACON} 的 1 秒周期值为 0.999994，则 TRIM 为(0.999994-1)*10^6 = 0x1FA。

注意：

1. *TRIM[8:0]为 9 位的有符号数*
2. *补偿机制仅建议在 MCU 外部工作环境(温度、湿度)波动较小的场合使用。*

www.pai-ic.com | pengpai microelectronics

24.4 寄存器描述

24.4.1 RTC 控制寄存器(RTC_CR)

Control Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	PIINR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	BSY	-	-	-	-	-	-	-	-	-	-	TME	TBOE	CLKS	TF	EN
R/W	R	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**EN：RTC 使能控制(RTC enable)** 0：　RTC 禁止 1：　RTC 使能
位 1	**TF：RTC 时间格式(Time format)** 0：　24 小时制 1：　12 小时制
位 2	**CLKS：RTC 时钟选择(Clock selection)** 00：　LSI 作为 RTC 时钟 01：　LSE 作为 RTC 时钟
位 3	**TBOE：RTC 时标信号输出使能(Time beacon output enable)** 0：　时标信号输出禁止 1：　时标信号输出使能
位 4	**TME：RTC 补偿机制使能(Trim mode enable)** 0：　补偿机制禁止 1：　补偿机制使能
位 14：5	保留。必须保持为默认值。
位 15	**BSY：寄存器忙标志(Register busy)** 0：　RTC_CR 寄存器空闲，可以写该寄存器 1：　RTC_CR 寄存器忙，此时应避免去写该寄存器
位 31：16	**PIINR[15:0]：RTC 周期中断时间间隔(Periodic Interrupt Interval)** 初始值为 0.5S，LSB 为 0.5S

www.pai-ic.com | pengpai microelectronics

24.4.2 RTC 状态寄存器 1(RTC_SR1)

Status Register 1
(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	BSY
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	BSY：RTC 忙标志(RTC busy) 0： RTC 计数器停止计数，允许软件读取日历时间 1： RTC 忙，计数器正在计数，应当避免软件读取日历时间
位 31：1	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.3 RTC 锁寄存器(RTC_LOCK)

Lock Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	KEY[31:16]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	KEY[15:2] (W)														KEY[1] (W) BSY (R)	KEY[0] (W) LOCK (R)
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位 31：0(W)	**KEY[31:0]：RTC 锁定密钥(Lock key)** 0x1ACCE551：　写入密码后，RTC 解锁，计数器暂停计数，允许写日历寄存器组和闹钟寄存器组 其他值：　写入其他值后，RTC 上锁，计数器开始计数，禁止写日历寄存器组和闹钟寄存器组
位 0(R)	**LOCK：锁状态(Lock status)** 0：　解锁状态，允许写日历寄存器组 1：　锁状态，写日历寄存器组无效
位 1(R)	**BSY：寄存器忙标志(Register busy)** 0：　RTC_LOCK 寄存器空闲，可以写该寄存器 1：　RTC_LOCK 寄存器忙，此时应避免去写该寄存器
位 31：2(R)	保留，无意义。

www.pai-ic.com | pengpai microelectronics

24.4.4 RTC 日历秒钟寄存器(RTC_CSEC)

Clock Second Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	BSY
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	TENS[2:0]			DIGS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**DIGS[3:0]**：秒钟的个位数**(Digits)** BCD 编码数字，范围为 0x0 ~ 0x9
位 6：4	**TENS[2:0]**：秒钟的十位数**(Tens)** BCD 编码数字，范围为 0x0 ~ 0x5
位 15：7	保留。必须保持为默认值。
位 16	**BSY**：寄存器忙标志**(Register busy)** 0：　RTC_CSEC 寄存器空闲，可以写该寄存器 1：　RTC_CSEC 寄存器忙，此时应避免去写该寄存器
位 31：17	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.5 RTC 日历分钟寄存器(RTC_CMIN)

Clock Minute Register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	BSY
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	TENS[2:0]			DIGS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	DIGS[3:0]：分钟的个位数(Digits) BCD 编码数字，范围为 0x0 ~ 0x9
位 6：4	TENS[2:0]：分钟的十位数(Tens) BCD 编码数字，范围为 0x0 ~ 0x5
位 31：7	保留。必须保持为默认值。
位 16	BSY：寄存器忙标志(Register busy) 0：　RTC_CMIN 寄存器空闲，可以写该寄存器 1：　RTC_CMIN 寄存器忙，此时应避免去写该寄存器
位 31：17	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.6 RTC 日历时钟寄存器(RTC_CHOUR)

Clock Hour Register

(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	BSY
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	PM	-	-	TENS[1:0]		DIGS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	RW	Res	Res	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**DIGS[3:0]**：时钟的个位数**(Digits)** BCD 编码数字，范围为 0x0 ~ 0x9
位 5：4	**TENS[1:0]**：时钟的十位数**(Tens)** BCD 编码数字，范围为 0x0 ~ 0x2
位 7：6	保留。必须保持为默认值。
位 8	**PM**：下午标志位**(P.M flag)** 0：　AM，上午时间 1：　PM，下午时间 ***注：该位仅在 RTC_CR 的 TF 位为 1 时可写，且有意义***
位 15：9	保留。必须保持为默认值。
位 16	**BSY**：寄存器忙标志**(Register busy)** 0：　RTC_CHOUR 寄存器空闲，可以写该寄存器 1：　RTC_CHOUR 寄存器忙，此时应避免去写该寄存器
位 31：17	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.7 RTC 日历日期寄存器(RTC_CDAY)

Clock Day Register

(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	BSY
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	TENS[1:0]		DIGS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**DIGS[3:0]**：日期的个位数**(Digits)** BCD 编码数字，范围为 0x0 ~ 0x9
位 5：4	**TENS[1:0]**：日期的十位数**(Tens)** BCD 编码数字，范围为 0x0 ~ 0x3
位 15：6	保留。必须保持为默认值。
位 16	**BSY**：寄存器忙标志**(Register busy)** 0：　RTC_CDAY 寄存器空闲，可以写该寄存器 1：　RTC_CDAY 寄存器忙，此时应避免去写该寄存器
位 31：17	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.8 RTC 日历星期寄存器(RTC_CWEEK)

Clock Week Register

(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	BSY
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	DIGS[2:0]		
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 2：0	**DIGS[2:0]**：星期的个位数**(Digits)** BCD 编码数字，范围为 0x0 ~ 0x7，表示星期一至星期日
位 15：3	保留。必须保持为默认值。
位 16	**BSY**：寄存器忙标志**(Register busy)** 0：　RTC_CWEEK 寄存器空闲，可以写该寄存器 1：　RTC_CWEEK 寄存器忙，此时应避免去写该寄存器
位 31：17	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.9 RTC 日历月份寄存器(RTC_CMON)

Clock Month Register

(地址偏移：0x20)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	BSY
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	TENS	DIGS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**DIGS[3:0]**：月份的个位数**(Digits)** BCD 编码数字，范围为 0x0 ~ 0x9
位 4	**TENS**：月份的十位数**(Tens)** BCD 编码数字，范围为 0x0 ~ 0x1
位 15：5	保留。必须保持为默认值。
位 16	**BSY**：寄存器忙标志**(Register busy)** 0：　RTC_CMON 寄存器空闲，可以写该寄存器 1：　RTC_CMON 寄存器忙，此时应避免去写该寄存器
位 31：17	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.10 RTC 日历年份寄存器(RTC_CYEAR)

Clock Year Register

(地址偏移：0x24)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	BSY
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	THOU[3:0]				HUND[3:0]				TENS[3:0]				DIGS[3:0]			
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**DIGS[3:0]**：年份的个位数**(Digits)** BCD 编码数字，范围为 0x0 ~ 0x9，表示 2000~9999 的个位数
位 7：4	**TENS[3:0]**：年份的十位数**(Tens)** BCD 编码数字，范围为 0x0 ~ 0x9，表示 2000~9999 的十位数
位 11：8	**HUND[3:0]**：年份的百位数**(Hundreds)** BCD 编码数字，范围为 0x0 ~ 0x9，表示 2000~9999 的百位数
位 15：12	**THOU[3:0]**：年份的千位数**(Thousands)** BCD 编码数字，范围为 0x0 ~ 0x9，表示 2000~9999 的千位数
位 16	**BSY**：寄存器忙标志**(Register busy)** 0：　RTC_CYEAR 寄存器空闲，可以写该寄存器 1：　RTC_CYEAR 寄存器忙，此时应避免去写该寄存器
位 31：17	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.11 RTC 中断使能寄存器(RTC_IE)

Interrupt Enable Register

(地址偏移：0x28)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	PEDE	ALME	CMONE	CDAYE	CHOURE	CMINE	CSECE	CHSECE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	CHSECE：日历半秒钟中断使能(Calendar half-seconds interrupt enable) 0： 禁止中断 1： 使能中断
位 1	CSECE：日历秒钟中断使能(Calendar seconds interrupt enable) 0： 禁止中断 1： 使能中断
位 2	CMINE：日历分钟中断使能(Calendar mins interrupt enable) 0： 禁止中断 1： 使能中断
位 3	CHOURE：日历时钟中断使能(Calendar hours interrupt enable) 0： 禁止中断 1： 使能中断
位 4	CDAYE：日历日期中断使能(Calendar days interrupt enable) 0： 禁止中断 1： 使能中断
位 5	CMONE：日历月份中断使能(Calendar months interrupt enable) 0： 禁止中断 1： 使能中断
位 6	ALME：闹钟中断使能(Alarm interrupt enable) 0： 禁止中断 1： 使能中断
位 7	PEDE：周期中断使能(Periodic interrupt enable) 0： 禁止中断 1： 使能中断
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.12 RTC 状态寄存器 2(RTC_SR2)

Status Register 2

(地址偏移：0x2C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	PED	ALM	CMON	CDAY	CHOUR	CMIN	CSEC	CHSEC
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	CHSEC：日历半秒钟更新标志(Calendar half-seconds update flag) 该位由硬件置‘1’，软件写‘1’清除 0：日历半秒钟未更新 1：日历半秒钟更新
位 1	CSEC：日历秒钟更新标志(Calendar seconds update flag) 该位由硬件置‘1’，软件写‘1’清除 0：日历秒钟未更新 1：日历秒钟更新
位 2	CMIN：日历分钟更新标志(Calendar mins update flag) 该位由硬件置‘1’，软件写‘1’清除 0：日历分钟未更新 1：日历分钟更新
位 3	CHOUR：日历时钟更新标志(Calendar hours update flag) 该位由硬件置‘1’，软件写‘1’清除 0：日历时钟未更新 1：日历时钟更新
位 4	CDAY：日历日期更新标志(Calendar days update flag) 该位由硬件置‘1’，软件写‘1’清除 0：日历日期未更新 1：日历日期更新
位 5	CMON：日历月份更新标志(Calendar months update flag) 该位由硬件置‘1’，软件写‘1’清除 0：日历月份未更新 1：日历月份更新

www.pai-ic.com | pengpai microelectronics

位 6	ALM：闹钟标志(Alarm flag) 该位由硬件置‘1’，软件写‘1’清除 0：闹钟未产生过 1：闹钟产生
位 7	PED：周期更新标志(Periodic update flag) 该位由硬件置‘1’，软件写‘1’清除 0：周期未更新 1：周期更新
位 31：8	保留。必须保持为默认值。

24.4.13 RTC 闹钟秒钟寄存器(RTC_ASEC)

Alarm Second Register

(地址偏移：0x30)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	TENS[2:0]			DIGS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	DIGS[3:0]：秒钟的个位数(Digits) BCD 编码数字，范围为 0x0 ~ 0x9
位 6：4	TENS[2:0]：秒钟的十位数(Tens) BCD 编码数字，范围为 0x0 ~ 0x5
位 31：7	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.14 RTC 闹钟分钟寄存器(RTC_AMIN)

Alarm Minute Register

(地址偏移：0x34)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	TENS[2:0]			DIGS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**DIGS[3:0]**：分钟的个位数**(Digits)** BCD 编码数字，范围为 0x0 ~ 0x9
位 6：4	**TENS[2:0]**：分钟的十位数**(Tens)** BCD 编码数字，范围为 0x0 ~ 0x5
位 31：7	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

24.4.15 RTC 闹钟时钟寄存器(RTC_AHOUR)

Alarm Hour Register

(地址偏移：0x38)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	PM	-	-	TENS[1:0]		DIGS[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	RW	Res	Res	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**DIGS[3:0]**：时钟的个位数**(Digits)** BCD 编码数字，范围为 0x0 ~ 0x9
位 5：4	**TENS[1:0]**：时钟的十位数**(Tens)** BCD 编码数字，范围为 0x0 ~ 0x2
位 7：6	保留。必须保持为默认值。
位 8	**PM**：下午标志**(P.M flag)** 0： AM，上午时间 1： PM，下午时间 ***注：该位仅在 RTC_CR 的 TF 位为 1 时可写，且有意义***
位 31：9	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.16 RTC 闹钟星期寄存器(RTC_AWEEK)

Alarm Week Register

(地址偏移：0x3C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	WEEK[6:0]							-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	保留。必须保持为默认值。
位 7：1	WEEK[6:0]：星期(Week) 每位分别对应周一至周日，对应位置 ‘1’ 时，表示每周该日闹钟有效。 例如：WEEK[0]=1 和 WEEK[4]=1 分别表示周一和周五的闹钟设定有效
位 31：8	保留。必须保持为默认值。

24.4.17 RTC 补偿值寄存器(RTC_TRIM)

Trim Value Register

(地址偏移：0x40)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	TRIM[8:0]								
R/W	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 8：0	TRIM[8:0]：RTC 补偿值(Trim Value) 9 位有符号数，LSB 为 0.953ppm
位 31：9	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

24.4.18 RTC 寄存器列表

地址	寄存器	描述	备注
0x4001_3C00	RTC_CR	RTC 控制寄存器	RTC_CR 说明
0x4001_3C04	RTC_SR1	RTC 状态寄存器 1	RTC_SR1 说明
0x4001_3C08	RTC_LOCK	RTC 锁寄存器	RTC_LOCK 说明
0x4001_3C0C	RTC_CSEC	RTC 日历秒钟寄存器	RTC_CSEC 说明
0x4001_3C10	RTC_CMIN	RTC 日历分钟寄存器	RTC_CMIN 说明
0x4001_3C14	RTC_CHOUR	RTC 日历时钟寄存器	RTC_CHOUR 说明
0x4001_3C18	RTC_CDAY	RTC 日历日期寄存器	RTC_CDAY 说明
0x4001_3C1C	RTC_CWEEK	RTC 日历星期寄存器	RTC_CWEEK 说明
0x4001_3C20	RTC_CMON	RTC 日历月份寄存器	RTC_CMON 说明
0x4001_3C24	RTC_CYEAR	RTC 日历年份寄存器	RTC_CYEAR 说明
0x4001_3C28	RTC_IE	RTC 中断使能寄存器	RTC_IE 说明
0x4001_3C2C	RTC_SR2	RTC 状态寄存器 2	RTC_SR2 说明
0x4001_3C30	RTC_ASEC	RTC 闹钟秒钟寄存器	RTC_ASEC 说明
0x4001_3C34	RTC_AMIN	RTC 闹钟分钟寄存器	RTC_AMIN 说明
0x4001_3C38	RTC_AHOUR	RTC 闹钟时钟寄存器	RTC_AHOUR 说明
0x4001_3C3C	RTC_AWEEK	RTC 闹钟星期寄存器	RTC_AWEEK 说明
0x4001_3C40	RTC_TRIM	RTC 补偿值寄存器	RTC_TRIM 说明

www.pai-ic.com | pengpai microelectronics

25 控制器局域网(CAN)

25.1 综述

CAN 是(Controller area network)的缩写，它支持 CAN 协议 2.0A 和 2.0B，还支持标准标识符（11 位）和扩展标识符（29 位）的帧格式。
它的设计目标是，以最小的 CPU 负荷来高效处理大量收到的报文。因此一个集成的 FIFO 和一个过滤器，用于辅助减小 CPU 的开销。

25.2 特性

- 支持 CAN 协议 2.0A 和 2.0B 主动模式
- 波特率最高可达到 1Mbps
- 64Byte 的 FIFO 大小
- 可变可编程的过滤器组
- 仲裁失败日志记录
- 错误日志记录
- 错误预警功能
- 接收报文计数器
- 中断管理，支持多种中断
  - 接收邮箱非空中断
  - 邮箱报文发送完成中断
  - 错误预警中断
  - 接收 FIFO 数据溢出中断
  - 唤醒中断
  - 被动错误中断
  - 仲裁失败中断
  - 总线错误中断

www.pai-ic.com | pengpai microelectronics

25.3 CAN 功能描述

在当今的 CAN 应用中，CAN 网络的节点在不断增加，并且多个 CAN 常常通过网关连接起来，因此整个 CAN 网中的报文数量(每个节点都需要处理)急剧增加。除了应用层报文外，网络管理和诊断报文也被引入。

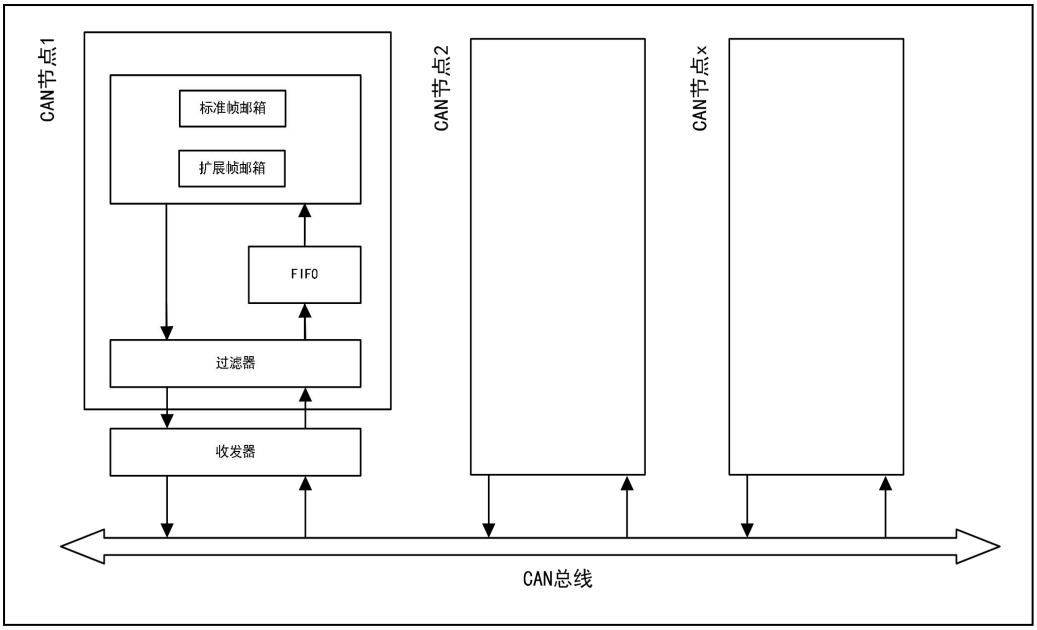
- 需要一个增强的过滤机制来处理各种类型的报文

此外，应用层任务需要更多 CPU 时间，因此报文接收所需的实时响应程度需要减轻。

- 接收 FIFO 的方案允许，CPU 花很长时间处理应用层任务而不会丢失报文。

构筑在底层 CAN 驱动程序上的高层协议软件，要求跟 CAN 控制器之间有高效的接口。

图 25-1 CAN 网络拓扑



www.pai-ic.com | pengpai microelectronics

25.3.1 CAN 总体描述

CAN 模块可以完全自动地接收和发送 CAN 报文；且完全支持标准标识符(11 位)和扩展标识符(29 位)。

25.3.1.1 控制和状态寄存器组

应用程序通过这些寄存器，可以：

- 配置 CAN 参数，如波特率
- 请求发送报文
- 处理报文接收
- 管理中断
- 获取诊断信息

25.3.1.2 邮箱寄存器组

邮箱是软件和硬件之间传递报文的接口。邮箱包含了所有跟报文有关的信息：标识符、数据、控制、帧格式信息。

在邮箱中，标识符 ID 存储的方式按照”MSB”的方式，拆分写入寄存器的相关位，根据标准和扩展格式有：

标准帧：ID=IDH[7:0]+IDL[2:0]

扩展帧：ID=IDA[7:0]+IDB[7:0]+IDC[7:0]+IDD[4:0]

数据存储的方式同样按照”MSB”的方式写入寄存器的相关位,详见邮箱寄存器组的数据寄存器描述。

注意：接收邮箱和发送邮箱共用一组寄存器，但程序读/写时，这些寄存器的内部映射地址不同，读取和写入是独立的。

25.3.1.3 过滤器寄存器组

CAN 提供最多 2 个的“位宽可变/可配置”的标识符过滤器组，软件通过对它们编程，从而在引脚收到的报文中选择需要的报文，而把其它报文丢弃掉。

www.pai-ic.com | pengpai microelectronics

25.3.2 CAN 的通信

CAN 的通信是通过以下 5 种类型的帧进行的：

- 数据帧
- 遥控帧
- 错误帧
- 过载帧
- 帧间隔

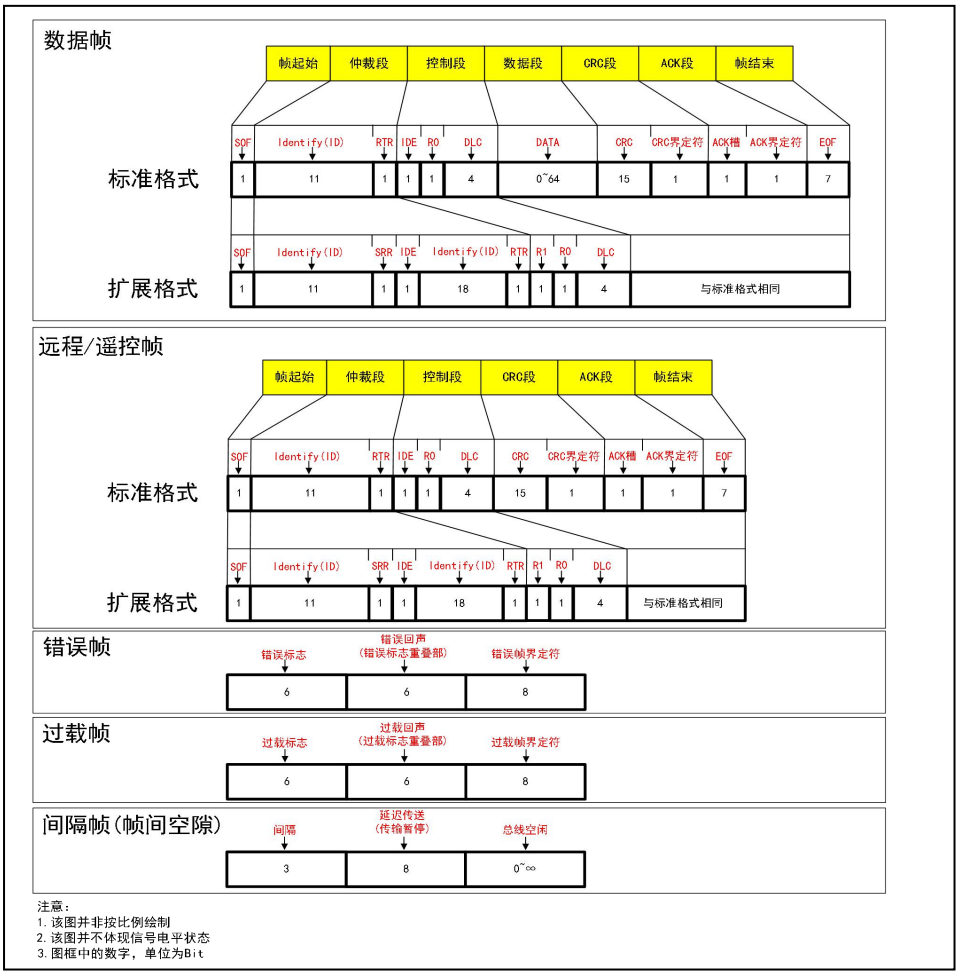
另外，数据帧和遥控帧有标准格式和扩展格式两种格式。标准格式有 11 个位的标识符(Identifier:以下称 ID)，扩展格式有 29 个位的 ID。

各种帧的用途如下表所示，各种帧的构成如下图所示，更多详细内容，请参考 CAN 标准。

表 25-1 CAN 通信的 5 种帧

帧名称	帧用途
数据帧	用于发送单元向接收单元传送数据的帧
远程帧(遥控帧)	用于接收单元向具有相同 ID 的发送单元请求数据的帧。
错误帧	用于当检测出错误时向其它单元通知错误的帧。
过载帧	用于接收单元通知其尚未做好接收准备的帧
间隔帧(帧间空隙)	用于将数据帧及遥控帧与前面的帧分离开来的帧

图 25-2 CAN 的 5 种帧类型



www.pai-ic.com | pengpai microelectronics

25.3.3 CAN 工作模式

CAN 有 3 个主要的工作模式：

- 初始化模式
- 正常模式
- 睡眠模式。

各个工作模式下，对于 CAN 的寄存器读写权限将会有所区别，一些寄存器的地址尽管相同，但内部映射的地址不同，在不同的模式下，这些差异并不影响不同模式下寄存器的内容。

25.3.3.1 初始化模式

软件初始化应该在硬件处于初始化模式时进行，在硬件复位后，CAN 工作在初始化模式。

设置(CAN_MCR 寄存器)的"OPM"位为'1'，以令 CAN 进入初始化模式。清除(CAN_MCR 寄存器)的"OPM"位为'0'，以令 CAN 退出初始化模式。

当 CAN 处于初始化模式时，禁止报文的接收和发送，邮箱标准帧/扩展帧报文寄存器组均不可访问，并且 CAN_TX 引脚输出隐性位(高电平)。

软件对 CAN 的初始化，应至少包括对位时序和过滤器的配置，一些寄存器的地址与邮箱标准帧/扩展帧报文寄存器组中的成员寄存器地址相同，但其内部映射不同，初始化模式的进入，不会改变配置寄存器。

注意：

1. *CAN_TX 引脚为开漏输出，其输出状态的确认，需要配合外部收发器。*
2. *当错误计数至总线关闭状态时，CAN 自动进入初始化模式。*

25.3.3.2 正常模式

在初始化完成后，软件应该让硬件进入正常模式，以正常的接收和发送报文。

在进入正常模式前，CAN 必须跟 CAN 总线取得同步；为取得同步，CAN 要等待 CAN 总线达到空闲状态，即在 CAN_RX 引脚上监测到 11 个连续的隐性位。

清除(CAN_MCR 寄存器)的"OPM"位为'0'，以令 CAN 进入正常模式；当 CAN 处于正常模式时，位时序和过滤器的寄存器不可访问；

www.pai-ic.com | pengpai microelectronics

25.3.3.3 睡眠模式

CAN 可工作在低功耗的睡眠模式，当总线空闲(CAN_RX 引脚上监测到 11 个连续的隐性位)或者 CAN 无中断发生时，软件通过对(CAN_MCR 寄存器)的”SLPM”位置’1’以令 CAN 进入睡眠模式。

在该模式下，CAN 的功耗大大降低，且 CAN 的所有寄存器均无法读取，过滤器停止工作。

有 2 种方式可以唤醒(退出睡眠模式)：

- 通过软件对(CAN_MCR 寄存器)的”SLPM”位清’0’。
- CAN_RX 接收到一个显性电平。

当(CAN_IER 寄存器)中的”WKUI”位使能，CAN 从睡眠中唤醒时，将产生一个中断到 NVIC，(CAN_ISR 寄存器)的”WKUI”位被同步置’1’。

注意：

1. 由于睡眠模式下，CAN 的所有寄存器均无法读取，通过对(CAN_MCR 寄存器)的”SLPM”位置’1’以唤醒睡眠，应当写入一个确定值，禁止先读再写。

2. 通过软件的配置令睡眠唤醒，需要等待 16 个波特率时钟 f_{bps}

www.pai-ic.com | pengpai microelectronics

25.3.4 CAN 测试模式

通过配置(CAN_MCR 寄存器)的”SILM”和”LBMC”位，配合(CAN_CR1 寄存器)的”TXRQ”位和”LBTRQ”位，CAN 支持以下 3 种测试模式：

- 静默模式
- 环回模式
- 只发送模式

这些模式可使 CAN 内核与 CAN_TX 和 CAN_RX 引脚隔离，从而满足各种针对 CAN 总线的测试需求。

25.3.4.1 静默模式

通过将(CAN_MCR 寄存器)的”SILM”位置’1’，以开启静默模式。

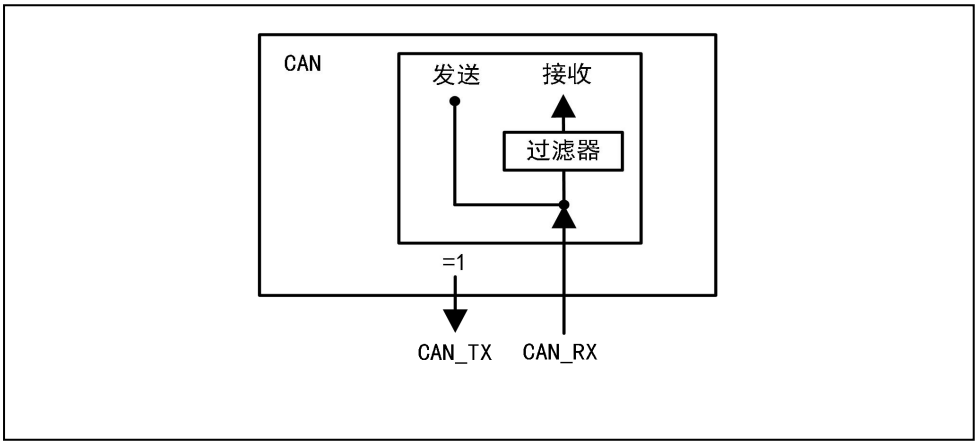
在静默模式下，CAN 可以正常地接收数据帧和远程帧，但只能发出隐性位，而不能真正发送报文。

此模式下，(CAN_ISR 寄存器)中的”EPI”位自动置’1’，经过滤器接收到的报文仍会被存入 FIFO，(CAN_RMC 寄存器)仍自动计数，发送错误计数器 TEC 无意义。

如果 CAN 需要发出显性位(ACK 段、过载标志、主动错误标志)，那么这样的显性位在内部被接回来从而可以被 CAN 内核检测到，同时 CAN 总线不会受到影响而仍然维持在隐性位状态。因此，静默模式通常用于分析 CAN 总线的活动，而不会对总线造成影响——显性位(确认位、错误帧)不会真正发送到总线上。

注意：禁止在静默模式下执行发送报文请求

图 25-3 CAN 工作在静默模式



www.pai-ic.com | pengpai microelectronics

25.3.4.2 只发送模式

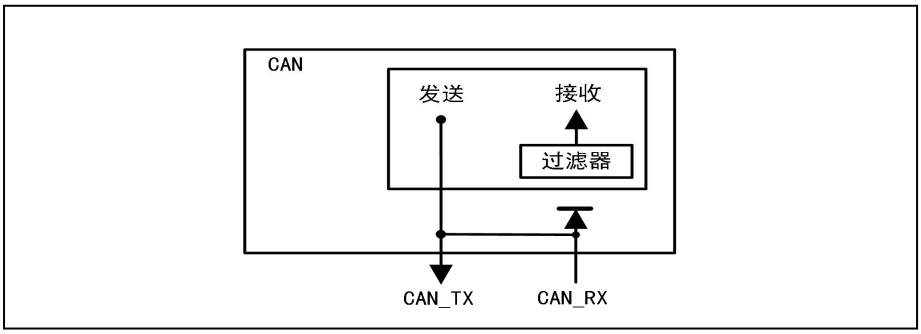
通过将(CAN_MCR 寄存器)的"LBMC"位置'1'，并且将(CAN_CR1 寄存器)的"TXRQ"位置'1'，以令 CAN 工作于只发送模式，并产生一个"只发送请求"。

在只发送模式下，CAN_TX 和 CAN_RX 内部短接，CAN_TX 引脚发送的报文同步 CAN_RX，此时 CAN_RX 引脚仍为输入状态，但外部仪器可以在 CAN_RX 上观测到与 CAN_TX 相同的波形。

在功能上，此模式下，CAN_RX 和过滤器以及后级的 FIFO 和邮箱隔离，CAN_RX 上的数据也不会反应到邮箱上面，邮箱读恒为 0，相应的接收邮箱标志位和中断无意义。

CAN 总线上，与 CAN 通信的其他单元向 CAN 发送的任何和消息都不会得到 ACK，CAN 的报文发送也不会受其他通信单元的影响。

图 25-4 CAN 工作在只发送模式



25.3.4.3 环回模式

通过将(CAN_MCR 寄存器)的"LBMC"位置'1'，并且将(CAN_CR1 寄存器)的"LBTRQ"位置'1'，以令 CAN 工作于环回模式，并产生一个"环回发送请求"。

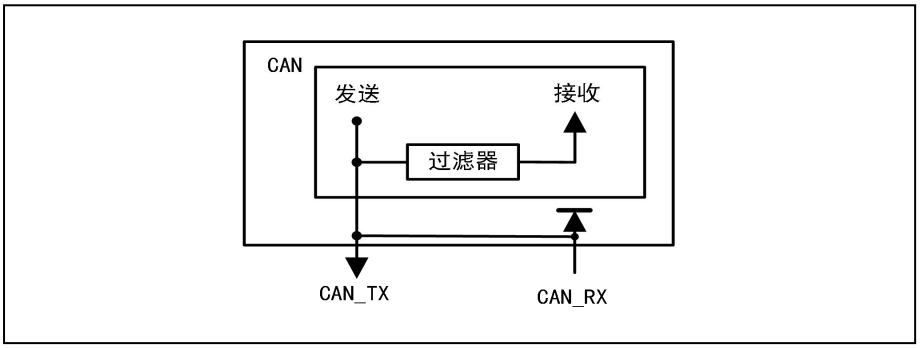
跟只发送模式类似，CAN_TX 和 CAN_RX 内部短接，此时 CAN_RX 引脚仍为输入状态，但外部仪器可以在 CAN_RX 上观测到与 CAN_TX 相同的波形。

但在环回模式下，CAN 把发送的报文当作接收的报文并保存(如果可以通过接收过滤器)在接收邮箱里。

环回模式可用于自测试。为了避免外部的影响，在环回模式下 CAN 内核忽略确认错误(在数据/远程帧的确认位时刻，不检测是否有显性位)。在环回模式下，CAN 在内部把 TX 输出回馈到 RX 输入上，而完全忽略 CAN_RX 引脚的实际状态。发送的报文可以在 CAN_TX 引脚上检测到。

CAN 总线上，与 CAN 通信的其他单元向 CAN 发送的任何和消息都不会得到 ACK，CAN 的报文发送也不会受其他通信单元的影响。

图 25-5 CAN 工作在环回模式



www.pai-ic.com | pengpai microelectronics

25.3.5 发送报文

邮箱是软件和硬件之间传递报文的接口。邮箱包含了所有跟报文有关的信息：标识符、数据、控制、帧格式信息。

注意：接收邮箱和发送邮箱共用一组寄存器，但程序读/写时，这些寄存器的内部映射地址不同，读取和写入是独立的。

25.3.5.1 发送管理

当上一帧报文发送完成((CAN_SR 寄存器)的"TXMC"位为'1')，或者发送邮箱释放((CAN_SR 寄存器)的"TXMR"位为'1')，根据要发送的帧格式，在相应的邮箱报文寄存器组中，把待发送报文的各种信息设置好，通过将(CAN_CR1 寄存器)的"TXRQ"位置'1'，以产生发送报文请求，将待发送的报文传输至 CAN 总线上。

当报文发送完成，发送邮箱为空，发送邮箱由硬件自动清空，且"TXMR"位和"TXMC"位由硬件自动置'1'。此时若使能了(CAN_IER 寄存器)中的邮箱报文发送完成中断，则 CAN 将同步产生一个中断到 NVIC。

25.3.5.2 优先级和仲裁机制

根据 CAN 标准，标识符数值最低的报文具有最高的优先级。

标识符属于一帧报文中的仲裁段，当两个以上的单元同时开始发送报文时，在总线上，各报文的仲裁段的每个位都会进行逐个仲裁比较，仲裁依据哪帧报文中“连续输出显性电平最多”的原则判断，连续输出显性电平最多的报文，被仲裁为最高优先级。

仲裁获胜(被判定为优先级最高)的单元可继续发送消息，仲裁失利的单元则立刻停止发送而进行接收工作，等待总线空闲时候再向总线发送报文。更多信息，请参考 CAN 标准中的相关内容。

CAN 提供了一个仲裁失败日志寄存器(CAN_ALLR)，当 CAN 发送报文时，如果产生仲裁失败，则"AFL[4:0]"会记录详细的仲裁失败信息。

如果需要，还可以通过将(CAN_IER 寄存器)的"AFI"位置'1'以使能仲裁失败中断，此时若产生仲裁失败，则 CAN 将同步产生一个中断到 NVIC，且(CAN_ISR 寄存器)中的"AFI"位被硬件同步置'1'。

25.3.5.3 发送中止

通过对(CAN_CR 寄存器)的 TXARQ 位置'1'，可以中止发送请求。如果发送邮箱处于发送状态，那么中止请求可能导致以下 2 种结果：

- 如果发送邮箱中的报文被成功发送，那么发送邮箱清空，并且(CAN_SR 寄存器)的"TXMC"位和"TXMR"位被硬件置'1'。
- 如果发送邮箱中的报文发送失败，那么发送邮箱清空，然后发送请求被中止，且(CAN_SR 寄存器)的"TXMR"位被硬件置'1'，"TXMC"位则被硬件清'0'。

25.3.5.4 禁止重发机制

通过对(CAN_CR 寄存器)的"TXRQ"和"TXARQ"位同时置'1'，来让硬件工作在该模式。在该模式下，如果发送操作失败了，不管是由于仲裁丢失或出错，硬件都不会再自动发送该报文，当前报文的发送操作只会执行一次。

www.pai-ic.com | pengpai microelectronics

25.3.6 接收报文

邮箱是软件和硬件之间传递报文的接口。邮箱包含了所有跟报文有关的信息：标识符、数据、控制、帧格式信息。

注意：接收邮箱和发送邮箱共用一组寄存器，但程序读/写时，这些寄存器的内部映射地址不同，读取和写入是独立的。

25.3.6.1 接收管理

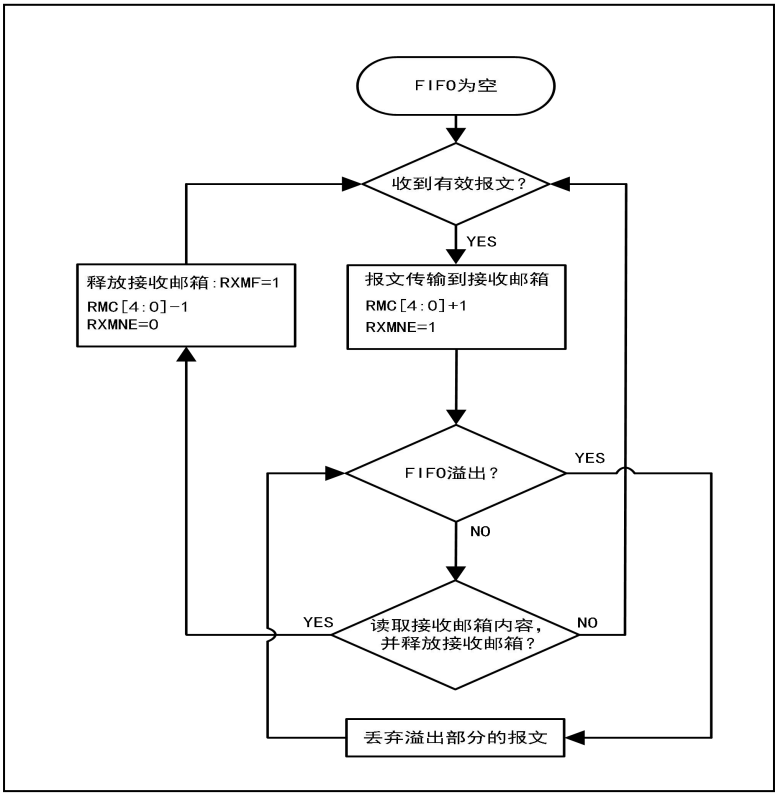
接收到的有效报文，被存储在 64Byte 邮箱深度的 FIFO 中。FIFO 完全由硬件来管理，从而节省了 CPU 的处理负荷，简化了软件并保证了数据的一致性。

接收邮箱为空时，FIFO 中缓冲的数据，按照“先入先出”的原则，被硬件自动传输到接收邮箱，应用程序只能通过读取邮箱，来读取 FIFO 中最先收到的报文。

当接收邮箱非空时(CAN_SR 寄存器)的”RXMNE”位为’1’，如果在(CAN_IER 寄存器)中使能了接收邮箱非空中断，则 CAN 将同步产生一个中断到 NVIC。此时程序如果读取并释放了接收邮箱(CAN_CR1 寄存器)的”RXRF”位置’1’，则根据 FIFO 有以下两种情况：

- FIFO 为空时，接收邮箱读为 0
- FIFO 不为空时，下一帧有效报文从 FIFO 转移至邮箱，接收报文计数器递增。

图 25-6 CAN 的接收管理



25.3.6.2 有效报文

根据 CAN 协议，当报文被正确接收(直到 EOF 域的最后一位都没有错误)，且通过了标识符过滤，那么该报文被认为是有效报文。请参考”报文过滤器”一节描述。

www.pai-ic.com | pengpai microelectronics

25.3.6.3 FIFO 管理

FIFO 最多缓冲 64Byte 数据，当报文数据通过过滤器，CAN 在解析完报文之后，会存入 FIFO 当中。

一个接收报文计数器((CAN_RMCNT 寄存器)的"RMC[4:0]"位)则用于辅助用户判断当前 FIFO 接收了多少帧有效报文，每成功接收到一帧有效报文，RMC[4:0]+1，每当 FIFO 空间中的数据在接收邮箱释放之后被转移至接收邮箱时，RMC[4:0]-1。

根据上述两个计数器的特性，用户能够灵活决定 CAN 的读取时机，以最大化的降低对处理器的资源占用。

实际当中，标准帧和数据帧报文的长度不同，数据段长度也可能存在差异，报文的总的长度并非固定的，因此其占用的 FIFO 空间大小并不固定，下面两张表格列举了标准帧和扩展帧，在数据段为最大的 8 个字节时，对 FIFO 空间的占用情况：

表 25-2 标准帧字段描述和 FIFO 占用表

缓冲字段	字段描述	FIFO 空间占用
报文格式信息	包含 CAN 从报文解析出的格式信息(1)	1Byte
ID[28:21]	ID 的高 8 位	1Byte
ID[20:18]	ID 的低 3 位	1Byte
DATA[1]	数据段的第 1Byte 数据	1Byte
DATA[2]	数据段的第 2Byte 数据	1Byte
DATA[3]	数据段的第 3Byte 数据	1Byte
DATA[4]	数据段的第 4Byte 数据	1Byte
DATA[5]	数据段的第 5Byte 数据	1Byte
DATA[6]	数据段的第 6Byte 数据	1Byte
DATA[7]	数据段的第 7Byte 数据	1Byte
DATA[8]	数据段的第 8Byte 数据	1Byte

表 25-3 扩展帧字段描述和 FIFO 占用表

缓冲字段	字段描述	FIFO 空间占用
报文格式信息	包含 CAN 从报文解析出的格式信息(1)	1Byte
ID[28:21]	ID 的最高 8 位	1Byte
ID[20:13]	ID 的次高 8 位	1Byte
ID[12:5]	ID 的次低 8 位	1Byte
ID[4:0]	ID 的最低 5 位	1Byte
DATA[1]	数据段的第 1Byte 数据	1Byte
DATA[2]	数据段的第 2Byte 数据	1Byte
DATA[3]	数据段的第 3Byte 数据	1Byte
DATA[4]	数据段的第 4Byte 数据	1Byte
DATA[5]	数据段的第 5Byte 数据	1Byte
DATA[6]	数据段的第 6Byte 数据	1Byte
DATA[7]	数据段的第 7Byte 数据	1Byte
DATA[8]	数据段的第 8Byte 数据	1Byte

注:(1)中的内容，记录了 DLC 段和控制段的相关内容，体现到了(CAN_MMFR 寄存器)当中。

www.pai-ic.com | pengpai microelectronics

25.3.6.4 FIFO 溢出

FIFO 最多缓冲 64Byte 数据，如果没有及时读取接收邮箱中的报文并且将(CAN_CR1 寄存器)的”RXRF”位置’1’以释放接收邮箱，则当第 65Byte 数据来临时，该字节数据将被丢弃，CAN 产生 FIFO 数据溢出。

此时，(CAN_SR 寄存器)的”RXFO”位被硬件置’1’，如果使能了(CAN_IER 寄存器)中的”接收 FIFO 数据溢出中断”，则 CAN 将同步产生一个中断到 NVIC，并且(CAN_ISR 寄存器)的”RXFOI”位被硬件自动置’1’。

FIFO 溢出状态只能由软件清除，通过将(CAN_CR1 寄存器)的”CFO”位置’1’以清除相应的标志。

www.pai-ic.com | pengpai microelectronics

25.3.7 报文过滤器

在 CAN 协议里，报文的标识符不代表节点的地址，而是跟报文的内容相关的。因此，发送者以广播的形式把报文发送给所有的接收者。节点在接收报文时根据标识符的值决定软件是否需要该报文；如果需要，就拷贝到 FIFO 里；如果不需要，报文就被丢弃且无需软件的干预。

为满足这一需求，CAN 控制器为应用程序提供了 1 个可配置的寄存器组，这个寄存器组支持被配置为单过滤器或双过滤器模式，以便只接收那些软件需要的报文。硬件过滤的做法节省了 CPU 开销，否则就必须由软件过滤从而占用一定的 CPU 开销。

寄存器组由 2 组 32 位寄存器：CAN_FMRx 和 CAN_FCRx 组成，每组寄存器包含 4 个寄存器，CAN_FMRx 器组的每个寄存器都集成了一个 8bit 位宽的”掩码”，CAN_FCRx 器组的每个寄存器都集成了一个 8bit 位宽的”校对码”，它们与从总线上接收的报文之间的关系，可以用下表体现：

表 25-4 过滤器真值表

掩码 bit	校对码 bit	报文数据 bit	是否接受
1	x	x	是
0	0	0	是
0	0	1	否
0	1	0	否
0	1	1	是

注意：上表仅列举过滤器和报文数据间的“位”的关系，是否接受一帧报文并存入 FIFO，必须以一帧报文数据完全通过过滤器为前提。

25.3.7.1 屏蔽位模式

为了过滤一组标识符，可以令滤波器工作在在屏蔽位模式下。在屏蔽位模式下，可以将报文数据中需要过滤的数据分为：

- 不用关心的位。过滤器将不去对比这些位，这些位将直接通过过滤器。
- 必须匹配的位。过滤器将一一对比这些位，一旦位不匹配，整帧报文将被丢弃。

通过配置掩码寄存器的相应位为’1’以选择不用关心的位。通过配置校对码寄存器的相应位以筛选必须匹配的位。

25.3.7.2 标识符列表模式

为了过滤一个标识符，可以令滤波器工作在标识符列表模式下。在标识符列表模式下，掩码寄存器的所有位都将被配置为’0’，此时仅校对码寄存器中的位有意义，滤波器将对比所有校对码寄存器中的位和报文数据中的位是否匹配，一旦位不匹配，整帧报文将被丢弃。

www.pai-ic.com | pengpai microelectronics

25.3.7.3 过滤器的工作模式

过滤器支持在两种工作模式下运行：

- 单过滤器模式
- 双过滤器模式

通过配置(CAN_MCR 寄存器)的"FTM 位"以选择过滤器的工作模式，当过滤器处于单过滤器模式时，仅一个过滤器可用于过滤总线上接收到的报文，这个过滤器的位宽支持过滤至数据段；当过滤器处于双过滤器模式时，过滤器寄存器组将拆分出两个过滤器，这个过滤器的位宽将缩短，如下图所示。

图 25-7 过滤器寄存器组和报文的对应关系



注意：过滤器寄存器组在过滤报文的过程中将损失一些过滤的比特位，这些损失在不同的工作模式和不同的报文帧格式上有不同的体现，损失的过滤比特位，配置无意义。

www.pai-ic.com | pengpai microelectronics

25.3.8 位时序

由发送单元在非同步的情况下发送的每秒钟的位数称为波特率。一个位可分为 4 段：

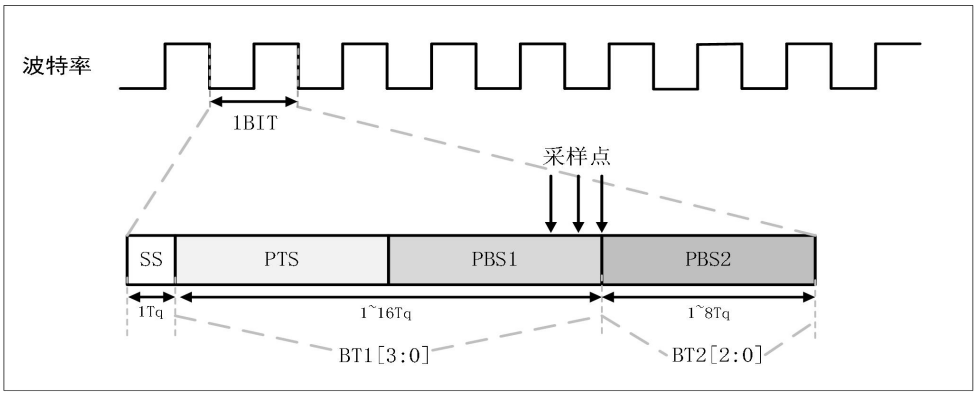
- 同步段(SS)，通常期望位的变化发生在该时间段内。
- 传播时间段(PTS)，用于吸收网络上的物理延迟的段，如节点的输入输出延迟，总线传播延迟等……
- 相位缓冲段 1(PBS1)，补偿因网络中不同节点的频率差异所造成的相位正向漂移。
- 相位缓冲段 2(PBS2)，补偿因网络中不同节点的频率差异所造成的相位负向漂移。

这些段又由可称为 Time Quantum(以下称为 Tq)的最小时间单位构成，1 位分为 4 个段，每个段又由若干个 Tq 构成，这称为位时序。

MCU 支持在一定范围内任意的设定位时序。通过设定位时序，多个单元可同时采样，也可任意设定采样点。

同步段(SS)宽度为固定的 1Tq；传播时间段(PTS)和相位缓冲段 1(PBS1)由”BT1[3:0]”位统一配置，宽度范围为 1~16Tq；相位缓冲段 2(PBS2)由”BT2[3:0]”位配置，宽度范围为 1~8Tq，如下图所示。

图 25-8 CAN 通讯的位时序



CAN 集成了一个 16 位的单元时间 Tq 预分频器，预分频器支持 1 至 65536 之间的任意数值对 CAN 时钟进行分频，以获得 CAN 的单元时间 Tq 的频率 f_{TP}：

$$f_{TP}=\frac{PCLK}{2*(TQP[15:0]+1)}$$

CAN 的位由各个段组成，各个段由单位时间 Tq 组成，故 CAN 的波特率 f_{BPS} 有：

$$f_{BPS}=\frac{f_{TP}}{(1+(BT1[3:0]+1)+(BT2[2:0]+1)}$$

注意：

1. 为了避免软件的编程错误，对位时序寄存器(BTR1 和 BTR2)的设置，只能在 CAN 处于初始化模式下进行配置

2. 关于 CAN 位时间特性的更多信息，请参考 CAN 标准。

www.pai-ic.com | pengpai microelectronics

25.3.8.1 再同步和采样点

因时钟频率偏差、传送延迟等因素，各单元之间的通信存在同步误差。

误差的消除可以分为：

- 硬同步
- 再同步

在总线刚离开空闲状态的时候，在帧头的位置都会进行一次同步，此时所有的节点位时间重新开始，这称之为硬同步。但硬同步时只是在有帧起始信号时起作用，无法确保后续一连串的位时序都是同步的，这个时候就需要进行再同步(或者重同步)。

再同步的同步时机为采样点位置，当 CAN 检测到总线上存在相位差的时候，通过延长 PBS1 段或缩短 PBS2 段来获得同步。

PBS1 和 PBS2 段的延长/缩短的时间单位为 Tq，其上限由再同步跳转宽度(SJW)决定：

$$T_{SJW} = Tq \times (\mathrm{SJW}[1:0] + 1)$$

采样点是接收节点判断信号逻辑的位置，CAN 通讯属于异步通讯，需要通过不断的重新同步才能保证收发节点的采样准确，所以 SJW 决定了接收节点是否能有比较好的兼容性，T_{SJW} 的具体时间长度由 CAN 根据采样点上检测到的相位差自动控制。

注意：更多的采样点，将使得再同步更加精确，但也增加了 CAN 的负担。故总线在相位缓冲段 1(PBS1)中将被采样 3 次的应用，推荐在小于 100Kbps 的波特率下应用

www.pai-ic.com | pengpai microelectronics

25.3.9 出错管理

出错管理的核心为一组发送/接收错误计数器构成。

这组错误计数器用于支持 CAN 标准中的错误状态的判定，一个独立于 CAN 标准外的额外预警值功能，还支持用户扩展错误计数的预警功能。

一个错误日志寄存器，用于记录错误的类型和错误的日志信息，与错误计数器相互配合，支持用户更快的定位到 CAN 单元通讯时，发生错误的具体信息。

25.3.9.1 错误状态

CAN 单元始终处于以下 3 种状态之一：

- 主动错误状态
- 被动错误状态
- 总线关闭状态

这些状态依靠发送错误计数器和接收错误计数器来管理，根据计数值决定进入何种状态。错误状态和计数值的关系如下表：

表 25-5 错误状态和计数值

单元错误状态	发送错误计数值(TEC)		接收错误计数值(REC)
主动错误状态	0~127	且	0~127
被动错误状态	128~255	或	128~255
总线关闭状态	256		

注意：当初始化模式下，将 TEC 或 REC 配置为 255 时，也将触发总线关闭状态。

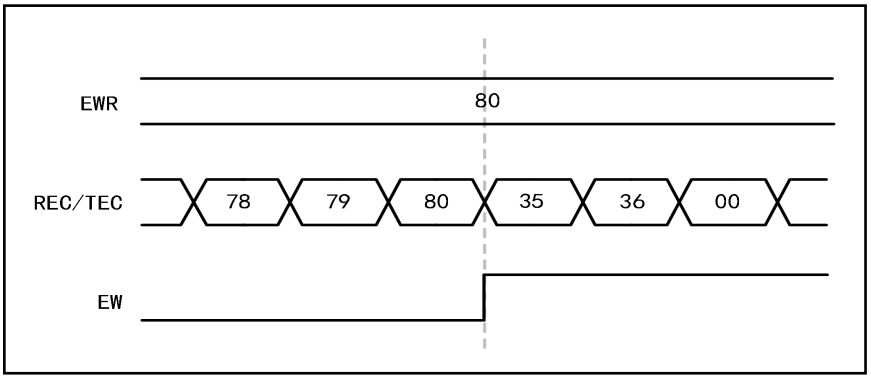
25.3.9.2 错误预警

错误预警用于支持用户更为细分的错误状态需求，通过错误预警功能，用户可以在 CAN 标准所规定的三种状态之外，自定义”第四种”错误状态，在这第四状态中，用户可以执行一些更稳健的措施，以防止错误计数器继续计数，产生更严重的后果。

通过配置(CAN_EWR 寄存器)，以设置错误预警值，当 TEC 或者 REC 与错误预警值匹配时，(CAN_SR 寄存器)中的”EW”位置’1’，直到 TEC 或者 REC 的计数值小于错误预警值，(CAN_SR 寄存器)中的”EW”位由硬件自动清’0’。

如有需要，可以使能(CAN_IER 寄存器)中的错误预警中断，当发生错误预警时，(CAN_ISR 寄存器)中的”EWI”位由硬件自动置’1’，且 CAN 将同步产生一个中断到 NVIC。

图 25-9 错误预警机制



www.pai-ic.com | pengpai microelectronics

25.3.9.3 错误计数器

CAN 协议描述的出错管理，完全由硬件通过发送错误计数器(CAN_TECNT 寄存器)的”TEC”位，和接收错误计数器(CAN_RECNT 寄存器)的”REC”位来实现，其值根据错误的情况而增加或减少。关于 TEC 和 REC 管理的详细信息，请参考下表。

一次数据的接收和发送可能同时满足多个条件。

错误计数器在错误标志的第一个位出现的时间点上开始计数，更多内容，请参考 CAN 标准。

软件可以读出 TEC 和 REC 的值来判断 CAN 网络的稳定性。(CAN_ELOG 寄存器)提供了当前错误状态的详细信息。

当(CAN_IER 寄存器)的总线错误中断使能，总线上检测到的任一错误，均可产生中断到 NVIC，(CAN_ISR 寄存器)的”BEI”位被同步置’1’。

当错误计数器达到被动错误状态，如果(CAN_IER 寄存器)的被动错误中断使能，则同步产生中断到 NVIC，(CAN_ISR 寄存器)的”EPI”位被同步置’1’。

包括错误预警功能，这些根据错误计数器阶梯式递进的错误中断或标志，将提供灵活的出错管理。

表 25-6 错误计数值的变动条件

	接收和发送错误计数值的变动条件	发送错误计数值 (TEC)	接收错误计数值 (REC)
1	接收单元检测出错误时。 例外：接收单元在发送错误标志或过载标志中检测出“位错误”时，接收错误计数值不增加。	-	+1
2	接收单元在发送完错误标志后检测到的第一个位为显性电平时。	-	+8
3	发送单元在输出错误标志时。	+8	-
4	发送单元在发送主动错误标志或过载标志时，检测出位错误。	+8	-
5	接收单元在发送主动错误标志或过载标志时，检测出位错误。	-	+8
6	各单元从主动错误标志、过载标志的最开始检测出连续 14 个位的显性位时。 之后，每检测出连续的 8 个位的显性位时。	发送时+8	接收时+8
7	检测出在被动错误标志后追加的连续 8 个位的显性位时。	发送时+8	接收时+8
8	发送单元正常发送数据结束时(返回 ACK 且到帧结束也未检测出错误时)。	-1 TEC=0 时±0	-
9	接收单元正常接收数据结束时(直到 CRC 未检测出错误且正常返回 ACK 时)。	-	1≤REC≤127 时-1 REC=0 时±0 REC>127 时 设 REC=127
10	处于总线关闭态的单元，检测到 128 次连续 11 个位的隐性位。	TEC=0	REC=0

注意：错误计数器 TEC 和 REC 在正常模式下只读，在初始化模式下可读可写。

www.pai-ic.com | pengpai microelectronics

25.3.9.4 错误类型和错误日志

CAN 规范中规定的错误类型共有 5 种：

- 位错误
- 填充错误
- CRC 错误
- 格式错误
- ACK 错误

五种错误类型的详细信息，详见 CAN 标准描述，(CAN_ELOG 寄存器)的”ETYPE[1:0]”位记录了当前总线上发生的错误类型。”EL[4:0]”位记录了当前总线上发生的错误所在的位置，多种错误可能同时发生，因此这些符号位的数据更新是实时的。

表 25-7 错误日志

EL[4:0]	错误发生位置
0x02	错误发生在 ID28~ID21 中
0x03	错误发生在 SOF 段
0x04	错误发生在 SRR 位
0x05	错误发生在 IDE 位
0x06	错误发生在 ID20~ID18 中
0x07	错误发生在 ID17~ID13
0x08	错误发生在 CRC 段
0x0A	错误发生在数据段
0x0B	错误发生在 DLC
0x0C	错误发生在 RTR 位
0x0E	错误发生在 ID4~ID0
0x0F	错误发生在 ID12~ID5
0x11	错误发生在错误帧的主动错误标志段
0x12	错误发生在帧间隔的间隔符(IFS)中
0x13	错误发生在错误帧的错误标志重叠部中的容许显性位
0x16	错误发生在错误帧的被动错误标志段
0x17	错误发生在错误帧的错误界定符
0x18	错误发生在 CRC 界定符
0x19	错误发生在 ACK
0x1A	错误发生在 EOF 段
0x1B	错误发生在 ACK 界定符
0x1C	错误发生在过载帧的过载标志

25.3.9.5 离线恢复

当错误计数器(TEC/REC)>255 时，CAN 进入总线关闭(离线)状态，此时(CAN_SR 寄存器)的”BCS”位被硬件置’1’。在总线关闭状态下，CAN 无法接收或发送报文。

离线恢复机制支持在等到 CAN 标准中所描述的恢复过程(CAN_RX 上监测到 128 次 11 个连续的隐性位)之后，将 CAN 由总线关闭状态，切换到主动错误状态。

注： 为了完成恢复过程，CAN 必须工作在正常模式。

www.pai-ic.com | pengpai microelectronics

25.4 CAN 寄存器描述

25.4.1 CAN 控制和状态寄存器组

25.4.1.1 CAN 模式控制寄存器(CAN_MCR)

Mode control register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	SLPM	FTM	LBMC	SILM	OPM
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

位 0	OPM：工作模式控制(operation mode control) 0：　正常模式 1：　初始化模式 ***注：当进入初始化模式时，任何正常接收或发送的消息都会被中止（异常退出）***
位 1	SILM：静默模式控制(Silent mode control) 0：　静默模式关闭 1：　静默模式开启
位 2	LBMC：环回模式控制(Loop back Mode Control) 0：　环回模式关闭 1：　环回模式开启
位 3	FTM：过滤器模式控制(Filter mode control) 0：　双过滤器模式，4Byte 宽度的过滤器被拆分为 2 个过滤器 1：　单过滤器模式，4Byte 宽度的过滤器共同组成 1 个过滤器
位 4	SLPM：睡眠模式控制(Sleep mode control) 0：　睡眠模式关闭 1：　睡眠模式开启 ***注：仅当 CAN 无中断发生，且 CAN 总线处于空闲状态时才能开启睡眠模式***
位 31：5	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.1.2 CAN 控制寄存器 1(CAN_CR1)

control register 1
(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	LBTRQ	CFO	RXRF	TXARQ	TXRQ
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**TXRQ**：发送报文请求**(Transmit request)** 该位由软件置 1，硬件自动清 0 0：　报文开始发送，或未请求过邮箱发送。 1：　请求发送邮箱中的报文
位 1	**TXARQ**：报文中止发送请求**(Transmit abort request)** 该位由软件置 1，硬件自动清 0 0：　上一次邮箱中报文的发送请求中止成功 1：　中止当前邮箱中报文的发送请求 ***注：*** ***1. 如果邮箱中没有等待发送的报文，则对该位置 1 没有任何效果。*** ***2. 当 TXRQ 与 TXARQ 同时置 1 时，禁止重发机制，当报文发送错误不再重发当前报文。***
位 2	**RXRF**：释放接收邮箱**(Release receive mailbox)** 该位由软件置 1，硬件自动清 0 0：　上一次接收邮箱释放成功 1：　释放接收邮箱
位 3	**CFO**：清除 FIFO 数据溢出标志**(Clear FIFO overflow flag)** 0：　无动作 1：　清除 FIFO 数据溢出标志
位 4	**LBTRQ**：环回发送请求**(Loop back Transmit request)** 0：　无动作 1：　请求环回发送邮箱中的报文 ***注：该位和 TXRQ 同时置位则，忽略该位置位***
位 31：5	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.1.3 CAN 状态寄存器(CAN_SR)

status register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	BCS	EW	TBSY	RBSY	TXMC	TXMR	RXFO	RXMNE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	1	1	1	1	0	0

位 0	**RXMNE**：接收邮箱非空标志**(Receive mailbox is no empty flag)** 0：　接收邮箱为空 1：　接收邮箱非空，邮箱中的有效报文正在等待被读取 ***注：该标志只读，读取邮箱中的报文后，该标志由硬件自动清除。***
位 1	**RXFO**：接收 FIFO 数据溢出标志**(Receive FIFO overflow flag)** 0：　无接收 FIFO 数据溢出 1：　接收 FIFO 数据溢出，报文丢失 ***注：该标志只读，可通过(CR1 寄存器)的"CFO"位置 1 以清除该标志***
位 2	**TXMR**：发送邮箱释放标志**(Transmit mailbox Release flag)** 0：　发送邮箱未释放，总线中正有报文发送 1：　发送邮箱释放，当前报文发送完毕 ***注：即使是总线关闭，该位仍为 1***
位 3	**TXMC**：邮箱报文发送完成标志**(Transmit mailbox completion flag)** 0：　邮箱报文发送未完成 1：　邮箱报文发送完成
位 4	**RBSY**：接收忙标志**(Receive busy flag)** 0：　接收空闲 1：　接收忙，CAN 总线处于接收报文状态，有报文正在通过过滤器。 ***注：*** ***1. 初始化模式进入正常模式时，该位由硬件清 0*** ***2. 当 RXMNE 为 1 时，该标志延时 4 个波特率周期后，由硬件自动清除***
位 5	**TBSY**：发送忙标志**(Transmit busy flag)** 0：　发送空闲 1：　发送忙，CAN 总结处于发送报文状态 ***注：初始化模式进入正常模式时，该位由硬件清 0***
位 6	**EW**：错误预警标志**(Error warning flag)** 0：　错误计数器未达到预警值 1：　错误计数器达到预警值

www.pai-ic.com | pengpai microelectronics

位 7	BCS：总线连接状态标志(Bus connection status flag) 0： CAN 与总线正常连接 1： CAN 处于总线关闭状态，CAN 与总线断开连接。
位 31：8	保留。必须保持为默认值

25.4.1.4 CAN 中断状态寄存器(CAN_ISR)

Interrupt status register
(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	BEI	AFI	EPI	WKUI	RXFOI	EWI	TXMCI	RXMNEI
R/W	Res	Res	Res	Res	Res	Res	Res	Res	R	R	R	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	RXMNEI：接收邮箱非空中断标志(Receive mailbox is no empty interrupt flag) 0： 接收邮箱为空，没有中断发生 1： 发生接收邮箱非空中断，邮箱中的有效报文正在等待被读取 ***注：该标志只读，释放接收邮箱后，该标志由硬件自动清除。***
位 1	TXMCI：邮箱报文发送完成中断标志(Transmit mailbox completion interrupt flag) 0： 邮箱报文发送未完成，没有中断发生 1： 发生邮箱报文发送完成中断，该位读完清 0
位 2	EWI：错误预警中断标志(Error warning interrupt flag) 0： 错误计数器未达到预警值，没有中断发生 1： 发生错误预警中断，该位读完清 0
位 3	RXFOI：接收 FIFO 数据溢出中断标志(Receive FIFO overflow interrupt flag) 0： 无接收 FIFO 数据溢出，没有中断发生 1： 发生接收 FIFO 数据溢出，报文丢失，该位读完清 0
位 4	WKUI：唤醒中断标志(wake up interrupt flag) 0： 无唤醒中断发生 1： 发生唤醒中断，该位读完清 0
位 5	EPI：被动错误中断标志(error passive interrupt flag) 0： 无被动错误中断发生 1： 发生被动错误中断或 CAN 处于静默模式，该位读完清 0 ***注：当 EPI 置 1，在清 0 之后，错误计数超过 127 也不会再次置位 EPI。当错误计数器从<127 的值开始计数到≥127 时，该位才能够再次置 1***

www.pai-ic.com | pengpai microelectronics

位 6	**AFI**：仲裁失败中断标志**(Arbitration failed interrupt flag)** 0：　无仲裁失败发生 1：　发生仲裁失败中断，该位读完清 0
位 7	**BEI**：总线错误中断标志**(Bus error interrupt flag)** 0：　无总线错误发生 1：　发生总线错误中断，该位读完清 0
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.1.5 CAN 中断使能寄存器(CAN_IER)

Interrupt enable register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	BEI	AFI	EPI	WKUI	RXFOI	EWI	TXMCI	RXMNEI
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**RXMNEI**：接收邮箱非空中断使能**(Receive mailbox is no empty interrupt enable)** 0：禁止接收邮箱非空中断 1：使能接收邮箱非空中断
位 1	**TXMCI**：邮箱报文发送完成中断使能**(Transmit mailbox completion interrupt enable)** 0：禁止邮箱报文发送完成中断 1：使能邮箱报文发送完成中断
位 2	**EWI**：错误预警中断使能**(Error warning interrupt enable)** 0：禁止错误预警中断 1：使能错误预警中断
位 3	**RXFOI**：接收 FIFO 数据溢出中断使能**(Receive FIFO overflow interrupt enable)** 0：禁止接收 FIFO 数据溢出中断 1：使能接收 FIFO 数据溢出中断
位 4	**WKUI**：唤醒中断使能**(wake up interrupt enable)** 0：禁止唤醒中断 1：使能唤醒中断
位 5	**EPI**：被动错误中断使能**(error passive interrupt enable)** 0：禁止被动错误中断 1：使能被动错误中断
位 6	**AFI**：仲裁失败中断使能**(Arbitration failed interrupt enable)** 0：禁止仲裁失败中断 1：使能仲裁失败中断
位 7	**BEI**：总线错误中断使能**(Bus error interrupt enable)** 0：禁止总线错误中断 1：使能总线错误中断
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.1.6 CAN 位时序寄存器 1(CAN_BTR1)

Bit timing register 1

该寄存器仅初始化模式下可写，正常模式下只读

(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	SJW[1:0]	
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	TQP[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 15：0	**TQP[15:0]**：时间单元 **Tq** 预分频器**(Tq prescaler)** TQP 包含了当前装入 Tq 预分频器寄存器的值，详见”位时序”一节描述
位 17：16	**SJW[1:0]**：再同步跳转宽度**(Resynchronization jump width)** 定义了再同步跳转宽度的上限时间，详见”位时序”一节描述
位 31：18	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.1.7 CAN 位时序寄存器 2(CAN_BTR2)

Bit timing register 2

该寄存器仅初始化模式下可写，正常模式下只读

(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	SPC	BT2[2:0]			BT1[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	**BT1[3:0]**：缓冲时间 **1(Buffer Time 1)** 这些位共同作用于 CAN 的波特率配置，详见”位时序”一节描述
位 6：4	**BT2[2:0]**：缓冲时间 **2(Buffer time 2)** 这些位共同作用于 CAN 的波特率配置，详见”位时序”一节描述
位 7	**SPC**：采样点控制**(Sampling point control)** 0：　总线在相位缓冲段 1(PBS1)中将被采样 3 次，采样点以 PBS1 为终点，持续 3 个 Tp 单位时间。 1：　总线在相位缓冲段 1(PBS1)中将被采样 1 次 ***注：总线在相位缓冲段 1(PBS1)中将被采样 3 次的应用，推荐在小于 100Kbps 的波特率下应用***
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.1.8 CAN 仲裁失败日志寄存器(CAN_ALLR)

Arbitration lost log register

(地址偏移：0x2C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	AFL[4:0]				
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 4：0	**AFL[4:0]：仲裁失败位置(Arbitration failure location)** 0x00：仲裁失败出现在 ID28 位 0x01：仲裁失败出现在 ID27 位 …… 0x0A：仲裁失败出现在 ID18 位 0x0B：仲裁失败出现在 SRR 位 0x0C：仲裁失败出现在 IDE 位 0x0D：仲裁失败出现在 ID17 位 0x0E：仲裁失败出现在 ID16 位 …… 0x1E：仲裁失败出现在 ID0 位 0x1F：仲裁失败出现在 RTR 位
位 31：5	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.1.9 CAN 错误日志寄存器(CAN_ELOG)

Error log register

(地址偏移：0x30)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	ETYPE[1:0]		EDIR	EL[4:0]				
aR/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 4：0	**EL[4:0]**：错误发生位置**(Error location)** 详细参考” 错误类型和错误日志”一节：有关错误日志的内容。
位 5	**EDIR**：错误发生方向**(Error direction)** 0： 错误在发送时发生 1： 错误在接收时发生
位 7：6	**ETYPE[1:0]**：错误类型**(Error type)** 0x0： 位错误 0x1： 格式错误 0x2： 填充错误 0x3： CRC 错误或 ACK 错误
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.1.10 CAN 错误预警值寄存器(CAN_EWR)

Error warning register

该寄存器仅初始化模式下可写，正常模式下只读

(地址偏移：0x34)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	EWR[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0

位 7：0	**EWR[7:0]**：错误预警值**(Error warning Value)** 详细参考错误预警一节：有关 EWR 的更新和动作。 ***注：该位在正常模式下只读，在初始化模式下可读可写***
位 31：8	保留。必须保持为默认值

www.paj-ic.com | pengpai microelectronics

25.4.1.11 CAN 接收错误计数器(CAN_RECNT)

Receive error counter register

该寄存器仅初始化模式下可写，正常模式下只读

(地址偏移：0x38)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	REC[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**REC[7:0]**：接收错误计数器的值**(Receive error counter)** 接收错误计数值根据错误的情况有不同的变化，参考“出错管理”一节描述 ***注意：*** ***1. 该位在正常模式下只读，在初始化模式下可读可写*** ***2. 在自发自收或者静默模式下，计数器不工作***
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.1.12 CAN 发送错误计数器(CAN_TECNT)

Transmit error counter register

该寄存器仅初始化模式下可写，正常模式下只读

(地址偏移：0x3C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	TEC[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**TEC[7:0]**：发送错误计数器的值**(Transmit error counter)** 发送错误计数值根据错误的情况有不同的变化，参考“出错管理”一节描述 ***注意：*** ***1. 该位在正常模式下只读，在初始化模式下可读可写***
位 31：8	保留。必须保持为默认值

25.4.1.13 CAN 接收报文计数器(CAN_RMCNT)

Receive message counter register

(地址偏移：0x74)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	RMC[4:0]				
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R	R	R	R	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 4：0	**RMC[4:0]**：接收报文计数器的值**(Receive message counter)** 每当接收 FIFO 中接收到了一帧有效报文，接收报文计数器的值+1 每当接收邮箱被释放，FIFO 中新的一帧有效报文被转移到邮箱，接收报文计数器的值-1
位 31：5	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.2 CAN 邮箱标准帧报文寄存器组

这些寄存器仅在正常模式下有意义

25. 4. 2. 1 CAN 邮箱报文格式寄存器(CAN_MMFR)

Mailbox message format register
(地址偏移：0x40)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	FFC	RTR	-	-	DLC[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	DLC[3:0]：数据长度控制段配置(DLC config) 0x0： 0Byte 0x1： 1Byte …… 0x8： 8Byte 其他： 无效
位 5：4	保留。必须保持为默认值
位 6	RTR：远程传输请求配置(RTR config) 0： 数据帧 1： 遥控帧
位 7	FFC：帧格式配置(Frame format config) 0： 标准帧格式 1： 扩展帧格式
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.2.2 CAN 邮箱标准帧 ID 寄存器 1(CAN_MSIDR1)

Mailbox Standard frame identifier register 1

(地址偏移： 0x44)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	IDH[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**IDH[7:0]**：标准帧 ID 高字节**(ID high byte)** 标准帧 ID 共 11bit，IDH[7:0]和 IDL[2:0]共同组成了标准帧 ID
位 31：8	保留。必须保持为默认值

25.4.2.3 CAN 邮箱标准帧 ID 寄存器 2(CAN_MSIDR2)

Mailbox Standard frame identifier register 2

(地址偏移： 0x48)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	IDL[2:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 4：0	保留。必须保持为默认值
位 7：5	**IDL[2:0]**：标准帧 ID 低字节**(ID low byte)** 标准帧 ID 共 11bit，IDH[7:0]和 IDL[2:0]共同组成了标准帧 ID
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.2.4 CAN 邮箱标准帧数据寄存器(CAN_MSDRx)(x=1..8)

Mailbox Standard frame data register

(地址偏移： 0x4C + (x - 1)*4)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	DATA[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**DATA[7:0]**：标准帧数据(ID low byte) 标准帧报文的数据按照 MSB 的方式被存储在这些位当中，CAN_MSDR1 为最高 Byte，CAN_MSDR2 为次高 Byte……CAN_MSDR7 为次低 Byte，CAN_MSDR8 为最低 Byte
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.3 CAN 邮箱扩展帧报文寄存器组

这些寄存器仅在正常模式下有意义

25. 4. 3. 1 CAN 邮箱报文格式寄存器(CAN_MMFR)

Mailbox message format register
(地址偏移：0x40)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	FFC	RTR	-	-	DLC[3:0]			
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	Res	Res	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 3：0	DLC[3:0]：数据长度控制段配置(DLC config) 0x0： 0Byte 0x1： 1Byte …… 0x8： 8Byte 其他： 无效
位 5：4	保留。必须保持为默认值
位 6	RTR：远程传输请求配置(RTR config) 0： 数据帧 1： 遥控帧
位 7	FFC：帧格式配置(Frame format config) 0： 标准帧格式 1： 扩展帧格式
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.3.2 CAN 邮箱扩展帧 ID 寄存器 1(CAN_MEIDR1)

Mailbox Extended frame identifier register 1

(地址偏移： 0x44)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	IDA[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**IDA[7:0]**：扩展帧 ID 高字节 **A(ID high byte A)** 扩展帧 ID 共 29bit，IDA[7:0]、IDB[7:0]、IDC[7:0]和 IDD[4:0]共同组成了扩展帧 ID
位 31：8	保留。必须保持为默认值

25.4.3.3 CAN 邮箱扩展帧 ID 寄存器 2(CAN_MEIDR2)

Mailbox Extended frame identifier register 2

(地址偏移： 0x48)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	IDB[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**IDB[7:0]**：扩展帧 ID 高字节 **B(ID high byte B)** 扩展帧 ID 共 29bit，IDA[7:0]、IDB[7:0]、IDC[7:0]和 IDD[4:0]共同组成了扩展帧 ID
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.3.4 CAN 邮箱扩展帧 ID 寄存器 3(CAN_MEIDR3)

Mailbox Extended frame identifier register 3

(地址偏移： 0x4C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	IDB[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**IDC[7:0]**：扩展帧 ID 低字节 C(ID high byte C) 扩展帧 ID 共 29bit，IDA[7:0]、IDB[7:0]、IDC[7:0]和 IDD[4:0]共同组成了扩展帧 ID
位 31：8	保留。必须保持为默认值

25.4.3.5 CAN 邮箱扩展帧 ID 寄存器 4(CAN_MEIDR4)

Mailbox Extended frame identifier register 4

(地址偏移： 0x50)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	IDD[4:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 2：0	保留。必须保持为默认值
位 7：3	**IDD[4:0]**：扩展帧 ID 低字节 D(ID high byte D) 扩展帧 ID 共 29bit，IDA[7:0]、IDB[7:0]、IDC[7:0]和 IDD[4:0]共同组成了扩展帧 ID
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.3.6 CAN 邮箱扩展帧数据寄存器(CAN_MEDRx)(x=1..8)

Mailbox Extended frame data register

(地址偏移： 0x54 + (x - 1)*4)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	DATA[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**DATA[7:0]**：扩展帧数据(ID low byte) 扩展帧报文的数据按照 MSB 的方式被存储在这些位当中，CAN_MEDR1 为最高 Byte，CAN_MEDR2 为次高 Byte……CAN_MEDR7 为次低 Byte，CAN_MEDR8 为最低 Byte
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.4 CAN 过滤器寄存器组

这些寄存器仅在初始化模式下有意义

25. 4. 4. 1 CAN 过滤器校对码寄存器(CAN_FCRx)(x=1..4)

Filter check register

(地址偏移：0x40 + (x - 1)*4)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	FCR[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**FCR[7:0]**：过滤器校对码**(Filter check)** 掩码和校对码共同组成了过滤器，详见” 报文过滤器”一节说明
位 31：8	保留。必须保持为默认值

25. 4. 4. 2 CAN 过滤器掩码寄存器(CAN_FMRx)(x=1..4)

Filter mask register

(地址偏移：0x50 + (x - 1)*4)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	FMR[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 7：0	**FMR[7:0]**：过滤器掩码**(Filter mask)** 掩码和校对码共同组成了过滤器，详见” 报文过滤器”一节说明
位 31：8	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

25.4.5 CAN 寄存器列表

CAN 控制和状态寄存器			
地址	**寄存器**	**描述**	**备注**
0x4001_5800	CAN_MCR	CAN 模式控制寄存器	CAN_MCR 说明
0x4001_5804	CAN_CR1	CAN 控制寄存器	CAN_CR1 说明
0x4001_5808	CAN_SR	CAN 状态寄存器	CAN_SR 说明
0x4001_580C	CAN_ISR	CAN 中断状态寄存器	CAN_ISR 说明
0x4001_5810	CAN_IER	CAN 中断使能寄存器	CAN_IER 说明
0x4001_5818	CAN_BTR1	CAN 位时序寄存器 1	CAN_BTR1 说明
0x4001_581C	CAN_BTR2	CAN 位时序寄存器 2	CAN_BTR2 说明
0x4001_582C	CAN_ALLR	CAN 仲裁失败日志寄存器	CAN_ALLR 说明
0x4001_5830	CAN_ELOG	CAN 错误日志寄存器	CAN_ELOG 说明
0x4001_5834	CAN_EWR	CAN 错误预警值寄存器	CAN_EWR 说明
0x4001_5838	CAN_RECNT	CAN 接收错误计数器	CAN_RECNT 说明
0x4001_583C	CAN_TECNT	CAN 发送错误计数器	CAN_TECNT 说明
0x4001_5874	CAN_RMCNT	CAN 接收报文计数器	CAN_RMCNT 说明
CAN 邮箱标准帧报文寄存器			
地址	**寄存器**	**描述**	**备注**
0x4001_5840	CAN_MMFR	CAN 邮箱报文格式寄存器	CAN_MMFR 说明
0x4001_5844	CAN_MSIDR1	CAN 邮箱标准帧 ID 寄存器 1	CAN_MSIDR1 说明
0x4001_5848	CAN_MSIDR2	CAN 邮箱标准帧 ID 寄存器 2	CAN_MSIDR2 说明
0x4001_584C	CAN_MSDR1	CAN 邮箱标准帧数据寄存器 1	CAN_MSDR1 说明
0x4001_5850	CAN_MSDR2	CAN 邮箱标准帧数据寄存器 2	CAN_MSDR2 说明
0x4001_5854	CAN_MSDR3	CAN 邮箱标准帧数据寄存器 3	CAN_MSDR3 说明
0x4001_5858	CAN_MSDR4	CAN 邮箱标准帧数据寄存器 4	CAN_MSDR4 说明
0x4001_585C	CAN_MSDR5	CAN 邮箱标准帧数据寄存器 5	CAN_MSDR5 说明
0x4001_5860	CAN_MSDR6	CAN 邮箱标准帧数据寄存器 6	CAN_MSDR6 说明
0x4001_5864	CAN_MSDR7	CAN 邮箱标准帧数据寄存器 7	CAN_MSDR7 说明
0x4001_5868	CAN_MSDR8	CAN 邮箱标准帧数据寄存器 8	CAN_MSDR8 说明

www.pai-ic.com | pengpai microelectronics

CAN 邮箱扩展帧报文寄存器			
地址	**寄存器**	**描述**	**备注**
0x4001_5840	CAN_MMFR	CAN 邮箱报文格式寄存器	CAN_MMFR 说明
0x4001_5844	CAN_MEIDR1	CAN 邮箱扩展帧 ID 寄存器 1	CAN_MEIDR1 说明
0x4001_5848	CAN_MEIDR2	CAN 邮箱扩展帧 ID 寄存器 2	CAN_MEIDR2 说明
0x4001_584C	CAN_MEIDR3	CAN 邮箱扩展帧 ID 寄存器 3	CAN_MEIDR3 说明
0x4001_5850	CAN_MEIDR4	CAN 邮箱扩展帧 ID 寄存器 4	CAN_MEIDR4 说明
0x4001_5854	CAN_MEDR1	CAN 邮箱扩展帧数据寄存器 1	CAN_MEDR1 说明
0x4001_5858	CAN_MEDR2	CAN 邮箱扩展帧数据寄存器 2	CAN_MEDR2 说明
0x4001_585C	CAN_MEDR3	CAN 邮箱扩展帧数据寄存器 3	CAN_MEDR3 说明
0x4001_5860	CAN_MEDR4	CAN 邮箱扩展帧数据寄存器 4	CAN_MEDR4 说明
0x4001_5864	CAN_MEDR5	CAN 邮箱扩展帧数据寄存器 5	CAN_MEDR5 说明
0x4001_5868	CAN_MEDR6	CAN 邮箱扩展帧数据寄存器 6	CAN_MEDR6 说明
0x4001_586C	CAN_MEDR7	CAN 邮箱扩展帧数据寄存器 7	CAN_MEDR7 说明
0x4001_5870	CAN_MEDR8	CAN 邮箱扩展帧数据寄存器 8	CAN_MEDR8 说明
CAN 邮箱过滤器寄存器			
地址	**寄存器**	**描述**	**备注**
0x4001_5840	CAN_FCR1	CAN 过滤器校对码寄存器 1	CAN_FCR1 说明
0x4001_5844	CAN_FCR2	CAN 过滤器校对码寄存器 2	CAN_FCR2 说明
0x4001_5848	CAN_FCR3	CAN 过滤器校对码寄存器 3	CAN_FCR3 说明
0x4001_584C	CAN_FCR4	CAN 过滤器校对码寄存器 4	CAN_FCR4 说明
0x4001_5850	CAN_FMR1	CAN 过滤器掩码寄存器 1	CAN_FMR1 说明
0x4001_5854	CAN_FMR2	CAN 过滤器掩码寄存器 2	CAN_FMR2 说明
0x4001_5858	CAN_FMR3	CAN 过滤器掩码寄存器 3	CAN_FMR3 说明
0x4001_585C	CAN_FMR4	CAN 过滤器掩码寄存器 4	CAN_FMR4 说明

www.pai-ic.com | pengpai microelectronics

26 片内闪存控制器(IFMC)

26.1 综述

MCU 提供最大 64K 字节的片内 Flash 闪存存储空间。
除了存储用户程序之外，这块片内 Flash 闪存还可以被用于存储一些数据；通过 IFMC 可以对 Flash 进行访问。

26.2 特性

IFMC 基本特性如下：

- 最大 64K 字节的片内 Flash 闪存可用空间
- 配置区和配置字
- 32 位的(字)编程操作
- 512 字节的(页)擦除操作
- 全片擦除操作
- 严格的读保护机制，当读保护解除，主程序区的所有内容将被擦除
- IFMC 快速操作：
  - 全片擦除最大 40mS
  - 页擦除最大 3mS
  - 单字节写操作最大 8.5uS
  - 读操作最快 30nS

www.pai-ic.com | pengpai microelectronics

26.3 功能描述

26.3.1 闪存模块组织

MCU 提供 16K 字节/32K 字节和 64K 字节三种 Flash 规格，Flash 的空间在不同的 Flash 规格下，有着不同的区域划分，如下图所示

图 26-1 64KB 规格下的 Flash 规格划分

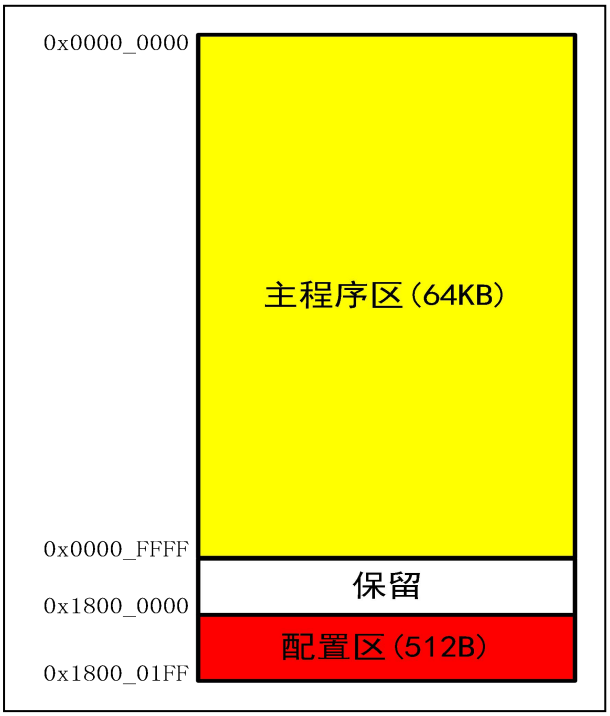
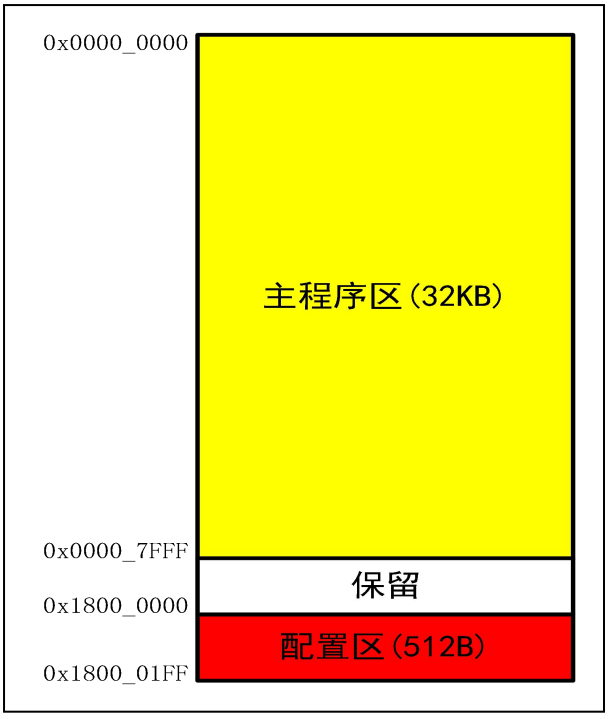
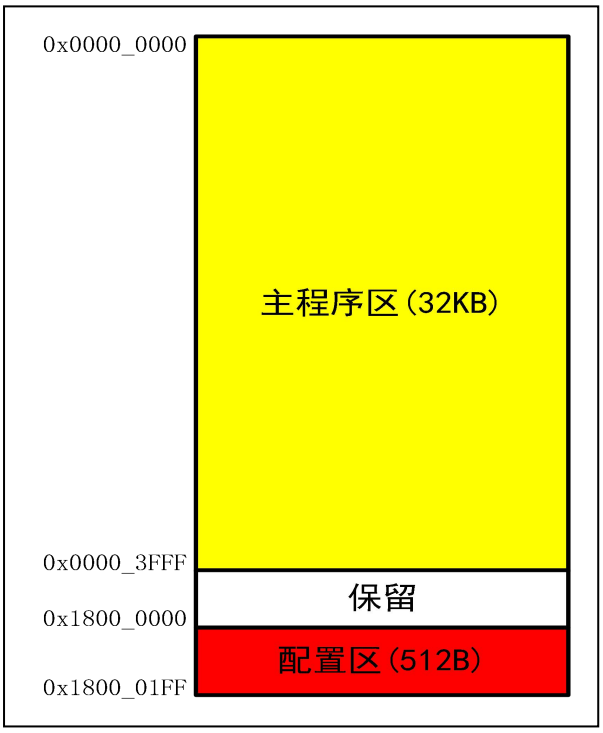


图 26-2 32KB 规格下的 Flash 规格划分



www.pai-ic.com | pengpai microelectronics

图 26-3 16KB 规格下的 Flash 规格划分



26.3.1.1 64K 字节规格

表 26-1 64K 字节规格

区域	大小	地址范围
主程序区	64KB	0x0000_0000 ~ 0x0000_FFFF
配置区	0.5KB	0x1800_0000 ~ 0x1800_01FF

26.3.1.2 32K 字节规格

表 26-2 32K 字节规格

区域	大小	地址范围
主程序区	32KB	0x0000_0000 ~ 0x0000_7FFF
配置区	0.5KB	0x1800_0000 ~ 0x1800_01FF

26.3.1.3 16K 字节规格

表 26-3 16K 字节规格

区域	大小	地址范围
主程序区	16KB	0x0000_0000 ~ 0x0000_3FFF
配置区	0.5KB	0x1800_0000 ~ 0x1800_01FF

www.pai-ic.com | pengpai microelectronics

表 26-4 闪存模块组织(64KB，主程序区 64KB，配置区 0.5KB)

区域	名称	地址范围	长度(字节)
主程序区	页 0	0x0000_0000~0x0000_01FF	512
	页 1	0x0000_0200~0x0000_03FF	512
	页 2	0x0000_0400 ~ 0x0000_05FF	512
	.	.	.
	.	.	.
	.	.	.
	页 127	0x0000_FE00 ~ 0x0000_FFFF	512
配置区	页 1	0x1800_0000 ~ 0x1800_01FF	512

表 26-5 闪存模块组织(32KB，主程序区 32KB，配置区 0.5KB)

区域	名称	地址范围	长度(字节)
主程序区	页 0	0x0000_0000~0x0000_01FF	512
	页 1	0x0000_0200~0x0000_03FF	512
	页 2	0x0000_0400 ~ 0x0000_05FF	512
	.	.	.
	.	.	.
	.	.	.
	页 63	0x0000_7E00 ~ 0x0000_7FFF	512
配置区	页 1	0x1800_0000 ~ 0x1800_01FF	512

表 26-6 闪存模块组织(16KB，主程序区 16KB，配置区 0.5KB)

区域	名称	地址范围	长度(字节)
主程序区	页 0	0x0000_0000~0x0000_01FF	512
	页 1	0x0000_0200~0x0000_03FF	512
	页 2	0x0000_0400 ~ 0x0000_05FF	512
	.	.	.
	.	.	.
	.	.	.
	页 31	0x0000_3E00 ~ 0x0000_3FFF	512
配置区	页 1	0x1800_0000 ~ 0x1800_01FF	512

www.pai-ic.com | pengpai microelectronics

26.3.2 读操作

IFMC 封装了一个读接口，这个接口的主要工作是产生读闪存的控制信号并获取 CPU 要求的指令，数据和指令通过这个接口被 CPU 取读或执行。
可以在地址空间直接对片内 Flash 寻址，任何 32 位数据的读操作都能访问闪存模块的内容并得到相应的数据。

26.3.2.1 访问时间调节器

为了保证读接口的控制信号，IFMC 在(控制寄存器 IFMC_CR)中提供了一个可配置的‘WAIT’位以控制读接口的时钟周期与闪存访问时间的比例。
‘WAIT’位给出了能够正确地读取数据时，闪存控制信号所需的时钟周期数目，片内存储器访问时间 t_{RIFMC} 必须如下式：

$$t_{RIFMC} = \frac{1}{(\frac{f_{HCLK}}{WAIT+1})}$$

其中：

- t_{RIFMC} 为片内存储器访问时间
- f_{HCLK} 为 HCLK 的频率

注意：片内存储器访问时间永远应当保证≥40nS

26.3.3 IFMC 安全机制

为避免错误的操作将 Flash 闪存中存储的用户程序覆盖而导致非预期的结果、在芯片复位后，IFMC 模块是被保护的。
这个保护 IFMC 的安全机制在用户操作(控制寄存器 IFMC_CR)时，执行下列操作：

- 获取 KEY[15:0]的值
- 判断 KEY[15:0]值与(地址寄存器 IFMC_AR)中的地址所属的 FLASH 区域是否一一对应
- 不满足对应的条件，将(IFMC_SR 寄存器)中的 KERR 位置‘1’

26.3.3.1 IFMC 解锁安全机制

通过写入特定的 KEY 值到(IFMC_CR)寄存器以解锁 IFMC 模块，这个特定的 KEY 值根据要操作的 Flash 闪存的区域有：

- 主程序区： 0xADEB
- 配置区： 0xC5AE

注意：KERR 位将被硬件置‘1’后，软件清除 KERR 位，并写入正确的 KEY 值或地址以恢复到正常工作。

www.pai-ic.com | pengpai microelectronics

26.3.4 IFMC 写入和擦除操作

IFMC 控制器集成了对内部 Flash 闪存进行擦除和编程的接口，使得应用程序无需关注内部 Flash 闪存在编程和擦除时的物理时序和逻辑控制。

只需对 IFMC 的相关寄存器进行读写操作，设定操作命令、地址和数据，即可对内部 Flash 闪存进行如下操作：

- 写操作
- 页擦除
- 全片擦除(仅主程序区)

注意：

1：写入前应确保单元数据为 0xFFFFFFF（擦除状态），否则将产生意外的数据

2：IFMC 对内部 Flash 闪存的擦写操作均以‘字(32bit)’为单位进行。

3：程序运行在 FLASH 并且执行 IFMC 操作时，程序将等待 IFMC 操作直到操作完毕

26.3.4.1 写入和擦除时钟配置

IFMC 的”写入和擦除”时钟由 HCLK 经(IFMC_PSC)寄存器的”PSC[7:0]”分频而来：

$$f_{IFMC} = \frac{f_{HCLK}}{PSC[7:0]}$$

其中：

- f_{IFMC} 为 IFMC 时钟的频率
- f_{HCLK} 为 AHB 时钟的频率

注意：IFMC 擦写时钟不应超过 1MHz

26.3.4.2 写操作

写操作以”字(32bit)”为单位进行，执行写操作前，应当确保下列前提：

- (IFMC_SR)寄存器 BSY 位为‘0’

一次完整的写操作应该如下列所示：

- (IFMC_AR)寄存器 AR 位置为正确的地址值
- (IFMC_DR)寄存器 DR 位写入数据
- (IFMC_CR)寄存器 CMD 位置为“0x00”
- (IFMC_CR)寄存器 MODE 位置‘1’
- (IFMC_CR)寄存器 KEY 位置为正确的 KEY 值
- (IFMC_CR)寄存器 STAR 位置‘1’，执行 IFMC 操作

特别地、当(IFMC_IE)寄存器中的”WCIE”位使能，完成一次写操作后，将产生一个中断请求到 NVIC。

注意：对于(IFMC_CR)寄存器的写入操作，应该是一次性的，可通过一个临时变量，存储所有对于(IFMC_CR)寄存器的配置，再一次性的赋值给(IFMC_CR)寄存器。

www.pai-ic.com | pengpai microelectronics

26.3.4.3 页擦除

页擦除以“512Byte”为单位进行，执行页擦除前，应当确保下列前提：

- (IFMC_SR)寄存器 BSY 位为‘0’

一次完整的页擦除应该如下列所示：

- (IFMC_AR)寄存器 AR 位置为目标页的起始地址值
- (IFMC_CR)寄存器 CMD 位置为“0x01”
- (IFMC_CR)寄存器 MODE 位置‘1’
- (IFMC_CR)寄存器 KEY 位置为正确的 KEY 值
- (IFMC_CR)寄存器 STAR 位置‘1’，执行 IFMC 操作

特别地、当(IFMC_IE)寄存器中的”PECIE”位使能，完成一次页擦除后，将产生一个中断请求到 NVIC。

注意：应当谨慎的使用页擦除操作，避免擦除到主程序的存放地址，引发意外的后果。

26.3.4.4 全片擦除

全片擦除将擦除主程序区的所有数据，执行全片擦除前，应当确保下列前提：

- (IFMC_SR)寄存器 BSY 位为‘0’
- 一次完整的全片擦除应该如下列所示：
- (IFMC_CR)寄存器 CMD 位置为“0x10”
- (IFMC_CR)寄存器 MODE 位置‘1’
- (IFMC_CR)寄存器 KEY 位置为正确的 KEY 值
- (IFMC_CR)寄存器 STAR 位置‘1’，执行 IFMC 操作

特别地、当(IFMC_IE)寄存器中的”CECIE”位使能，完成一次全片擦除后，将产生一个中断请求到 NVIC。

注意：

1. *全片擦除仅针对主程序区*
2. *执行全片擦除后，主程序区的所有数据将被清除，包括用户烧录到 Flash 中的程序*

www.pai-ic.com | pengpai microelectronics

26.3.5 配置区操作

无论 Flash 闪存的规格为哪一种，配置区的地址总是为 0x1800 0000 ~ 0x1800 01FF 。
配置区的访问基于 IFMC 控制器，且读无效。
在配置区中，有 3 个配置字用于配置下列功能：

- 用户定义 ID 值
- IAP 使能配置
- Flash 读保护

配置字的修改，均在发生一次“上电复位”或者“高级软件复位”后生效，此时，相关的参数将被映射到对应的寄存器中。

注意：烧录器提供了完整而便捷的配置区操作和普通烧录支持，推荐使用烧录器对配置区操作，烧录器可联系附近供应商提供。

表 26-7 用户配置字说明

地址	名称	说明	位域
0x1800 0000	UDID	**用户定义 ID 值(UDID)：** UDID 值在芯片上电之后被映射到“ID_UDID 寄存器”中，用户可以通过“ID_UDID 寄存器”便捷的获取 UDID 值，这个 32bit 的值可以方便的支持用户自身的版本管理。	位[31:0]
0x1800 0004	BCF	**保留**	位[9:0]
		IAP 模式使能(IAPE)： IAPE=0xD3：IAP 使能 IAPE=other：IAP 禁用	位[23:16]
		保留	位[31:24]
0x1800 0008	RDP	**Flash 读保护(RDP)：** RDP=0x15EC1CCA：Flash 将处于读保护状态 RDP=other: Flash 不处于读保护状态	位[31:0]

26.3.5.1 用户定义 ID(UDID)

通过配置字 UDID 或者烧录器以修改 UDID 值。
UDID 值被映射到“用户定义 ID 寄存器(ID_UDID)”中，用户可以通过 ID_UDID 寄存器便捷的获取 UDID 值，这个 32bit 的值可以方便的支持用户自身的版本管理。

www.pai-ic.com | pengpai microelectronics

26.3.5.2 IAP 功能

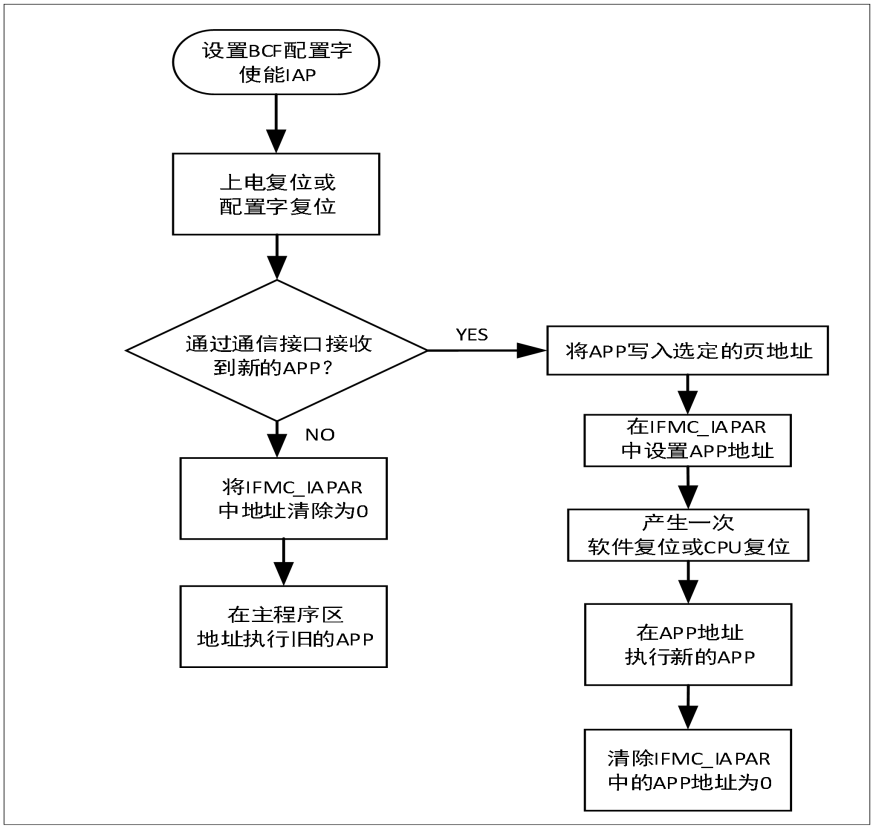
通过配置字 BCF 或者烧录器，用户可以配置系统启动方式，MCU 提供两种启动方式：

表 26-8 启动方式

启动方式	说明
系统从主程序区启动	主程序区被选为启动区域，默认的启动方式
系统从 IAPAR 指定地址启动	IAPAR 指定地址被选为启动区域(IAP 所需的启动方式)

系统启动方式的信息被映射到”IFMC_BSR 寄存器”中，下面介绍 IAP 的使用流程。

图 26-4 IAP 应用



www.pai-ic.com | pengpai microelectronics

26.3.5.3 Flash 读保护

MCU 提供高级别的 Flash 程序区域代码安全保护机制。通过配置字 RDP 或者烧录器使能读保护后，执行下列机制：

- 仍允许用户代码中对片内 Flash 的读操作
- 禁止通过 SWD 以调试方式从片内 Flash 读取任何数据

Flash 读保护状态被映射到”IFMC 读保护状态寄存器(IFMC_RPSR)”中，用户代码可以通过(寄存器 IFMC_RPSR)便捷的获取到 Flash 的读保护状态。

www.pai-ic.com | pengpai microelectronics

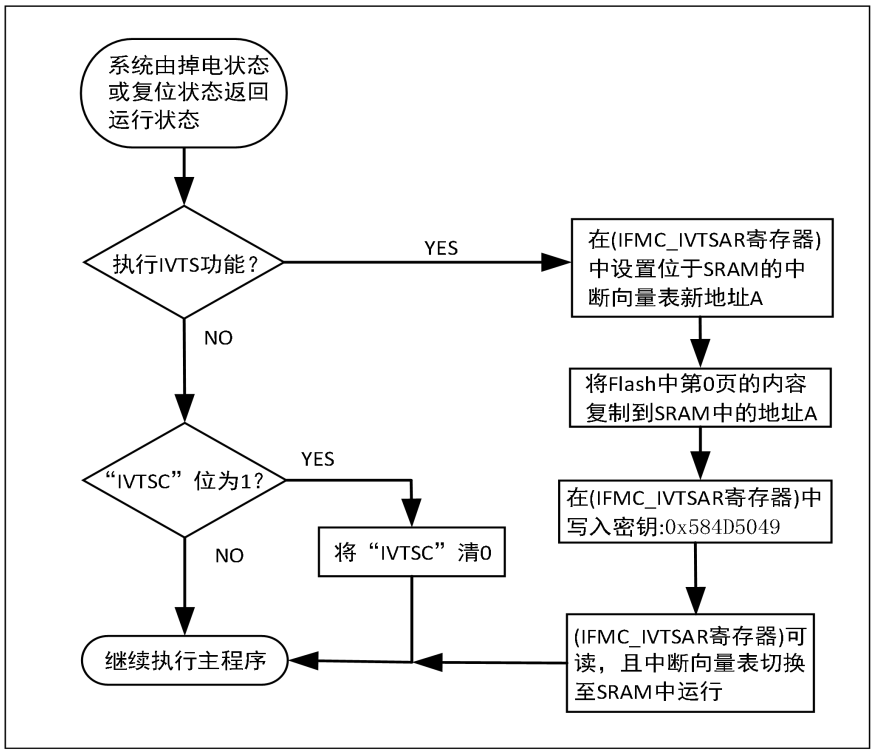
26.3.6 IVTS 功能

在程序运行的过程中，当发生中断时，程序指针(PC)会跳转至中断向量列表执行相应的中断函数。

传统的设计里，由于 M0 内核不支持中断重定向，因此中断向量表被固定存储于 Flash 当中，由于 Flash 需要访问时间，因此在一些需要高速中断响应的应用场合，中断响应的速度将受到限制。

MCU 提供了一种 IVTS 机制，即”Interrupt Vectortable Move To Sram”，该功能用于将中断向量表移动至 SRAM 地址当中，移动之后，Flash 空间原来的中断向量表不会被删除，但内核将从 SRAM 中拷贝过来的中断向量表取址，以此摆脱 Flash 速度的限制。IVTS 的信息被映射到(IFMC_BSR 寄存器)中，下面介绍 IVTS 的使用流程。

图 26-5 IVTS 应用



(IFMC_BSR 寄存器)的”IVTSC”位即是 IVTS 功能的状态位，又是 IVTS 功能的控制位，它在(IFMC_IVTSAR 寄存器)写入正确的 IVTS 启动密钥”0x584D5049”后由硬件置’1’，表示 IVTS 功能开启，内核将从 SRAM 中取址中断向量表。

当”IVTSC”位由硬件置’1’，还可以通过将该位清’0’，以关闭 IVTS 功能，此时内核依旧从 FLASH 的 0 地址处取址。

注意：

1. *必须保证 FLASH 中的第 0 页内容被完整拷贝到 SRAM*
2. *当用户程序运行在 SRAM 中时，如需开启 IVTS 功能，必须确保中断向量表的 512Byte 空间，且不被干涉*
3. *(IFMC_IVTSAR 寄存器)中配置的地址禁止超过 SRAM 的范围*

www.pai-ic.com | pengpai microelectronics

26.3.7 状态和中断

通过下述的状态，应用程序得以完全监控 IFMC，除 BSY 状态以外、IFMC 所有的状态均支持中断请求。
将(IFMC_IE)寄存器中相应状态的中断使能、在状态产生之后，将同步向 NVIC 发出一个中断请求；当 NVIC 中的 IFMC 中断被使能，系统将处理这些中断请求。

26.3.7.1 IFMC 写操作命令完成(WC)

此标志为‘1’时、表明前一个执行的写操作完成。当使能了 IFMC_IE 寄存器的“WCIE”位后，将同步产生一个中断请求到 NVIC。
对(IFMC_SR)寄存器的“WC”位置‘1’以清除此标志，相应的中断请求被同步清除。

26.3.7.2 IFMC 页擦除操作命令完成(PEC)

此标志为‘1’时、表明前一个执行的页擦除操作完成。当使能了 IFMC_IE 寄存器的“PECIE”位后，将同步产生一个中断请求到 NVIC。
对(IFMC_SR)寄存器的“PEC”位置‘1’以清除此标志，相应的中断请求被同步清除。

26.3.7.3 IFMC 全片擦除操作命令完成(CEC)

此标志为‘1’时、表明前一个执行的全片擦除操作完成。当使能了 IFMC_IE 寄存器的“CECIE”位后，将同步产生一个中断请求到 NVIC。
对(IFMC_SR)寄存器的“CEC”位置‘1’以清除此标志，相应的中断请求被同步清除。

26.3.7.4 IFMC 操作忙(BSY)

此标志只读，当此标志为‘1’时、表明当前正在执行 IFMC 操作，此时、IFMC 不会响应任何操作，直到 BSY 空闲。

26.3.7.5 IFMC 操作错误(CERR)

操作错误有下述情况：

- 当 FLASH 处于读保护时，软件通过 swd 接口对主程序区的地址进行写操作
- 当 IFMC_AR 寄存器的地址不在主程序区时，执行 Flash 全片擦除命令
- 当系统从主程序区启动，并对保留区域执行写操作。

此标志为‘1’时、表明触发了上述的任一错误。当使能了 IFMC_IE 寄存器的“CERIE”位后，将同步产生一个中断请求到 NVIC。
对(IFMC_SR)寄存器的”CERR”位置‘1’以清除此标志，相应的中断请求被同步清除。

26.3.7.6 IFMC 密码错误(KERR)

参考”IFMC 安全机制”一节描述
此标志为‘1’时、表明触发了上述错误。当使能了 IFMC_IE 寄存器的“KERIE”位后，将同步产生一个中断请求到 NVIC。
对(IFMC_SR)寄存器的”KERR”位置‘1’以清除此标志，相应的中断请求被同步清除。

www.pai-ic.com | pengpai microelectronics

26.3.7.7 IFMC 地址错误(AERR)

地址错误有下述情况：

- 对超出当前 Flash 闪存规格的地址进行 IFMC 操作
- 对保留区域进行 IFMC 操作

此标志为'1'时、表明触发了上述的任一错误。当使能了 IFMC_IE 寄存器的"AERIE"位后，将同步产生一个中断请求到 NVIC。

对(IFMC_SR)寄存器的"AERR"位置'1'以清除此标志，相应的中断请求被同步清除。

www.pai-ic.com | pengpai microelectronics

26.4 寄存器描述

26.4.1 IFMC 控制寄存器(IFMC_CR)

Control Register

(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	KEY[15:0]															
R/W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	AINC	-	-	-	-	MODE	WAIT[2:0]			-	-	CMD[1:0]		STAR
R/W	Res	Res	RW	Res	Res	Res	Res	RW	RW	RW	RW	Res	Res	RW	RW	Rw1
复位	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0

位 0	STAR：开始 IFMC 操作(Start generation) 0： 执行 IFMC 操作完毕 1： 执行 IFMC 操作
位 2：1	CMD[1:0]：IFMC 操作命令(IFMC operation command) 00： 写操作 01： 页擦除 10： 全片擦除 其他： 保留
位 4：3	保留。必须保持为默认值。
位 7：5	WAIT[2:0]：IFMC 取指令等待周期(instruction fetch wait cycle) 设定 IFMC 取指令等待周期，范围 0~7，详见”访问时间调节器”一节描述。 ***注：应当确保访问时间≥40nS***
位 8	MODE：IFMC 操作模式(IFMC operation mode) 0： IFMC 擦写模式关 1： IFMC 擦写模式开
位 12：9	保留。必须保持为默认值。
位 13	AINC：IFMC 地址自动递增(Address auto increment control) 0： IFMC 写一次 Flash 后，IFMC_AR 寄存器值保持不变 1： IFMC 写一次 Flash 后，IFMC_AR 寄存器值自动加 4
位 15：14	保留。必须保持为默认值。
位 31：16	KEY[15:0]：IFMC 闪存锁 KEY 值(IFMC key) 根据要操作的 Flash 闪存的区域指定合适的 KEY 值，详见”解锁安全机制”一节描述

www.pai-ic.com | pengpai microelectronics

26.4.2 IFMC 状态寄存器(IFMC_SR)

Status Register

(地址偏移：0x04)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	AERR	KERR	CERR	BSY	CEC	PEC	WC
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Rw1	Rw1	Rw1	R	Rw1	Rw1	Rw1
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	WC：IFMC 写操作完成(Write operation complete) 0：　写操作未完成 1：　写操作完成，置 1 以清 0 状态位
位 1	PEC：IFMC 页擦除操作完成(Page erase operation complete) 0：　页擦除操作未完成 1：　页擦除操作完成，置 1 以清 0 状态位
位 2	CEC：IFMC 全片擦除操作完成(Chip erase operation complete) 0：　全片擦除操作未完成 1：　全片擦除操作完成，置 1 以清 0 状态位
位 3	BSY：IFMC 操作忙(Operation busy) 0：　IFMC 处于空闲状态 1：　IFMC 操作忙
位 4	CERR：IFMC 操作错误(Operation command error) 0：　操作正确 1：　操作错误，置 1 以清 0 状态位
位 5	KERR：IFMC 密码错误(key error) 0：　密码正确 1：　密码错误，置 1 以清 0 状态位
位 6	AERR：Flash 地址错误(Address error) 0：　地址正确 1：　地址错误，置 1 以清 0 状态位
位 31：7	保留。必须保持为默认值

www.pai-ic.com | pengpai microelectronics

26.4.3 IFMC 中断控制寄存器(IFMC_IE)

Interrupt Enable Register

(地址偏移：0x08)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	AERIE	KERIE	CERIE	-	CECIE	PECIE	WCIE
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	Res	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	WCIE：IFMC 写操作完成中断使能(Write operation complete interrupt enable) 0： 中断禁止 1： 中断使能
位 1	PECIE：IFMC 页擦除操作完成中断使能(Page erase operation complete interrupt enable) 0： 中断禁止 1： 中断使能
位 2	CECIE：IFMC 全片擦除操作完成中断使能(Chip erase operation complete interrupt enable) 0： 中断禁止 1： 中断使能
位 3	保留。必须保持为默认值。
位 4	CERIE：IFMC 操作错误中断使能(Operation command error interrupt enable) 0： 中断禁止 1： 中断使能
位 5	KERIE：IFMC 操作密码错误中断使能(key error interrupt enable) 0： 中断禁止 1： 中断使能
位 6	AERIE：IFMC 地址错误中断使能(Address error interrupt enable) 0： 中断禁止 1： 中断使能
位 31：7	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

26.4.4 IFMC 地址寄存器(IFMC_AR)

Address Register

(地址偏移：0x0C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	AR[13:0]														-	-
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 1：0	保留。必须保持为默认值。
位 15：2	**AR[13:0]：Flash 逻辑地址(IFMC words addr)** 这些位定义了 IFMC 执行操作时所需要的地址，参考”闪存模块组织”一节描述。
位 31：16	保留。必须保持为默认值。

26.4.5 IFMC 数据寄存器(IFMC_DR)

Data register

(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	DR[31:16]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	DR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	**DR[31:0]：Flash 编程数据(IFMC data)** 这些位定义了 IFMC 执行写操作时所要写入目标地址的数据，参考写操作描述。

www.pai-ic.com | pengpai microelectronics

26.4.6 IFMC 预分频寄存器(IFMC_PSC)

Prescaler Register

(地址偏移：0x28)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	PSC[7:0]							
R/W	Res	Res	Res	Res	Res	Res	Res	Res	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0

位 7：0	**PSC[7:0]：Flash 擦写时钟分频系数(Prescaler value)** PSC 用于对 HCLK 进行分频，以产生 1MHz 的 IFMC 时钟，详见”写入和擦除时钟配置"一节描述
位 31：8	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

26.4.7 IFMC BOOT 状态寄存器(IFMC_BSR)

Boot Status Register

(地址：0x4001_F000)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	FTF	IVTSC	IAPF	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R	Rw0	R	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	保留。必须保持为默认值。
位 1	**IAPF**：在应用编程使能标志**(IAP Enable Flag)** 0：　在应用编程禁止 1：　在应用编程使能
位 2	**IVTSC**：在应用编程使能控制**(IVTS Enable Ctronl)** 0：　IVTS 禁止 1：　IVTS 使能 ***注：当(IFMC_IVTSAR 寄存器)写入密钥，IVTSF 为 1，此时 IVTS 可写，且写 0 有效***
位 3	**FTF**：快速启动标志**(Fast Loader Flag)** 0：　掉电模式唤醒后从 Flash 启动 1：　掉电模式唤醒后从 RSRAM 启动 ***注：当 FLF 标志为 1 时，SRAM 首个页(0x2000 0000~0x2000 01FF)只读***
位 31：4	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

26.4.8 IFMC IAP 地址寄存器(IFMC_IAPAR)

IAP Address Register

(地址：0x4001_F004)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	AR[31:16]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	AR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	AR[31:0]：在应用编程 IAP 地址(IAP address) IAP 应用流程参考”IAP 功能”一节描述 ***注：IAP 地址以"页"为单位，必须按页(512 字节)对齐***

26.4.9 IFMC IVTS 地址寄存器(IFMC_IVTSAR)

Interrupt Vectortable Move To Sram Address Register

(地址：0x4001_F01C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	SAR[31:16]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	SAR[15:0]															
R/W	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW	RW
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 31：0	SAR[31:0]：中断向量表迁移 SRAM 地址(IVTS Address) IVTS 应用流程详见”IVTS 功能”一节描述 ***注：*** ***1. "IVTSF"标志为 0 时，该位只写，"IVTSF"标志为 1 时，才能正确的读取到数据*** ***2. 写入密钥后，该寄存器可读，且"IVTSF"位置’1‘。***

www.pai-ic.com | pengpai microelectronics

26.4.10 IFMC 读保护状态寄存器(IFMC_RPSR)

Read Protection Status Register

(地址：0x4001_F024)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	PSR
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	R
复位	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

位 0	**PSR：Flash 数据保护状态(Data protection status)** 0： Flash 数据未保护 1： Flash 数据处于保护状态 ***注：Flash 读保护通过烧录器或配置字实现，更多内容请参考"配置区操作"一节描述，烧录器可联系供应商提供***
位 31：1	保留。必须保持为默认值。

www.pai-ic.com | pengpai microelectronics

26.4.11 寄存器列表

地址	寄存器	描述	备注
0x4000_0000	IFMC_CR	IFMC 控制寄存器	IFMC_CR 说明
0x4000_0004	IFMC_SR	IFMC 状态寄存器	IFMC_SR 说明
0x4000_0008	IFMC_IE	IFMC 中断使能寄存器	IFMC_IE 说明
0x4000_000C	IFMC_AR	IFMC 地址寄存器	IFMC_AR 说明
0x4000_0010	IFMC_DR	IFMC 数据寄存器	IFMC_DR 说明
0x4000_0028	IFMC_PSC	IFMC 预分频寄存器	IFMC_PSC 说明
0x4001_F000	IFMC_BSR	IFMC BOOT 状态寄存器	IFMC_BSR 说明
0x4001_F004	IFMC_IAPAR	IFMC IAP 地址寄存器	IFMC_IAPAR 说明
0x4001_F01C	IFMC_IVTSAR	IFMC IVTS 地址寄存器	IFMC_IVTSAR 说明
0x4001_F024	IFMC_RPSR	IFMC 读保护状态寄存器	IFMC_RPSR 说明

27 器件电子签名(ID)

27.1 综述

电子签名存放在片内 FLASH 闪存当中，上电之后，它们被映射到特定的寄存器内、用户可以通过 SWD 或者用户程序直接读取它们。
这些电子签名所包含的芯片识别信息在出厂时被编写，通过电子签名，可以自动匹配不同配置的微控制器。

27.2 特性

电子签名的基本特性如下：

- 32bit 的用户自定义信息空间
- 32bit 的芯片配置信息空间
- 96bit 的产品唯一身份标识

www.pai-ic.com | pengpai microelectronics

27.3 寄存器描述

27.3.1 用户定义 ID 寄存器(ID_UDID)

User Define Identifier Register
(地址偏移：0x00)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	ID[31:16]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	ID[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD	UD

位 31：0	ID[31:0]：用户定义 ID(User define identifier) *注：用户自定义 ID 通过烧录器或配置字实现，更多内容请参考“配置区操作”，烧录器可联系供应商提供*

27.3.2 产品唯一身份标识 ID 寄存器 1(ID_UID1)

Unique Product Identification Register 1
(地址偏移：0x10)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	UID[31:16]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	UID[15:0]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位 31：0	UID[31:0]：产品唯一身份标识 ID1(unique identifier 1) *注：96 位的产品唯一身份标识只读，对于 MCU，UID 在任何情况下都是唯一的，用户无法修改这个身份标识。*

www.pai-ic.com | pengpai microelectronics

27.3.3 产品唯一身份标识 ID 寄存器 2(ID_UID2)

Unique Product Identification Register 2
(地址偏移：0x14)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	UID[63:48]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	UID[47:32]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位 31：0	UID[63:32]：产品唯一身份标识 ID2(unique identifier 2) *注：96 位的产品唯一身份标识只读，对于 MCU，UID 在任何情况下都是唯一的，用户无法修改这个身份标识。*

27.3.4 产品唯一身份标识 ID 寄存器 3(ID_UID3)

Unique Product Identification Register 3
(地址偏移：0x18)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	UID[95:80]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	UID[79:64]															
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R
复位	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

位 31：0	UID[95:64]：产品唯一身份标识 ID3(unique identifier 3) *注：96 位的产品唯一身份标识只读，对于 MCU，UID 在任何情况下都是唯一的，用户无法修改这个身份标识。*

www.pai-ic.com | pengpai microelectronics

27.3.5 芯片配置 ID 寄存器(ID_CID)

Chip Configration Identifier Register

(地址偏移：0x1C)

位	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
位域	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
R/W	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res	Res
复位	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD

位	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位域	-	-	-	-	-	PACK			S_SIZE				F_SIZE			
R/W	Res	Res	Res	Res	Res	R	R	R	Res	R	R	R	Res	R	R	R
复位	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD	MD

位 3：0	**F_SIZE：FLASH 闪存容量(Size of flash memory)** 0000： 16KB 0001： 32KB 其他： 64KB
位 7：4	**S_SIZE：SRAM 存储器容量(Size of ram memory)** 0000： 4KB 0001： 8KB 其他： 16KB
位 11：8	保留。必须保持为默认值。
位 15：12	**PACK：封装信息(Package)** 0000： QFN32 封装 0001： LQFP32 封装 0010： LQFP48 封装 0011： LQFP48 封装 其他： LQFP64 封装
位 31：16	保留。必须保持为默认值。

27.3.6 ID 寄存器列表

地址	寄存器	描述	备注
0x4001_F020	ID_UDID	用户定义 ID 寄存器	ID_UDID 说明
0x4001_F030	ID_UID1	产品唯一身份标识 ID 寄存器 1	ID_UID1 说明
0x4001_F034	ID_UID2	产品唯一身份标识 ID 寄存器 2	ID_UID2 说明
0x4001_F038	ID_UID3	产品唯一身份标识 ID 寄存器 3	ID_UID3 说明
0x4001_F03C	ID_CID	芯片配置 ID 寄存器	ID_CID 说明

www.pai-ic.com | pengpai microelectronics

28 调试支持(DBG)

28.1 综述

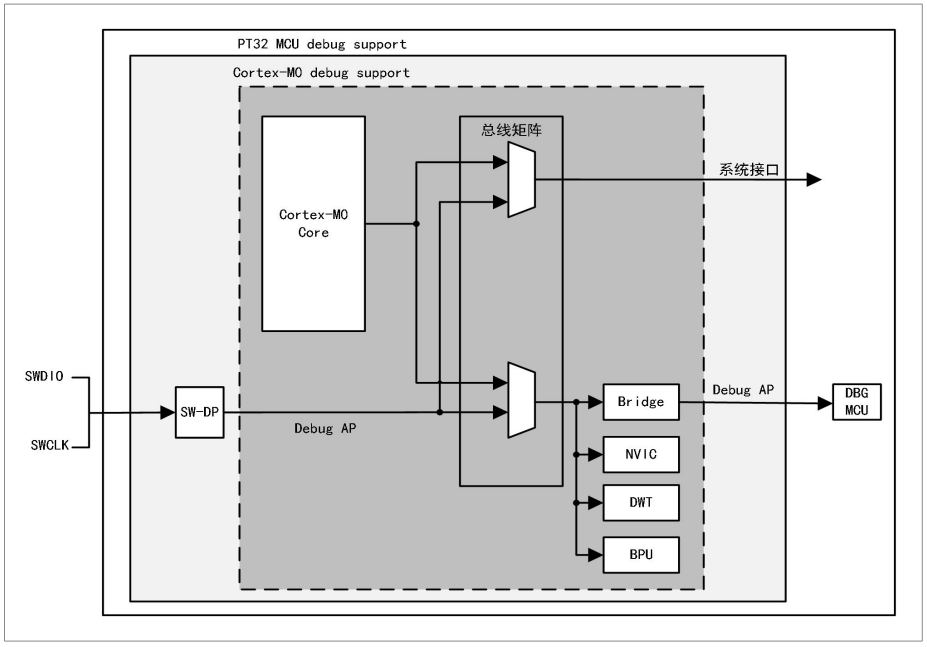
MCU 是围绕 Cortex®-M0 内核构建的，该内核包含高级硬件调试模块、支持复杂的调试操作。

硬件调试模块允许内核在取指(指令断点)或访问数据(数据断点)时停止。内核停止时，内核的内部状态和系统的外部状态都是可以查询的。完成查询后，内核和外设可以被复原，程序将继续执行。

当 MCU 连接到调试器并开始调试时，调试器将使用内核的硬件调试模块进行调试操作。

MCU 提供了“SW 串行调试接口”用于进行调试操作，如下图所示。

图 28-1 MCU 级别和 Cortex™-M0 级别的调试框图



注意： Cortex™-M0 内核内含的硬件调试模块是 ARM CoreSight 开发工具集的子集。

ARM Cortex™-M0 内核提供集成的片上调试功能。它由以下部分组成：

- SW-DP：串行调试端口
- BPU：断点单元
- DWT：数据触发

专用于 MCU 的调试特性：

- 灵活的调试引脚分配
- 在断点时提供高级定时器控制
- 在断点时提供普通定时器控制
- 在断点时提供基本定时器控制
- 在断点时提供看门狗控制

注意：更多 Cortex™-M0 内核的调试功能信息，请参考《Cortex™-M0 技术参考手册》。

www.pai-ic.com | pengpai microelectronics

28.2 ARM 参考文献

- 《Cortex™-M0 技术参考手册》
- 《ARM 调试接口架构规范 V5》
- 《ARM CoreSight 技术参考手册》

28.3 引脚分布和 SW 端口引脚

两个引脚被用作 SW-DP 的输出。作为通用 I/O 的替代功能，这些引脚在所有封装上都可用，更多详细信息参考《数据手册》

28.3.1 灵活的 SW 端口引脚分配

复位(系统复位、上电复位或功能复位)之后，属于 SW 端口的引脚都被立即初始化为专用的 SW 端口引脚。
然而，微控制器可以使用 AFIO 功能来禁止 SW 端口部分或者所有引脚的功能，当相应的 SW 端口引脚被 AFIO 禁用，这些引脚将被释放以用作普通 I/O 使用。

注意：复位后，SWD 引脚的复用功能总是为SW 调试接口，详见 AFIO 章节描述

28.3.2 内部上拉和下拉

一旦 SW 引脚被 AFIO 释放，GPIO 控制器就会对这些引脚进行控制。GPIO 将使它们处于复位状态：

- SWDIO：输入上拉
- SWCLK：输入下拉

www.pai-ic.com | pengpai microelectronics

28.4 SW 调试端口

28.4.1 SW 协议介绍

此同步串行协议使用 2 个引脚：

- SWCLK：从主机到目标的时钟信号
- SWDIO：双向数据信号

协议允许读写 2 个寄存器组(DPACC 和 APACC 寄存器组)。

数据位按 LSB 传输。

由于 SWDIO 为双向口，该引脚需有上拉(ARM 建议使用 100KΩ电阻)。

按照协议，每次 SWDIO 方向改变时，需插入一个转换时间。在该期间内主机和目标都不驱动此信号线。转换时间的默认值是 1 个比特，但可以通过配置 SWCLK 频率来调节。

注意：DPACC 和 APACC 寄存器的详细资料，请参考《Cortex™-M0 技术参考手册》。

28.4.2 SW 协议序列

每个序列由 3 个阶段组成：

1. 主机发送请求包(8 位)
2. 目标发送确认响应 ACK(3 位)
3. 主机或目标发送数据(33 位)

表 28-1 请求包

比特位	名称	描述
0	起始	必须为 1
1	APnDP	0：访问 DP；1：访问 AP
2	RnW	0：写请求；1：读请求
4：3	A(3:2)	DP 或 AP 寄存器的地址(参考表 25-5 和表 25-6)
5	Parity	请求包[4:0]数据的校验位
6	Stop	0
7	Park	不能由主机驱动，由于有上拉，目标永远读为 1

包请求后总是跟一个(默认为 1 位)转换时间，此时主机和目标都不驱动线路。

表 28-2 ACK 定义(3bit)

比特位	名称	描述
2：0	ACK	001：失败；010：等待；100：成功

当 ACK 为失败或等待，或者是一个回复读操作的 ACK，此 ACK 后有一个转换时间。

表 28-3 传输数据(33bit)

比特位	名称	描述
31：0	WDATA/RDATA	写或读的数据
32	Parity	32 位数据的奇偶校验位

读操作的数据传输操作后有一个转换时间。

28.4.3 SW-DP 状态机

SW-DP 状态机有一个内部 ID 编码用来识别 SW-DP，它遵守 JEP-106 标准。此 ID 编码是 ARM 默认的编码，值为 0x0BB11477(对应于 Cortex-M0)。

注意：在调试器读这个 ID 编码之前，SW-DP 的状态机是不工作的

- 在上电复位后，或有超过 50 个周期的高电平后，SW-DP 状态机都将处于 RESET 状态。
- 当状态机处于 RESET 状态时，如果有至少 2 个周期的低电平，状态机将切换到 IDLE 状态。
- 当状态机处于 RESET 状态后，必需首先进入 IDLE 状态，并执行一个读 SW-DP ID 寄存器的操作。否则，调试器在执行其他传输时，只能获得一个失败的 ACK 响应。

更详细的 SW-DP 状态机资料请参考《Cortex™-M0 技术参考手册》和《ARM CoreSight 技术参考手册》。

28.4.4 DP 和 AP 读/写访问

- 对 DP 寄存器的读操作没有延迟：调试器将直接获得数据(如果 ACK＝成功)，或者等待(如果 ACK=等待)。
- 对 AP 寄存器的读操作具有延迟。即前一次读操作的结果只能在下一次操作时获得。如果下一次的操作不是对 AP 的访问，则必需读 DP-RDBUFF 寄存器来获得上一次读操作的结果。
- DP-CTRL/STAT 寄存器的 READOK 标志位会在每次 AP 读操作和 RDBUFF 读操作后更新，以通知调试器 AP 的读操作是否成功。
- SW-DP 具有写缓冲区(DP 和 AP 都有写缓冲)，这使得其他传输在进行时，仍然可以接受写操作。如果写缓冲区满，调试器将获得一个等待的 ACK 响应。读 IDCODE 寄存器，读 CTRL/STAT 寄存器和写 ABORT 寄存器操作在写缓冲区满时仍被接受。
- 由于 SWCLK 和 HCLK 的异步性，需要在写操作后(在奇偶校验位后)插入 2 个额外的 SWCLK 周期，以确保内部写操作正确完成。这两个额外的时钟周期需要在线路为低时插入(IDLE 状态下)。这个操作步骤在写 CTRL/STAT 寄存器以提出一个上电请求时尤其重要，否则下一个操作(在内核上电后才有效的操作)会立即执行，这将导致失败。

www.pai-ic.com | pengpai microelectronics

28.4.5 SW-DP 寄存器

当 APnDP=0 时，可以访问以下这些寄存器。

表 28-4 SW-DP 寄存器

A(3:2)	读/写	SELECT 寄存器的 CTRLSEL 位	寄存器	描述
00	读		IDCODE	固定为 0x0BB11477(用于识别 SW-DP)
00	写		ABORT	
01	读/写	0	DP-CTRL/STAT	一请求一个系统或调试的上电操作 一配置 AP 访问的操作模式 一控制比较，校验操作 一读取一些状态位(溢出，上电响应)
01	读/写	1	WIRE CONTROL	配置串行通信物理层协议(如转换时间长度等)。
10	读		READ RESEND	允许从一个错误的调试传输中恢复数据，而不用重复最初的 AP 传输。
10	写		SELECT	选择当前的访问端口和有效的 4 字长寄存器窗口
11	读/写		READ BUFFER	由于 AP 的访问具有传递性(当前 AP 读操作的结果会在下次 AP 传输时传出)，因此这个寄存器非常必要。 这个寄存器会从AP捕获上一次读操作的数据结果，因此可以获得数据而不必再启动一个新的 AP 传输。

www.pai-ic.com | pengpai microelectronics

28.4.6 SW-AP 寄存器

当 APnDP=1 时，可以访问以下这些寄存器。

AP 寄存器的访问地址由以下两部分组成：

- A[3:2]的值
- DP SELECT 寄存器的当前值

表 28-5 SW-AP 寄存器

Address	A[3:2]value	描述
0x0	00	保留，必须保持重置值。
0x4	01	DP CTRL/STAT 寄存器。用于： -要求系统或调试开机 -配置 AP 访问的传输操作 -控制”推送比较”和”推送验证”操作。 -读取一些状态标志（超限、上电确认）。
0x8	10	DP SELECT 寄存器：用来选择当前的访问端口和 4 字寄存器窗口。 -位 31:24: APSEL：选择当前的 AP -位 23:8: 保留 -位 7:4: APBANKSEL：选择当前 AP 上的活动的 4 字寄存器窗口。 -位 3:0: 保留
0xC	11	DP RDBUFF 寄存器： 用于允许调试器在一系列操作后获得最终结果（无需请求新的 SW-DP 操作）

www.pai-ic.com | pengpai microelectronics

28.5 内核调试

内核调试通过内核调试寄存器访问。对这些寄存器的调试访问是通过调试访问端口进行的。它由四个寄存器组成：

表 28-6 内核调试寄存器

寄存器	描述
DHCSR	32 位的调试控制和状态寄存器 此寄存器提供内核状态信息，允许内核进入调试模式，和提供单步功能
DCRSR	17 位的内核寄存器调试选择寄存器 此寄存器选择需要进行读写操作的内核寄存器
DCRDR	32 位的内核寄存器调试数据寄存器 此寄存器存放由 DCRSR 选择的内核寄存器读出的或需要写入的数据
DEMCR	32 位异常调试和监视控制寄存器 此寄存器提供向量传输和监视调试控制功能。TRCENA 位启动 TRACE 功能

注意：这些寄存器在系统复位时不复位，仅在上电复位时复位。

更多详细资料请参考《Cortex™-M0 技术参考手册》。

为了在复位后立即使内核进入调试状态，需要：

- 使能调试和异常监视控制寄存器(Debug and Exception Monitor Control Register)的位 0(VC_CORRESET)。
- 使能调试控制和状态寄存器(Debug Halting Control and Status Register)的位 0(C_DEBUGEN)。

28.6 BPU(Break Point Unit)

Cortex-M0 BPU 实现提供了四个断点寄存器。BPU 是 ARMv7-M（Cortex-M3 和 Cortex-M4）中可用的闪存补丁和断点(FPB)块的子集。

28.6.1 BPU 功能

处理器断点实现基于 PC 的断点功能。

有关 BPU CoreSight 标识寄存器及其地址和访问类型的详细信息，请参阅《ARMv6-M 架构参考手册》和《ARM CoreSight 技术参考手册》。

www.pai-ic.com | pengpai microelectronics

28.7 DWT(数据观察点触发 data watchpoint trigger)

Cortex-M0 DWT 实现提供了两个观察点寄存器集。

28.7.1 DWT 功能

处理器观察点实现了数据地址和基于 PC 的观察点功能、PC 采样寄存器，并支持比较器地址屏蔽，如《ARMv6-M 架构参考手册》中所述。

28.7.2 DWT 程序计数器采样寄存器

实现数据观察点单元的处理器还实现了 ARMv6-M 可选 DWT 程序计数器采样寄存器(DWT_PCSR)。
该寄存器允许调试器在不停止处理器的情况下定期对 PC 进行采样。这提供了粗粒度的分析。有关详细信息，请参阅《ARMv6-M 架构参考手册》。
Cortex-M0 DWT_PCSR 记录通过其条件代码和失败的指令。

28.8 MCU 调试模块

MCU 调试模块协助调试器提供以下功能：

- 在断点时提供高级定时器控制
- 在断点时提供基本定时器控制
- 在断点时提供看门狗控制

这些功能可在各个外设功能描述的“调试模式”描述中获得详细信息。

www.pai-ic.com | pengpai microelectronics